

Termin

Dienstag, 15.11.2005
Präsentationen und Diskussionen, 13.00 - 19.00
Abendessen, 20.00

Tagungsort

Universität Hannover
Fachbereich Informatik
Raum 027 (Erdgeschoss)
Appelstraße 4
30167 Hannover

Motivation und Ziele

In EDA-Clusterforschungsprojekte arbeiten Hochschulen und Forschungseinrichtungen an zukunftsweisenden EDA-Forschungsthemen unter industrieller Patenschaft. Ziel ist es, Methoden zu erforschen, die in 5-10 Jahren zum industriellen Einsatz kommen können.

Mit dem SAMS-Workshop wird ein Diskussionsforum angeboten, in dem nach zwei Jahren Projektlaufzeit die Ergebnisse vorgestellt und diskutiert werden können. Alle Industriepartner des Projektes sind dazu herzlich eingeladen. Den Partner wird die Möglichkeit gegeben, sich eingehend mit den neuen Methoden und Verfahren vertraut zu machen und über erste Verwertungsschritte nachzudenken und zu diskutieren.

Der Workshop wird vom edacentrum und in Zusammenarbeit mit dem SAMS-Projekt organisiert. Die Ergebnisse werden nach Schwerpunktthemen des Projekts vorgestellt. Es werden jeweils 2-3 Vorträge mit einer anschließenden Diskussionsrunde verbunden, um zusammen mit den Industriepartnern direkt nach den Vorträgen intensiv über die Ergebnisse diskutieren zu können. Zum Ende der Veranstaltung demonstriert das Projekt ihre SW-Prototypen, um in individuellen Gesprächen die Ergebnisse zu vertiefen.

Agenda

13:15 Begrüßung und Einleitung

edacentrum, Volker Schöber

13:30 Session 1: Syntheseverfahren auf elektrischer Ebene

Leiter AP1, Lars Hedrich

13:40 Schnelle Bewertung analoger Schaltungsstrukturen mittels Polytop-Approximation

TU München, Daniel Müller

Analoge Schaltungsblöcke müssen implizite Spezifikationsanforderungen, wie z.B. Transistor in Sättigung, sowie vom Entwickler vorgegebene Spezifikationen erfüllen. Der Parameterbereich, in dem diese Spezifikationen erfüllt sind, wird auf der Basis linearer Schaltungsmodelle durch ein Polytop angenähert. Darauf aufbauend können eine Schaltungsbewertung und Analyse des erreichbaren Eigenschaftsraums von Schaltungsstrukturen sehr schnell durchgeführt werden.

14:00 Struktursynthese analoger Schaltungen mit hierarchischen Blöcken und symbolischer Analyse

University Frankfurt, Lars Hedrich

Ein Ansatz zur Struktursynthese mit Schwerpunkt auf der Topologiegeneration und schneller Performance-Evaluierung von einfachen Transistorschaltungen wird vorgestellt. Die Topologie einer Schaltung wird aus hierarchischen Blöcken aufgebaut. Eine symbolische Analyse bewertet die Schaltungseigenschaften und wählt eine passende Schaltung aus.

14:20 Modellierung zur Unterstützung der Schaltungssynthese

Fraunhofer EAS Dresden, Roland Jancke

Abstrakte Block-Modelle lassen sich mit Wissen über Abhängigkeiten von der Schaltungsebene verfeinern. Dadurch sind genauere Aussagen zum Erreichen der Spezifikation bei der Architekturexploration möglich. Es werden verschiedene Modellierungsverfahren und deren Einsatz an Schaltungen im Projekt vorgestellt.

14:40 Diskussionsrunde

15:30 Pause

15:40 Session 2: Syntheseverfahren auf System und Architekturebene

Leiter AP2, Christoph Grimm

15:50 Systementwurf mit Polymorphen Signalen

Uni Frankfurt, Klaus Waldschmidt

Der Schwerpunkt des Vortrags stellt die Verwendung von polymorphen Signalen im Rahmen eines analogen und hybriden Design-Flows dar. Polymorphe Signale unterstützen die Verfeinerung heterogener Systeme sowie die Evaluierung von Architekturvarianten. Des Weiteren sind sie effizient einsetzbar im Rahmen einer System-Testbench, um synthetisierte dimensionierte Schaltungen zu bewerten und auszuwählen. Der Designflow wird auf diese Weise durch eine Gesamtoptimierung des Systemverhaltens abgeschlossen.

16:10 Architektursynthese mittels Transformation von Verhaltensmodellen

TU Darmstadt, Sorin Huss

Modelle auf unterschiedlichen Abstraktionsebenen sind unabdingbar für einen methodisch unterlegten Systementwurf. In diesem Vortrag wird erläutert, wie mittels einer Abfolge von Transformationen des Modellcodes, die als Refactoring Methoden bezeichnet werden, strukturelle Beschreibungen aus Verhaltensmodellen gewonnen werden können. Außerdem wird anhand von Beispielen gezeigt, dass eine derartige Verfeinerung von Modellen die derzeit bestehende Lücke zwischen System- und Schaltungsbeschreibungen wesentlich verkleinert. Die vorgeschlagene Methodik wurde prototypisch implementiert und anhand eines industriellen Systems evaluiert.

16:50 Diskussionsrunde

17:20 Pause

Agenda (Teil 2)

17:30 SW-Demonstratoren

Chameleon – A CHAracterization and ModELing EnvirONment

Fraunhofer EAS Dresden, Roland Janke, Peter Schwarz

Derzeit ist Modellierung im wesentlichen Handarbeit. Es wird ein Werkzeug vorgestellt, mit dem sich geeignete Teile des Modellierungsablaufes automatisieren lassen. Ziel der erweiterbaren Modellierungsplattform ist die Charakterisierung und Modellgenerierung für die im Projekt synthetisierten Schaltungstopologien.

ASS – Analoge Struktursynthese anhand eines Operationsverstärkers

Uni Frankfurt, Xia Wang, Lars Hedrich

Der Operationsverstärker (OP) ist eine fundamentale Schaltung in der Analogsynthese. Mit einem OP kann man u.a. Addierer, Differenzierer und Integratoren realisieren. Es wird eine Demonstration der Struktursynthese eines OPs mit vorgegebenen Spezifikationen vorgeführt.

Analog Performance Explorer

TU München, Daniel Müller

Analog Performance Explorer ist eine Java3D-basierte Software zur Visualisierung von zwei- und dreidimensionalen Polytopen, mittels derer der erreichbare Eigenschaftsraum eines analogen Schaltungsblocks abgeschätzt wird. Anwendungen sind die Evaluierung und Selektion von Schaltungsstrukturen.

POLYSIGNAL

Uni Frankfurt, Rüdiger Schroll

POLYSIGNAL ist eine C++ Software, die eine Kopplung von Modellen auf unterschiedlichen Abstraktionsebenen automatisiert. Durch POLYSIGNAL wird damit der unmittelbare Austausch von abstrakten Blöcken durch Schaltungen ermöglicht, selbst wenn diese in unterschiedlichen Formalismen beschrieben sind und über eine unterschiedliche Anzahl von Ports verfügen. Es wird eine Mixed-Level Simulation eines Gesamtsystems vorgeführt, bei der einige Blöcke ohne Änderung der Systemstruktur oder explizites Modellieren von Wandlern mit SMASH/Spice simuliert werden.

RAMS

TU Darmstadt, Kaiping Zeng

RAMS ist ein Software-System, das die Durchführung von Transformationen von Verhaltensmodellen, die in VHDL-AMS notiert sind, mittels Refactoring Methoden ermöglicht. Abbildungen von Signalfussmodellen in die elektrische Domäne werden von RAMS ebenso unterstützt, wie die Erzeugung von generischen Systemarchitekturen aus Gleichungssystemen. RAMS ist in Java codiert und setzt auf die Software-Entwicklungsumgebung Eclipse auf, eine Vorführung der zugrunde liegenden Methodik ist anhand mehrerer Beispiele vorgesehen.

19.00 Ende der Präsentationen