electronic design automation centrum

edacentrum

Datum
08.05.2015

Aufruf: Automatisierter Firmware-Entwurf unter Berücksichtigung von Timing- und Power-Budgets für anwendungsspezifische Elektroniksysteme (ConFirm)

Der edacentrum e.V. ruft in Zusammenarbeit mit führenden Unternehmen der deutschen Mikroelektronik-Industrie dazu auf, Vorschläge für das 7. EDA (Electronic Design Automation)-Clusterforschungsprojekt mit dem Thema „Automatisierter Firmware-Entwurf unter Berücksichtigung von Timing- und Power-Budgets für anwendungsspezifische Elektroniksysteme (ConFirm)“ einzureichen und für eine Bewerbung um BMBF-Förderung vorzubereiten.

EDA-Clusterforschungsprojekte sind vom BMBF geförderte Projekte, in denen Hochschulen und Forschungseinrichtungen mit industrieller Patenschaft und Unterstützung an zukunftsweisenden Forschungsthemen im Bereich der Entwurfsautomatisierung arbeiten. Das Ziel ist die frühzeitige Erforschung innovativer Methoden für den Entwurf elektronischer Systeme, die mit einem Zeithorizont von 5-10 Jahren in die praktische Anwendung überführt werden können und in Branchen wie Energietechnik, Automobilelektronik, Medizintechnik und Industrieautomatisierung höhere Produktivität und kürzere Entwicklungszeiten ermöglichen. Die Koordination des Auswahlprozesses erfolgt am edacentrum e.V. im Rahmen des BMBF-geförderten Vorhabens EDA-APP, mit dem die frühe Zusammenarbeit von Forschergruppen und Anwenderbranchen im Bereich EDA unterstützt werden soll.

Im Falle einer erfolgreichen Antragstellung finanzieren das BMBF und ein Industriekonsortium gemeinsam die Arbeit eines bundesweiten Forscherteams. Zusätzlich zur Begleitung durch das BMBF werden die Forscher von diesem Industriekonsortium sowohl während der Projektvorbereitung als auch während der Projektdurchführung fachlich begleitet, was die praktische Relevanz der Forschungsarbeiten sichert.

Im Blickpunkt des 7. Clusterforschungsprojekts steht der automatisierte Firmware-Entwurf intelligenter Elektroniksysteme unter Berücksichtigung anwendungsspezifischer Timing- und Power-Budgets, die als System-in-Package (SIP)-Lösung realisiert werden und aus einer heterogenen Mehrkern-Architektur mit integrierter Sensorik (mikroelektromechanische Systeme, MEMS) bzw. Aktorik (Leistungselektronik) bestehen können („More-than-Moore“-Technologie).

edacentrum

Datum
08.05.2015

Anwendungsbeispiele sind:

- Automotive-Anwendungen
- Anwendungen im Bereich Smart-Power Control
- Mobile Geräte der Informationstechnik
- Sensorsysteme und deren Anwendung in der Industrieautomatisierung

Die Arbeiten des 7. Clusterforschungsprojekts sollen einen Beitrag dazu leisten, die Entwicklung intelligenter Elektroniksysteme zu beschleunigen und hierüber Innovationen in wichtigen deutschen Anwenderbranchen zu ermöglichen. Die Bewertung und Auswahl der eingereichten Themenvorschläge erfolgt deshalb insbesondere auf der Grundlage der individuellen Beiträge eines Themenvorschlags zu diesen Zielen und der Bedeutung des Themenvorschlags für die Erreichung der Gesamtziele des Clusterforschungsprojekts.

Zur Motivation

Die Durchdringung der Mikroelektronik in eine Vielzahl von Steuerungs- und Sensor-Geräten ist ein anhaltender Trend, der sich in verschiedenen Anwendungsdomänen abzeichnet, sei es in der Automobiltechnik, in der Energieversorgung bei Power-Control-Geräten oder in der Mobilkommunikation. Diese Anwendungen stellen hohe Anforderungen an die maximal zulässige Leistungsaufnahme sowie den elektrischen Energieverbrauch und erfordern gleichzeitig die Einhaltung strikter applikationsspezifischer Zeitbedingungen.

In der Automobiltechnik werden z.B. zunehmend periphere, mikroelektromechanische Systeme (MEMS) in Form von hochintegrierten System-in-Package (SIP)-Lösungen eingesetzt. Diese SIPs müssen üblicherweise in applikationsspezifischen Zeitrastern die integrierte Sensorik auswerten und gleichzeitig eine sehr geringe elektrische Leistungsaufnahme aufweisen. Die Stromversorgung des Gesamtsystems erlaubt es dabei nicht, sämtliche Komponenten, wie z.B. einen Multicore-Prozessor, eine DSP-Einheit sowie die verwendeten MEMS (Beschleunigungssensor, Drehratensensor, Drucksensor, etc.) parallel zu betreiben. Große Änderungen der dynamischen Leistungsaufnahme führen zu einer stärkeren Belastung des Spannungsreglers und können den Analogteil stören sowie die elektromagnetische Verträglichkeit (EMV) negativ beeinflussen. Für derartige Systeme ist daher eine optimierte Gesamtsystemauslegung zu bestimmen, die einen sicheren Betrieb unter gegebenen Timing- und Power-Budgets ermöglicht.

Im Bereich von intelligenten Power-Control-Devices besteht die Herausforderung in der kundenspezifischen Auslegung des gesamten Systems unter Einbeziehung diskreter Bauelemente, wie Spulen und Widerständen. Die Funktionalität wird über die Firmware mit dem Ziel definiert, den Wirkungsgrad des Gesamtsystems unter Berücksichtigung von Art, Anordnung und Toleranzen der diskreten Bauelemente zu bestimmen. Die

Ansteuerung muss gegebene Zeitbedingungen erfüllen und zielt auf eine Optimierung des Energieverbrauchs des gesamten Power-Control-Devices ab.

In der Mobilkommunikation bestimmt die Firmware zusammen mit den ausgeführten Applikationen den Energieverbrauch und damit verbunden die verfügbare Betriebs- bzw. Bereitschaftszeit sowie die Oberflächentemperatur eines Smartphones. Die Oberflächentemperatur resultiert dabei aus der Verlustleistung und ist ein kritischer Parameter bei der Systemauslegung eines Smartphones. Eine Lösung kann nur über vordefinierte Timing- und Power-Korridore erzielt werden, die unter Kontrolle der Firmware eines Smartphones liegen. Typische anwendungsspezifische Aktivitätsmuster können so analysiert und bewertet werden. Hierbei sind Power-Managementstrategien unter Berücksichtigung gegebener Zeitanforderungen zu explorieren, um z.B. Smartphone-Komponenten zum richtigen Zeitpunkt in einen definierten Betriebszustand (z.B. in den Sleep-, Idle- oder Run-Mode) zu überführen.

Alle erwähnten Domänen erfordern neue Techniken zur systematischen Auslegung der Firmware und der digitalen Hardware im Hinblick auf eine optimierte Ausnutzung applikationsspezifischer Timing- und Power-Budgets. Dies ermöglicht bei Power-Control-Anwendungen in der Industrieautomatisierung eine optimierte kundenspezifischen Auslegung des Systems, in der Automobiltechnik die Gewährleistung eines sicheren Betriebs unter gegebenen Timing- und Power-Budgets und in der Mobilkommunikation eine Erhöhung der Betriebs- bzw. Bereitschaftszeit mit reduzierten Oberflächentemperaturen. Der automatisierte Firmware-Entwurf soll daher in allen Domänen eine anwendungsspezifische Auslegung des Gesamtsystems im Hinblick auf Timing- und Power-Anforderungen ermöglichen und damit zu einem wichtigen Wettbewerbsvorteil Deutschlands im Bereich kundenspezifischer Elektroniksysteme führen.

Ziele des Projekts

Das vorgeschlagene Clusterforschungsprojekt soll Grundlagen und Methoden zur frühzeitigen und systematischen Firmware-Entwicklung unter Einbeziehung der zugrundeliegenden Hardware-Architektur bestehend aus digitalen und analogen Komponenten erforschen. Einen wichtigen Aspekt stellt dabei der Entwurf von optimierten Hardware/Firmware-Architekturen dar, die sich per Konstruktion Timing- und Power-deterministisch verhalten. Um dies zu erzielen, sind Modellierungsansätze notwendig, die die Analog/Digital-, Hardware/Software- und Software/Software-Schnittstellen adressieren, eine automatisierte Treibergenerierung erlauben und gleichzeitig Performanz, Leistungsaufnahme, Energieverbrauch und Registeranzahl optimieren. Im Bereich der Firmware-Entwicklung ist in vielen Anwendungen ein taktzyklengenaues Verständnis der Software sicherzustellen. Damit einhergehend sollen Strategien zum dynamischen Power-Management abgeleitet und in eine Constraint-basierte Laufzeitverwaltung integriert

werden, die gegebene Constraint-Korridore berücksichtigt. Um eine frühe Bewertung der Hardware/Firmware-Architektur zu ermöglichen, sollen geeignete Ansätze zur Timing- und Power-Analyse mit speziellem Fokus auf den Firmware-Entwurf erforscht werden. Die erforschten Ansätze sollen anhand industrieller Beispiele aus den zuvor genannten Anwendungsdomänen Automotive, Industrieautomatisierung, Power Control und Mobilkommunikation evaluiert werden.

Themenschwerpunkte

1. Modellierung für Timing/Power-Determinismus

   Der Entwurf der Firmware erfordert zum Teil ein taktzyklengenaues Verständnis (z.B. bei Firmware-basierten SoCs), die im Zusammenhang mit dynamischen Power-Managementstrategien neu zu bewerten sind. Eine Lösung bieten Ansätze zur systematischen Konstruktion von Systemen mit Timing- und Power-deterministischen Verhalten, die die Schnittstelle zwischen analogen und digitalen Komponenten, zwischen Hardware und Firmware sowie zwischen verschiedenen Software-Schichten mit berücksichtigt. Hierzu sollen u.a. die folgenden Themengebiete adressiert werden:

   a) Sprach- und Bibliothekskonzepte für den automatisierten Firmware-Entwurf
   b) Spezifikationsformen für die Hardware/Firmware-Schnittstelle
   c) Generatoren für die Hardware/Firmware-Schnittstelle
   d) Einbeziehung von heterogenen Mehrkern-Architekturen (inkl. DSPs)
   e) Berücksichtigung peripherer analoger und mikroelektromechanischer Systemkomponenten
   f) Ableitung von Strategien zum dynamischen Power-Management in SIPs und ASIPs

2. Constraint-basierte Laufzeitverwaltung

   Wirkungsvolle Power-Managementstrategien erfordern den Einsatz dynamischer Optimierungsansätze. Um Timing- und Power-Variabilitäten zu begrenzen, soll ein Laufzeitsystem erforscht werden, das gegebene Constraint-Korridore optimiert ausnutzt sowie Timing- und Power-deterministisches Verhalten sicherstellt. Hierzu sollen u.a. die folgenden Themengebiete adressiert werden:

edacentrum

Datum
08.05.2015

a) Steuerung des Powermanagement/der Ressourcenverwaltung unter Zeitbedingungen

b) Dynamische Systemauslegung von SIPs unter Einbeziehung der Firmware, der digitalen Hardware sowie der analogen und mikroelektromechanischen Systemkomponenten

c) Situationsabhängige Systemoptimierung unter Berücksichtigung vorgegebener Constraints

d) Ausnutzung von Constraint-Korridoren zur Minimierung von Variabilitäten

3. Analyse und Verifikation nicht-funktionaler Eigenschaften

Der Nachweis nicht-funktionaler Eigenschaften (Timing, Leistungsaufnahme und Energieverbrauch) ist eine wichtige Voraussetzung zur frühzeitigen anwendungsspezifischen Systemauslegung. Hierzu sind Timing- und Power-Analysen und die Verifikation nicht-funktionaler Eigenschaften erforderlich, womit die Gesamtarchitekturen unter Einbeziehung von digitaler und analoger Hardware sowie der verwendeten Firmware analysiert und bewertet werden können. Hierzu sollen u.a. die folgenden Themengebiete adressiert werden:

a) Timing- und Power-Analyse im Hardware/Firmware-Codesign

b) Einbeziehung von analogen und mikroelektromechanischen Systemkomponenten in die Timing- und Power-Analyse auf Systemebene

c) Bestimmung einer Anwendungs-spezifischen Geräteerwärmung

d) Bestimmung von Constraint-Korridoren unter Berücksichtigung von Timing und Power

e) Bereitstellung einer Schnittstelle für eine Nutzung der Timing- und Power-Analysen zur Architekturexploration auf Systemebene

4. Anwendungen

Die erzielten Forschungsergebnisse sollen anhand von industriellen Beispielanwendungen evaluiert werden. Diese werden in Abstimmung mit den beteiligten Industriepartnern ausgewählt und kommen aus den folgenden Anwendungsbereichen:

a) Hochintegrierte SIP-Lösungen für Automotive-Anwendungen

b) Power-Control-Anwendungen (Power-Converter und LED-Control)

c) Systematisches Power-Management in Smartphones

edacentrum

Datum
08.05.2015

Zur Organisation in der Bewerbungsphase

Zur Einsendung eines Themenvorschlages für das Clusterforschungsprojekt ist das ausgefüllte Dokument „Bewerbung zur Beteiligung am 7. Clusterforschungsprojekt“ in elektronischer Form von der Forschungseinrichtung beim edacentrum e.V. über die E-Mail-Adresse treytnar@edacentrum.de einzureichen. Ergänzend ist das Formblatt „Bestätigung“ zur Einreichung elektronisch sowie zusätzlich mit Unterschrift versehen per Post bzw. Fax an den edacentrum e.V. zu senden.

Aus den eingereichten Themenvorschlägen werden von den Industriepartnern in enger Zusammenarbeit mit den Bewerbern, dem edacentrum und dem Leitungsgremium der Kooperationsgemeinschaft RSS mehrere Projektkonsortien zusammengestellt. Zur Bildung der Konsortien können die Bewerber von Gutachtern zu Arbeitssitzungen eingeladen werden, um die Ausrichtung des Projekts und der Projektkonsortien zu verfeinern. Nachdem mehrere Konsortien festgelegt sind, erstellen die darin beteiligten Bewerber zur Vorbereitung der Antragstellung beim BMBF je Konsortium eine Projektskizze. Das BMBF begutachtet die eingereichten Projektskizzen und fordert förderfähige Konsortien zur Erstellung der Vorhabenbeschreibung auf. Unter Begleitung des edacentrum e.V. wird dem BMBF durch die Industriepartner ein Verbund zur Förderung vorgeschlagen. Als letzter Schritt wird von jedem Forschungspartner ggf. ein Förderantrag gestellt, über dessen Bewilligung das BMBF entscheidet.

Das Projektvolumen eines Clusterforschungsprojekts ergibt sich aus der Größe des betreffenden Konsortiums. Die Konsortien haben typischerweise ca. 5-6 Partner, bei denen je ein wissenschaftlicher Mitarbeiter über drei Jahre gefördert wird. Sollten die Inhalte des Projekts es erfordern und der Fördergeber zustimmen, kann von diesem typischen Projektumfang abgewichen werden.

Clusterforschungsprojekte werden von Forschungseinrichtungen (Universitäten, Hochschulen und nicht-industriellen Forschungseinrichtungen) in Deutschland durchgeführt.

Geplante Termine

Abgabe der EDA-Themenvorschläge durch die Bewerber:	30. Juni 2015
Auswahl der Konsortien:	30. August 2015
Vorlage der Projektskizzen durch die Konsortien:	15. Oktober 2015
Angestrebter Projektstart:	Ab 2016

edacentrum

Datum
08.05.2015

Voraussetzungen für eine Einreichung

Nach der Bewilligung des Projekts durch das BMBF ist ein Kooperationsvertrag abzuschließen, in dem u.a. die Zusammenarbeit im Projekt und die Rechte an den Ergebnissen des Projekts geregelt werden. Zu dieser Ausschreibung wurde vom edacentrum e.V: ein Entwurf für einen Kooperationsvertrag vorbereitet (Dokument cfp7-koop_vertrag-01.pdf), der auf den etablierten Regelungen der vorhergehenden Clusterforschungsprojekte beruht und allen an einer Bewerbung Interessierten auf Anfrage (siehe u.a. Kontaktadresse) zugeschickt wird.

Für eine Beteiligung am 7. Clusterforschungsprojekt ist Voraussetzung, dass Einreicher eines Themenvorschlages durch Unterschrift bestätigen, dass sie beabsichtigen, mit dem Start des Projektes einen Kooperationsvertrag abzuschließen. Eine Einreichung von Bewerbungen ohne diese Bestätigung wird nicht akzeptiert. Sollte es zu einer Förderung durch das BMBF kommen, so gelten die einschlägigen Regularien des BMBF.

Weitere Informationen

Mit Unterstützung des BMBF wurden bereits sechs Clusterforschungsprojekte realisiert. Die Forschungseinrichtungen und die beteiligten Industriepartner profitierten dabei von einem intensiven fachlichen Austausch und von wertvollen Impulsen für weitere Arbeiten. Regelmäßig werden an Clusterforschungsprojekten beteiligte Forschungseinrichtungen als Partner in industriegeführte F&E-Projekte integriert, da diese in der Clusterforschung wichtige Kompetenzen aufgebaut haben.

Neben den unmittelbar Beteiligten profitiert auch die Allgemeinheit, u.a. von der sehr positiven Auswirkung der Clusterforschungsprojekte auf die Ausbildung an den Hochschulen.

Weitere Informationen finden Sie auf den Internetseiten des edacentrum unter www.edacentrum.de/clusterforschung. Zur Erstellung der EDA-Themenvorschläge und bei Fragen zum Ablauf bietet das edacentrum Hilfe an. Kontaktieren Sie hierfür sowie für die Anforderung des beispielhaften Kooperationsvertrages bitte:

Dr. Dieter Treytnar, treytnar@edacentrum.de, Tel +49 (511) 762 19687, Fax +49 (511) 762 19695