Ausbeute – Wirtschaftsfaktor Nummer 1 bei EDA?

In den Jahren 2002 und 2003 avancierte das Thema „Design for Manufacturability (DfM)" zum Buzzword der großen EDA-Konferenzen. Durch die fortschreitende Skalierung der Strukturbreiten ist es inzwischen zum Dauerthema avanciert, und es verwundert daher nicht, dass es beim edaForum04 erneut in einer der technischen Sessions aufgegriffen wurde. Die Session trug den Titel „Design for Manufacturing and Yield".

Themen waren der derzeitige Bedarf und bestehende wie zukünftige Möglichkeiten, die Herstellungskosten durch geeignete Entwurfsmaßnahmen zu senken und damit auch gleichzeitig die Ausbeute zu steigern. Um diese Ziele zu erreichen, ist es nach Meinung der Referenten unumgänglich, die Zusammenhänge zwischen Fertigung und Ausbeute einerseits und Entwurfsmethodik andererseits transparent zu machen und zu modellieren.

Eine wahre Freude war es, dem Keynote-Sprecher dieser Session, Professor Wojciech Maly von der Carnegie Mellon Universität zuzuhören. In seinem Vortrag mit dem Titel „Manufacturability Profiling of IC Designs: Obvious and not so Obvious Manufacturability Design Attributes" verstand er es immer wieder, die Emotionen seiner Zuhörer durch provokante und kontroverse Aussagen zu stimulieren. Er begann seinen Vortrag mit einer „Indoktrinationsagenda", in der er mit gespielter Arroganz ankündigte, darüber zu sprechen, wie „ultimatives" DfM auszusehen habe, welche unzureichenden DfM-Ansätze existierten und wie man die bestehende „DfM-Verwirrung" ausräumen könne. Mit dieser Taktik gewann er größte Aufmerksamkeit für seine Kernaussage, nach der DfM – genau wie jede andere EDA-Sparte – nur dann von Bedeutung sein werde, wenn es eine schnelle Reduktion der Transistorkosten verspreche. Denn laut Maly sei nicht die „Magie" des Mooreschen Gesetzes für den Fortschritt in der Mikroelektronik verantwortlich, sondern die anhaltend große Kostenreduktion. Folgerichtig stellte Maly auch nicht die technischen Aspekte seines Spezialgebiets an sich in den Mittelpunkt seiner Ausführungen, sondern konzentrierte sich auf die Kostensicht. Dazu entwickelte er ein Transistor-Kostenmodell, aus dem er zunächst eine Art DfM-Kostenfunktion und schließlich ein Leitmotiv für DfM ableitete. Danach sei bei DfM nicht im Wesentlichen die Kompaktierung eines Designs wichtig (die sich u.U. negativ auf die Ausbeute auswirke), sondern es gehe vielmehr darum, das Verhältnis von Kompaktierungsgrad und Ausbeute zu maximieren.

Mit der provokanten Frage, ob man überhaupt genug über DfM wisse, um die genannte Forderung zu erfüllen, wies Maly auf die zahlreichen unbekannten DfM-Zusammenhänge und vermeintlich ausreichend erforschten DfM-Phänomene hin und schlussfolgerte: „DfM integrierter Schaltungen kann nur dann nutzbringend sein, wenn die Beziehung zwischen dem Entwurfsraum und der Ausbeute vollständig verstanden, modelliert und sauber kalibriert ist."

Wojciech Maly von der Carnegie Mellon Universität begann seinen Vortrag mit einer „Indoktrinationsagenda", in der er mit gespielter Arroganz ankündigte, darüber zu sprechen, wie „ultimatives" DfM auszusehen habe, welche unzureichenden DfM-Ansätze existierten und wie man die bestehende „DfM-Verwirrung" ausräumen könne.

Da dieses hohe Ziel derzeit nicht erreicht und die Kostenreduktion an sich eine eher ungeeignete technische Zielgröße sei, schlug Maly vor, DfM im Hinblick auf vier Aspekte auszurichten: DfM müsse auf Erfahrung, Wissen, Vorsicht und akademischer Spielerei basieren, was er plakativ den Adjektiven „pragmatisch" (P), „defensiv" (D), „spirituell" (S) und „naiv" (N) zuordnete. Daraus leitete er ein Maß für derzeitiges DfM ab, den PDSN-Index. Mit diesem Index klassifizierte er die DfM-Vorgehensweise unterschiedlicher Gruppen der Design-Community: Danach betrieben Silicon-Provider vorwiegend defensives DfM, welches vornehmlich auf die Einhaltung der Entwurfsregeln sowie die Prozessqualität und -stabilität abziele. Den Fabless-Designhäusern bescheinigte er ein hauptsächlich pragmatisch-spirituell ausgerichtetes DfM-Vorgehen, welches von Erfahrungen und Vorsicht geprägt sei. Demgegenüber handele die EDA-Community verhältnismäßig ausgewogen, mit leicht spirituellem Schwerpunkt, während die akademische Welt von Erfahrungen und akademischer Experimentierfreude geprägt sei.

Im Anschluss an diese Klassifizierung gab Maly einige Beispiele für DfM-Vorgehensweisen, die in der einen oder anderen Weise suboptimale Ergebnisse liefern. Aus den daraus abzuleitenden Erfahrungen entwickelte er schließlich eine „Liste der DfM-Möglichkeiten für die EDA-Community", die sinnvolle Zielgrößen im Sinne eines die Transistorkosten reduzierenden DfMs enthält. Danach gehe es bei DfM um Flächenreduktion, um Entwurfsstrategien, um die Zahl der Verbindungsebenen, um Layout-DfM, um Design-for-Testability sowie um die Schaffung von Redundanz und Flexibilität. Mit diesen Entwurfsaspekten, so Maly, sei ein denkbarer Weg für den Erfolg von DfM umrissen, der schließlich zur angestrebten Reduktion der Transistorkosten führen könne.

Vortrag „Nanometer-Era Design for Manufacturability"

Carlo Guardiani von PDF Solutions, der als Vertreter für Andrzej J. Strojwas eingesprungen war, erläuterte in seinem Vortrag „Nanometer-Era Design for Manufacturability", wie er sich DfM im Zeitalter der Nanometerstrukturen vorstellt. So seien zufällige Defekte schon seit der Einführung der 180-nm-Technologie nicht mehr dominierend für den Ausbeuteverlust, vielmehr werde die Ausbeute durch die Eigenschaften eines Entwurfs limitiert. Er betonte, dass DfM ein immenser wirtschaftlicher Faktor sei, da schon eine durch DfM bedingte Ausbeuteerhöhung um 5 Prozent zu immensen Einsparungen führe. Er bezifferte diese mit mehr als 50 Mio. Dollar bei der Herstellung eines Mobiltelefones und mit bis zu 100 Mio. Dollar pro Jahr bei einer Chipfabrik. Leider werde DfM heutzutage reaktiv – also erst nach der Fertigung – durchgeführt, was die Realisierung wichtiger Änderungen eines

Designs erst als Re-Design ermögliche. Nach Guardiani sei es aber dringend erforderlich, DfM möglichst frühzeitig im Entwurfsprozess zu berücksichtigen. Dazu bedürfe es allerdings einer teilweise komplizierten Prozessmodellierung, der genauen Charakterisierung von Fab-Eigenschaften sowie vor der Verifikation berücksichtigter Modifikationen. Um den Ausbeuteverlust zu minimieren, schlug Guardiani vor, im Prozess spezifische Teststrukturen zu integrieren. Mit deren Hilfe ließen sich zufällige Fehler wie „shorts" und „opens" ebenso erkennen wie durch Verletzung von Designregeln entstehende systematische Fehler. Demgegenüber ließen sich die durch Lithographie-Effekte entstehenden parametrischen Fehler nur durch eine sehr genaue Prozess-Charakterisierung berücksichtigen.

Als problematisch stellte er auch die Berücksichtigung von DfM in EDA-Tools dar. Die Ausbeute sei z.B. abhängig vom verwendeten IP-Modul, die unterschiedlich empfindlich gegenüber variierenden Prozessparameter seien. Zwar könnten alle benötigten Parameter beim physikalischen Layout extrahiert werden, was aber viel zu spät sei. Daher sei DfM bereits im IP-Entwurf zu betreiben, damit Bibliotheken entstehen, aus denen dann DfM-optimierte Systeme entwickelt werden könnten. Anschließend berichtete Guardiani von einer bereits am Silizium erprobten, „proaktiven" DfM-Lösung von PDF Solutions, die eine frühzeitige Berücksichtigung von DfM ermögliche. Proaktiv bedeute in diesem Zusammenhang eine genaue Charakterisierung und Modellierung der Prozess-Auswirkungen auf die Ausbeute, eine auf die Herstellbarkeit optimierte Erweiterung von IP und eine Sicht des Entwurfs, die die Auswirkungen von EDA-Software auf die Ausbeute transparent macht. Die Ausführungen Guardianis zeigen, dass Handlungsbedarf bei DfM-optimierten Chipentwürfen in den zukünftigen Nanometertechnologien zwingend notwendig ist.

Unter dem Titel „Yield as Fourth Design Target, the Challenge of Design for Yield" erläuterte Bernd Lemaitre von Infineon Technologies im dritten Vortrag der Session seine Einschätzung zur Bedeutung von DfM. Danach sei die „Herausforderung DfM" die vierte Entwurfsaufgabe neben der Optimierung von Fläche, Performance und Verlustleistung. Er bezog seine Behauptung auf die Beobachtung, dass Entwurfsstrategien inzwischen wesentlich durch die Technologie diktiert würden, was einen vom Thema Ausbeute bestimmten Design-Flow unabdingbar mache. Dazu schlug er vor, ein „DfM-Interface" zwischen Entwurf und Fertigung zu schaffen, was bei Infineon bereits praktiziert werde. Damit sei eine Visualisierung von kritischen Entwurfsattributen und -bereichen, von Auswirkungen auf die Ausbeute und der leichte Zugang zu GDS-Maskendaten möglich, was letztlich zur Verbesserung der Ausbeute beitrage.

Abschließend stellte er in seiner Zusammenfassung heraus, dass die durch ein „DfM-Interface" hergestellte Verbindung von Entwurf und Fertigung durch EDA-Tools unterstützt werden müsse. Alle Vortragenden waren sich einig, dass sich das wesentliche Ziel von DfM, die Ausbeutesteigerung und die dadurch bedingte Kostenreduktion, erreichen lässt, wenn Methoden und Tools entwickelt werden, die Aspekte des Entwurfs und der Fertigung unter Berücksichtigung wirtschaftlicher Randbedingungen verbinden. *Ralf Popp/go*