



VeronA – Verifikation analoger Schaltungen

Zwischenstand nach dem „Zweiten Drittel“: Die vielversprechenden Ergebnisse sorgen für Vorfreude auf das letzte Drittel.

In dem industriellen Verbundprojekt VeronA arbeiten EDA-Anwender, EDA-Forscher und EDA-Anbieter gemeinsam daran, eine Grundlage für die automatisierte Verifikation analoger Schaltungen und Systeme zu schaffen. Dabei werden Methoden zur verifikationsgerechten Modellierung und für eine Multi-Level-Verifikation erarbeitet und die Formalisierung der Verifikation analoger Schaltungen vorangetrieben. Dieser Artikel gibt einen Überblick über das Projekt, seine Inhalte sowie die nach zwei Dritteln der Projektlaufzeit erzielten Ergebnisse.

Im Bereich der Entwurfsverifikation sind größere Anstrengungen notwendig, um sich der Funktionstüchtigkeit und Zuverlässigkeit der immer komplexeren Systeme schon während des Entwurfs sicher zu sein. Dabei ist mit Verifikation eine vollständige gezielte Überprüfung der Funktionalität eines ungefertigten Chips gemeint. Ist der Verifikationsprozess lückenhaft, so werden Entwurfsfehler unter Umständen erst sehr spät oder – fatalerweise – gar nicht erkannt. Beides ist mit hohem finanziellem und zeitlichem Verlust oder gar mit einem (möglicherweise lebensbedrohlichen) Ausfall des Chips verbunden.

Der hohe Anspruch der Verifikationsaufgabe wird deutlich, wenn man sich die derzeitige Komplexität eines Chips vergegenwärtigt: Er enthält mehrere Millionen miteinander verbundene Transistoren mit mehreren Ein- und Ausgängen. Um zu überprüfen, dass dieses komplizierte System von Elementen und Verbindungen korrekt funktioniert, gilt es, die zu verschiedenen Zeitpunkten anliegenden Spannungen und die dabei fließenden Ströme zu kontrollieren und mit ihren Sollwerten zu vergleichen.

Außerdem ist diese Überprüfung für analoge Signale deutlich aufwändiger als für digitale Signale, da dort im Wesentlichen nur das Erreichen von zwei Zuständen (0 oder 1) überprüft werden muss, während im Analogbereich ganze Signalverläufe mit einem gegebenen Toleranzbereich abzugleichen sind. Wegen der zusätzlich durch die zeit- und wertkontinuierlichen Signale steigenden Komplexität, ist die Verifikation analoger Schaltungen ohne neue Verfahren und Algorithmen nicht zu lösen.

Ziele

Im Projekt VeronA wird eine Grundlage für die automatisierte Verifikation analoger Schaltungen und Systeme geschaffen. Dabei geht es im Wesentlichen darum, grundlegende Elemente einer durchgängigen Verifikationsmethodik integrierter analoger Schaltungen zu entwickeln, damit neben dem Digitalteil auch die analogen Teile von Mixed-Signal-Chips verifiziert werden können. Dazu werden neue Methoden und Werkzeuge entwickelt, die formalisierte Verifikation instrumentalisiert und dabei auch auf verifikationsorientierte Model-

lierung abzielt. Folgende technische Ziele stehen im Fokus des Projekts:

- » Entwicklung von Methoden und Regeln zur Erzeugung schnell simulierbarer Modelle, die zudem ausreichend viele physikalische Effekte (u. a. mixed-discipline, z. B. Temperatur) gut genug beschreiben und damit für die Verifikation in unterschiedlichen Abstraktionsebenen geeignet sind
- » Untersuchung und Entwicklung formaler Verifikationsverfahren für analoge Schaltungen, namentlich Model-Checking und Equivalence-Checking
- » Entwicklung von Methoden zur Assertion-basierten Verifikation, sowie von formalisierten Verfahren zur Eigenschafts- und Toleranzverifikation
- » Umsetzung einer durchgängigen Vorgehensweise für die Multi-Level-Verifikation von analogen Systemen unter Berücksichtigung von Mixed-Signal-/Mixed-Domain-Aspekten und unter Verwendung der oben genannten Punkte

Zusammensetzung des Projektkonsortiums

Projektpartner:

Atmel Germany GmbH,
Robert Bosch GmbH,
Cadence Design Systems GmbH,
Infineon Technologies AG,
MunEDA GmbH,
Qimonda AG

Unterauftragnehmer:

TU München,
RWTH Aachen,
Universität Frankfurt,
Leibniz Universität Hannover,
Fraunhofer-Institut für Technologie und Wirtschaftsmathematik (ITWM)

Laufzeit:

01.06.2006–31.05.2009

Förderkennzeichen:

01 M 3079

Newsletter edacentrum Probeauszug

Bestellen Sie sich den kompletten Artikel über newsletter@edacentrum.de

edacentrum, Hannover, Juli 2008