

plexität und Qualität als Faktoren von Produktivität in Design-Flows für integrierte Schaltungen“, eda-Workshop in Hannover, Deutschland, Juni 2007

[10] Richard Sohnius, Vadim Ermolayev, Eyck Jentzsch, Wolf-Ekkehard Matzke: „An Approach for Assessing Design Systems: Design System Simulation and Analysis for Performance Assessment“, 9th International Conference on Enterprise Information Systems in Funchal, Madeira – Portugal, Juni 2007

[11] Jürgen Alt: „Die Produktivität von Entwicklungsprojekten wird messbar“, Markt&Technik, Ausgabe 10 in Magazin, 9. März 2007

[12] Amir Hassine, Markus Olbrich, Erich Barke: „Computer Aided HRM for the Semiconductor Industry: Limits and Perspectives“, Asian Pacific Industrial Engineering and Management Systems Conference (APIEMS) in Bangkok/Thailand, Dezember 2007

[13] Peter Leppelt, Amir Hassine, Erich Barke: „An Approach to Make Semiconductor Design Projects Comparable“, Asian Pacific Industrial Engineering and Management Systems Conference (APIEMS) in Bangkok, Dezember 2007

[14] W3C: „Ontology Web Language (OWL)“, <http://www.w3.org/TR/owl-features/>

SIDRA: Safe IC Design for Robust Applications

Von Petra Rose

Das Projekt SIDRA wurde im Rahmen der BMBF-Förderinitiative Ekompas vom August 2004 bis zum Dezember 2006 gefördert. Technisches Ziel von SIDRA war es, Simulationsmethoden zu entwickeln, die es ermöglichen, präventiv Schwachstellen im Design festzustellen, um integrierte Schaltkreise (ICs) gegen die elektrostatische Zerstörung durch schnelle transiente Pulse nach dem Charge-Device-Modell (CDM: Pulse bis zu 10 A bei $t < 2$ ns) zu schützen. Dies ist notwendig, um für immer sensitivere Technologien die Anforderung an die Robustheit gegen elektrostatische Entladungen und gleichzeitig hohe Qualitätsanforderungen zu erfüllen.

Wesentliche Ergebnisse der Arbeiten sind die Verbesserung der ESD-Schutzstrukturen sowie die Entwicklung der Simulations- und Messmethodik. Die steigende Qualität der ESD-Elemente hilft die Redesign-Wahrscheinlichkeit zu reduzieren und resultiert somit in einer Zeit- und damit Kostenersparnis. Dadurch wird die Funktion zukünftiger, teils sicherheitskritischer Designs im Feld abgesichert.

Hauptergebnisse des SIDRA-Projektes umfassen u. a.:

- » die Entwicklung einer CDM-Simulationsmethodik zur präventiven Detektion von Schwachstellen im Design;
- » neu entwickelte Messmethoden, die in der Zukunft bei der Entwicklung und Charakterisierung von ESD-Schutzkonzepten und Produkten eingesetzt werden;
- » die Entwicklung eines Satzes freigaberelevanter Teststrukturen. Durch die Auswahl der Teststrukturen, basierend auf den Erkenntnissen in SIDRA, konnte die Testchipfläche deutlich reduziert werden;
- » Richtlinien für ein robustes und effizientes ESD-Layout.

Die erreichte Fachkompetenz ermöglicht eine bessere Konkurrenzfähigkeit hinsichtlich der Beratung externer

Foundry-Kunden. Zudem steigern die erzielten Fachkenntnisse in ESD-Fragen das Ansehen und die Konkurrenzfähigkeit der eigenen Produkte.

Neben der internen wurde auch die externe Verwertbarkeit vorbereitet. Dabei zielt die externe Verwertbarkeit in erster Linie auf die direkte Einflussnahme von ESD-Standardisierungsverfahren ab. Einige SIDRA-Partner sind Mitglieder in den Standardisierungsgr-



Zusammensetzung des Projektkonsortiums:

Partner:

- » Atmel Germany GmbH
- » Infineon Technologies AG
- » Robert Bosch GmbH
- » X-Fab Semiconductor Foundries AG

Unterauftragnehmer:

- » Fraunhofer IZM München
- » FH Osnabrück
- » IMMS gGmbH
- » Melexis GmbH

Europäische Projektpartner:

- » ST Microelectronics (I)
- » Philips (NL)
- » TU Wien (A)
- » ETH Zürich (CH)

Europäische Unterauftragnehmer:

- » Synopsys (CH)
- » Universität Padua (I)

Förderkennzeichen:

01 M 3159

Laufzeit des Vorhabens:

01.08.2004–31.12.2006

Newsletter edacentrum Probeauszug
Bestellen Sie sich den kompletten Artikel über newsletter@edacentrum.de

edacentrum, Hannover, September 2007