

# Hierarchische HDL-basierte Entwurfsmethodik für Mixed-Signal Automotive Schaltkreise

## 1. Abstract

Mit der Verfügbarkeit einer standardisierten Mixed-Signal Hardwarebeschreibungssprache wie VHDL-AMS eröffnen sich neue Perspektiven für eine hierarchisch HDL-basierte Entwurfsmethodik integrierter Schaltungen. Im Rahmen der Realisierung eines 42V Power-Supply-Schaltkreises sollen erste Erfahrungen bei der Nutzung der Sprache sowie zugehöriger Entwurfsmethoden präsentiert werden. In einem ersten Arbeitsschritt wurde ein Systemmodell erstellt, das die Basisfunktionalität des IC mit Hilfe von VHDL-AMS beschreibt und mit dem Tool AdVanceMS simuliert wurde. Dieses Modell stellt die Referenz für die nachfolgenden Verfeinerungsschritte von der System- bis hin zur Transistorebene dar. Anhand einer Systemkomponente (Buck-Converter) werden die im Top-Down-Entwurfsprozess notwendigen Arbeitsschritte dargestellt, sowie die dabei auftretenden Probleme beschrieben.

## 2. Mixed-Signal Automotive Schaltkreise

Heutzutage gibt es verschiedene Anforderungen an Automotive Schaltkreise, die prinzipiell immer wieder die gleichen Komponenten beinhalten. Ein typischer Mixed-Signal Automotive Schaltkreis ist in Bild 1 dargestellt. Allgemein können die Schaltkreise folgendes beinhalten:

- Analoge Subsysteme wie Sensoren/Aktoren, Treiberstufen, usw.
- Digitale Subsysteme wie State Machines, Seriell-Parallel Interface (SPI), eingebettete Mikrocontroller, usw.
- Mixed-Signal Komponenten wie A/D oder D/A-Converter
- Drahtlose Datenübertragungseinheiten (Sender, Empfänger, Antennentreiber)

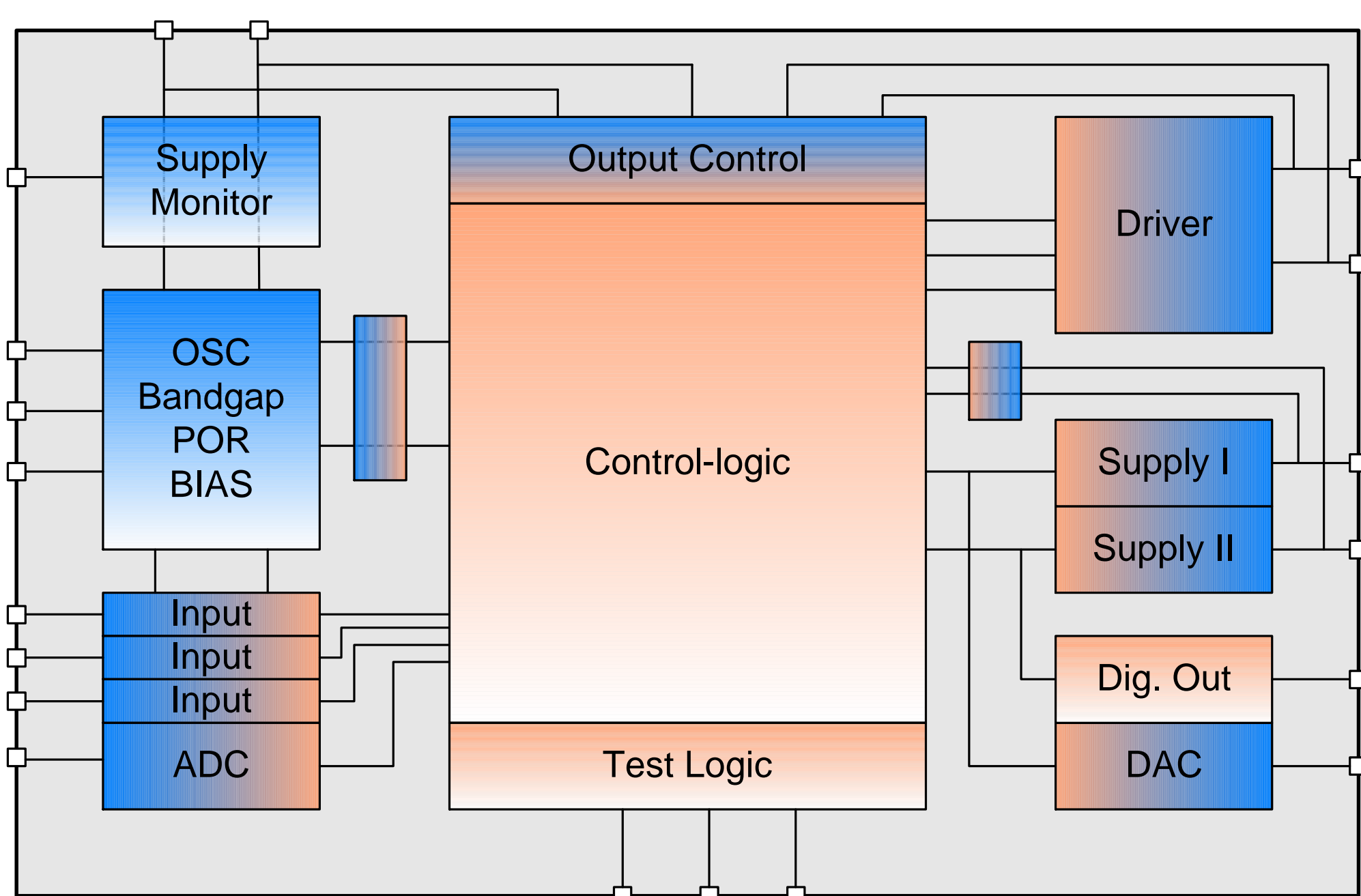


Bild 1: Typisches Blockschaltbild eines Mixed-Signal Automotive Schaltkreises

## 3. Demonstrator

Als Demonstrator wurde eine integrierte System-Spannungsversorgung für das 42V Bordnetz im Kfz gewählt (siehe Bild 2). Ein Schaltregler (Buck-Converter) erzeugt eine Spannung von 6,5 V für die Versorgung externer Bausteine. Dieses Signal dient ferner als Eingangsspannung des internen Linear-Reglers, der eine Ausgangsspannung von 5V beispielsweise für die Versorgung eines Microcontrollers liefert. Als weitere Komponenten finden sich u.a. ein Watchdog, eine SPI, ein Oszillator sowie interne Versorgungsstufen.

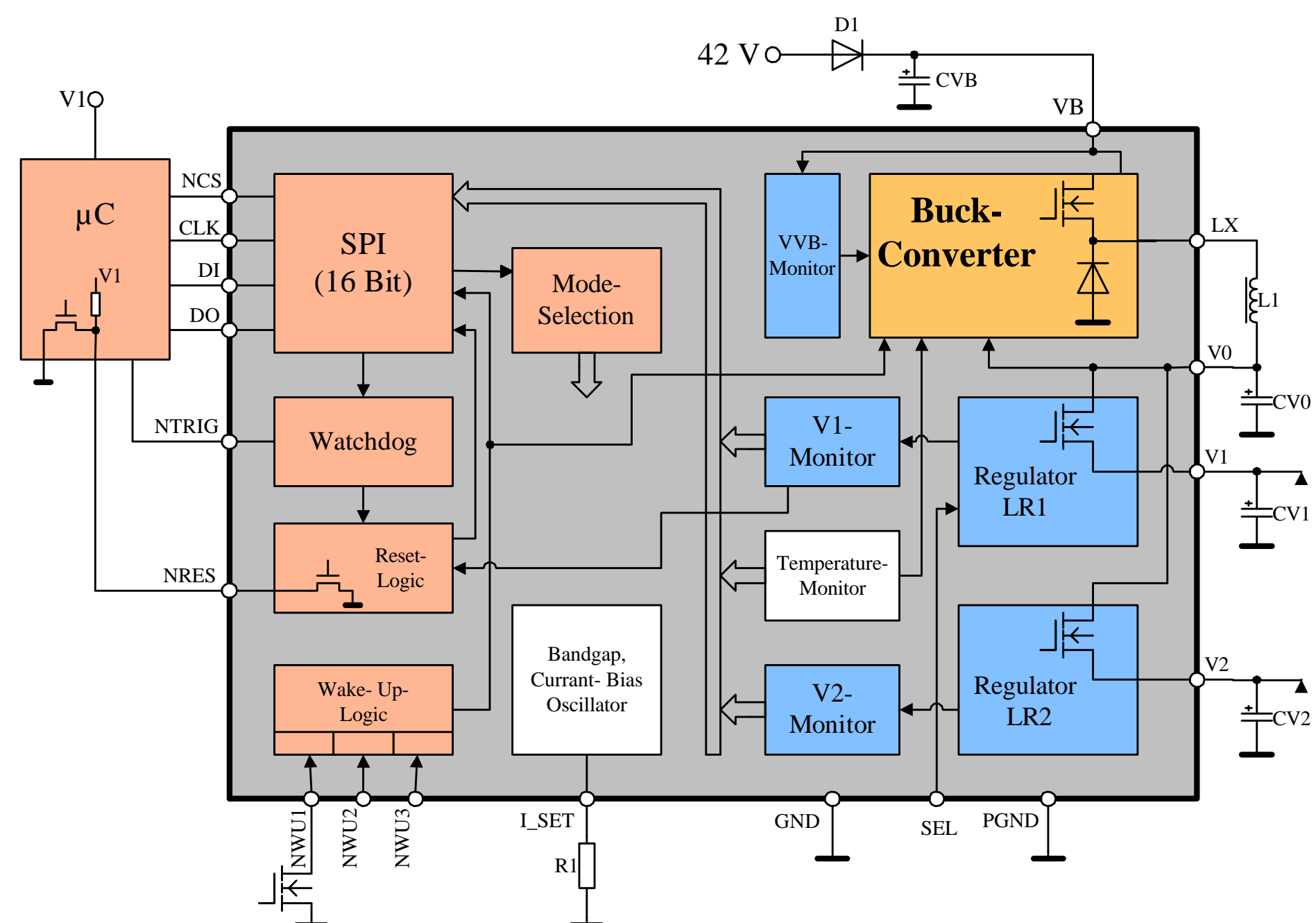


Bild 2: Blockschaltbild des Demonstrators

## 4. Toplevel-Beschreibung

Verbunden mit dem Ziel der Erstellung einer VHDL-AMS Toplevel-Beschreibung wurde zunächst eine funktionale Partitionierung des Systems vorgenommen. Diese enthält neben Buck-Converter, Watchdog und Linearregler auch Spannungsmonitore, Taktgeneratoren sowie grundlegende Strom- und Spannungsreferenzen. Die einzelnen Komponenten wurden mit Hilfe von VHDL-AMS beschrieben und per Simulation mit ADVanceMS verifiziert. Das vorliegende Systemmodell diente als Referenz für die nachfolgenden Verfeinerungsschritte bis hin zur Transistorebene.

## 5. Entwurfsmethodik am Beispiel des Buck-Converters

Anhand des Buck-Converters soll die Entwurfsmethodik verdeutlicht werden. Auf der Basis der Beschreibung des Buck-Converters auf Systemebene wurden zwei erweiterte Verhaltensmodelle auf Makro-Level-Ebene erstellt, die nachfolgend näher erläutert werden.

### 5.1 Simplified Macro Level

Das Simplified Macro Level Modell beschreibt die prinzipielle Funktionsweise der Komponente unter Berücksichtigung (z.B. das Regelkonzept) der späteren Implementierung. Als Konsequenz wurde das Modell um weitere Pins wie z.B. Takteingänge und Referenzspannungen erweitert (siehe Bild 3), da diese für die Funktionsweise der Komponente benötigt werden.

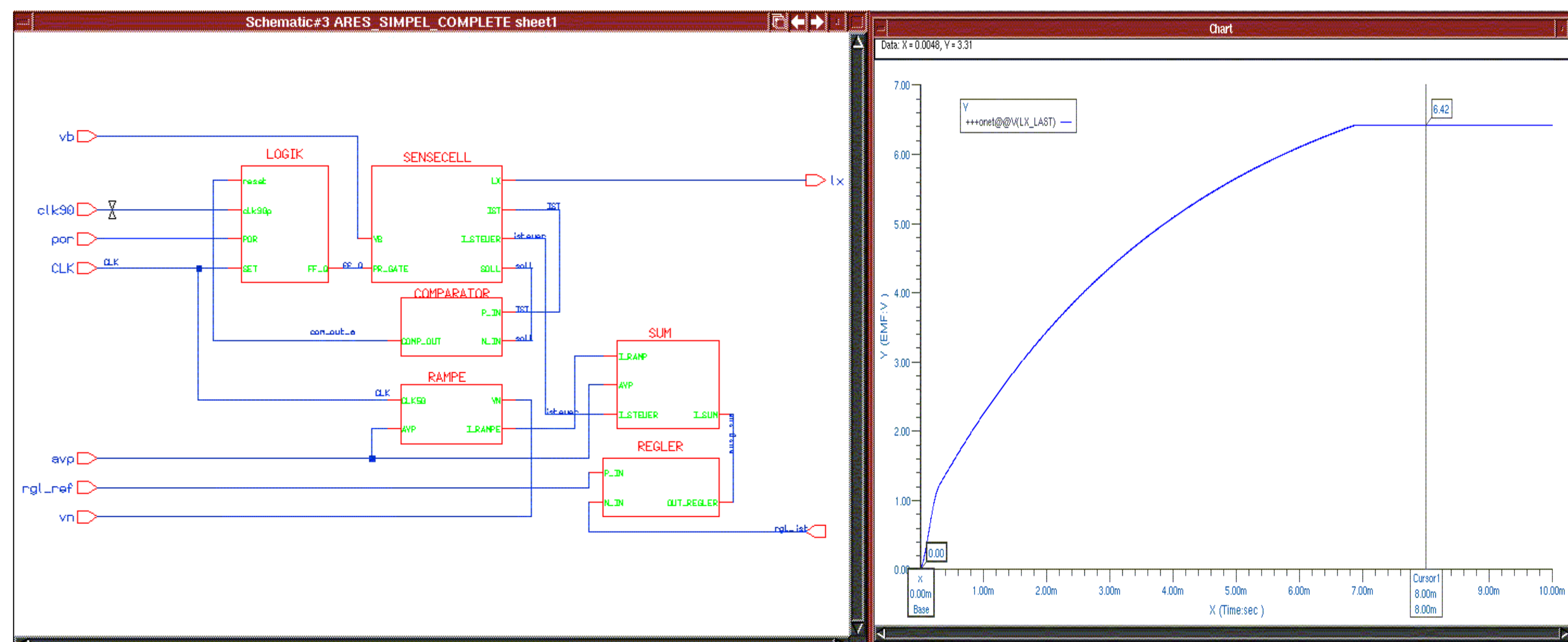


Bild 3: Simplified Macro Level Buck-Converter Modell

Bild 4: Simulationsergebnis

Bild 4 zeigt das AdVanceMS-Simulationsergebnis des Simplified Marco Level Buck-Converter Modells. Anhand des dargestellten Spannungsverlauf ist das prinzipielle Regelverhalten der Komponente zu erkennen.

### 5.2 Detailed Macro Level

Das Detailed Macro Level Modell wird aus dem Simplified Marco Modell unter Berücksichtigung der Transistor-Level Realisierung erstellt. Dadurch ist das Modell Pin-kompatibel zur Transistorschaltung und kann somit optimal für eine Mixed-Level / Mixed-Signal Simulation und eine Gesamtsimulation eingesetzt werden.

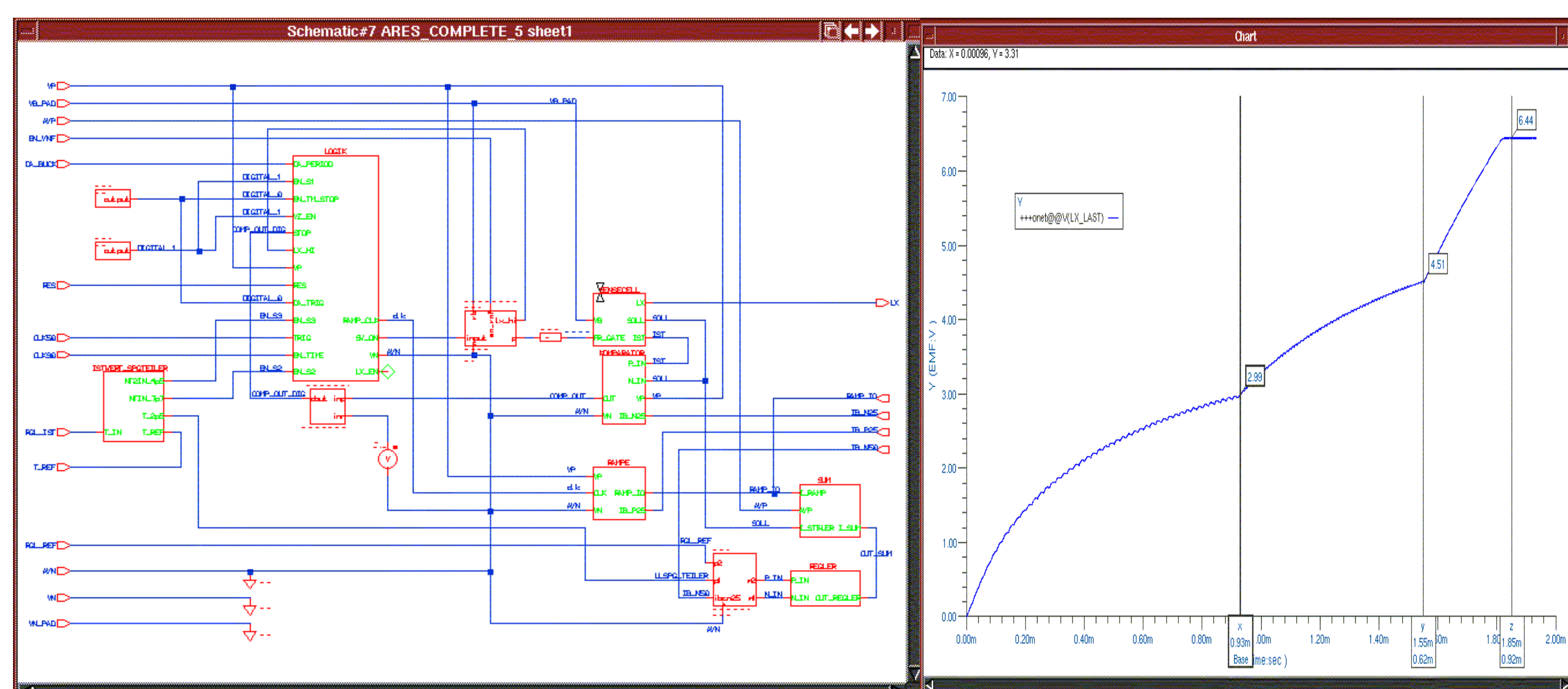


Bild 5: Detailed Macro Level Buck-Converter Modell

Bild 6: Simulationsergebnis

Das Blockschaltbild vom Detailed Macro Level Buck-Converter Modell ist im Bild 5 dargestellt. Das Modell beinhaltet sowohl Pin-erweiterungen als auch Funktionalitätserweiterungen gegenüber dem Simplified Modell. In dem dargestellten Beispiel des Buck-Converters wurde beispielsweise eine Taktfrequenzumschaltung beim Einregeln der Spannung implementiert. Dies ist aus dem Spannungsverlauf des Simulationsergebnis (siehe Bild 6) ersichtlich.

## 6. Zusammenfassung

Am Beispiel einer 42V Powersupply-Schaltung wurde mit Nutzung von VHDL-AMS und ADVanceMS eine hierarchisch HDL-basierte Entwurfsmethodik vorgestellt. VHDL-AMS stellte dabei eine flexible und leistungsfähige Beschreibungssprache im Sinne eines Top-Down-Entwurfs dar. Hinsichtlich Handling und Performance lieferte der Simulator vielversprechende Ergebnisse.

Im Zuge der HDL-basierten Entwurfsmethodik wurden Beschreibungen auf unterschiedlichen Hierarchieebenen (System-Level, Simplified Macro-Level, Detailed Macro-Level) von der Toplevel-Beschreibung bis zur Transistorebene realisiert. Dabei zeigte sich die Notwendigkeit von Iterationen zwischen den Hierarchieebenen (Top-Down Design, Bottom-Up Verification).

Änderungen des Schaltungskonzeptes auf Transistorebene müssen in das übergeordnete Verhaltensmodell (Detailed Macro Level Modell) rückannotiert werden, dies betrifft sowohl Anzahl als auch Funktion der Anschlussklemmen.

Eine Mixed-Level / Mixed-Signal Gesamtsimulation wird durch den Einsatz von Detailed Macro Level Modellen, die Pin- und Funktionskompatibilität zur Transistorschaltung sind, ermöglicht.