

6 Mitglieder

Nachrichten von Mitgliedern des edacentrum

www.edacentrum.de/portrait/mitglieder



Cadence Design Systems GmbH

Cadence erweitert sein Angebot auf Systemebene mit C-to-Silicon Compiler

Mit dem Cadence® C-to-Silicon-Compiler stellt Cadence ein Syntheseprodukt vor, mit dem sich die Entwicklerproduktivität bei der Erstellung und Wiederverwendung von SoC-IP (System-on-Chip) bis um den Faktor 10 verbessern lässt. Die Technologie im C-to-Silicon-Compiler hilft die Lücke zwischen den RTL-Modellen (Register-Transfer-Level), die üblicherweise für die Verifizierung, Implementierung und Integration von SoCs verwendet werden, und den Modellen auf Systemebene, die gewöhnlich in C/C++ und SystemC geschrieben sind, zu überbrücken.

Der C-to-Silicon-Compiler ermöglicht den Ingenieuren den Entwurf auf einer höheren Abstraktionsebene und verhilft die Analyse von Hardware-Mikroarchitekturen zu automatisieren. Die Entwicklerproduktivität wird verbessert, da die Technologie die abstrakten Verhaltensbeschreibungen automatisch von C/C++ und SystemC in synthetisierbares Verilog® RTL (einschließlich Assertions) für die Implementierung, Verifikation und SoC Integration übersetzt und optimiert.

Der C-to-Silicon-Compiler besitzt zwei markante Fähigkeiten: Zum einen die Embedded-Logic-Synthese, basierend auf der globalen Synthese des Cadence Encounter® RTL-Compilers, die für Designs mit Mixed-Control und Datapath hohe Genauigkeit und eine Implementierung in höchster Qualität gewährleistet. Zum anderen eine Behaviour-Struktur-Timing-Datenbank, welche die Ausführung einer echten inkrementellen Synthese ermöglicht. Das bedeutet zum Beispiel, dass eine nochmalige Synthesierung der veränderten Abschnitte des Designs durchgeführt werden kann, während der Rest des Designs unberührt bleibt. Um die Verifikation zu unterstützen, generiert der C-to-Silicon-Compiler zudem aus RTL schnelle, taktgenaue Hardware-Modelle, und unterstützt ein schnelles Mapping für die RTL-Verifikation mit der Incisive® Simulation und den Palladium® / Xtreme® Emulation/Accelerator-Produkten.

Kont@kt IMMS
Prof. Dr. Ralf Sommer
fon: (0 36 77) 69 – 55 04
ralf.sommer@imms.de

Kont@kt Cadence
Andrea Huse
fon: (0 89) 45 63 – 17 26
a.huse@cadence.com



IMMS gGmbH

Aufbau eines Zentrums für Designtechnologie und komplexe Systeme

Die IMMS gGmbH hat gemeinsam mit der TU Ilmenau mit dem Aufbau eines „Zentrum für Designtechnologie und komplexe Systeme“ begonnen, das für Thüringen einen Schwerpunkt für Forschung und Ausbildung repräsentieren soll und hierfür alle notwendigen wissenschaftlichen und technischen Kompetenzen bündeln wird. Hierzu gehören Forschung und Entwicklung auf dem Gebiet der Entwurfsmethodik, Schaltungs-technik und Werkzeuge. Die Ausrichtung ist dabei nicht nur auf die Analogschaltungsentwicklung beschränkt, sondern domänenübergreifend im Sinne einer multi-physikalischen Herangehensweise eines Gesamtsystementwurfs mit elektrischen und mechatronischen Komponenten.

Ziel ist ein Transfer der Forschungsergebnisse in eine breite industrielle Verwertung, sowie die Herausbildung

Newsletter edacentrum Probeauszug
Bestellen Sie sich den kompletten Artikel über newsletter@edacentrum.de

edacentrum, Hannover, Oktober 2008