1 Projektspiegel

Der Ekompass-Förderkomplex

www.edacentrum.de/ekompass/

Die zur Zeit vom edacentrum betreuten Projekte gehören zu dem vom Bundesministerium für Bildung und Forschung (BMBF) zur Stimulation von EDA-Forschungsaktivitäten eingerichteten Förderkomplex namens Ekompass. Ekompass steht für „Entwurfsplattformen für komplexe angewandte Systeme und Schaltungen der Mikroelektronik".

Mit diesem Förderkomplex will das BMBF in erster Linie dazu beitragen, die einer starken internationalen Konkurrenz ausgesetzten Arbeitsplätze in der Systemindustrie und im EDA-Umfeld zu erhalten und auszubauen. Ziel ist es, durch ein gemeinsames Vorgehen von Industrie, Forschung und öffentlicher Hand, in den für Deutschland (und für Europa) wichtigen Bereichen neue Entwurfsmethoden zu entwickeln, um die Komplexität zukünftiger Chipsysteme qualitätsgerecht und effektiv beherrschen zu können. Dabei wird der Fokus auf solche Themen gelegt, denen für die Wettbewerbsfähigkeit der deutschen Industrie die größte Bedeutung zukommt.

Der Förderkomplex Ekompass ist allerdings nicht nur von nationaler Bedeutung. Die meisten Forschungsvorhaben haben ein internationales Umfeld, insbesondere auf europäischer Ebene, wo Synergien aus gemeinsamen Stärken entstehen. Die für Ekompass sehr wichtige europäische Zusammenarbeit wird auch dadurch transparent, dass einige der Ekompass- Projekte in MEDEA+ Projekte eingebettet sind.

Der Newsletter des edacentrum berichtet in loser Folge über die Projekte des Ekompass-Förderkomplexes.

Projekt	FKZ	Laufzeit	Projektkoordinator/in
DETAILS	01M3071	1.4.04 - 31.3.07	Reimund Wittmann, reimund.wittmann@nokia.com
FEST	01M3072	1.7.04 - 30.6.07	Dr. Volker Schöber, schoeber@edacentrum.de
LEMOS	01M3155	1.11.03 - 31.10.06	Ralf Pferdmenges, ralf.pferdmenges@infineon.com
LEONIDAS+	01M3074	1.3.05 - 28.2.07	Irmtraud Rugen-Herzig, irmtraud.rugen-herzig@infineon.com
PRODUKTIV+	01M3077	1.10.05 - 30.9.08	Dr. Jürgen Alt, juergen.alt@infineon.com
SAMS	01M3070	1.11.03 - 31.10.06	Dr. Volker Schöber, schoeber@edacentrum.de
SIDRA	01M3159	1.8.04 - 31.7.06	Dr. Petra Rose, perta.rose@de.bosch.com
URANOS	01M3075	1.7.05 - 30.6.08	Dr. Hans-Jürgen Brand, hans-juergen.brand@amd.com

Abbildung 1.01

Abbildung 1.01: Übersicht über die aktuellen Ekompass-Projekte.

SAMS	(NL 04 2005)
FEST	
SpeAC*	(NL 02 2005)
SPEAK*	(NL 03 2003)
PRODUKTIV+	
IP2*	(NL 01 2004)
URANOS	
HG-DAT*	(NL 02 2002)
DETAILS	
IPQ*	(NL 02 2003)
VALSE-XT*	(NL 01 2005)
VALSE*	(NL 01 2002)
MESDIE*	(NL 04 2004)
ANASTASIA+*	(NL 03 2005)
ANASTASIA*	(NL 01 2003)
LEMOS	(NL 01 2006)
AZTEKE*	(NL 02 2004)
LEONIDAS+	**in dieser Ausgabe**
LEONIDAS*	(NL 04 2003)
SIDRA	
ASDESE*	(NL 03 2004)

* = abgeschlossen

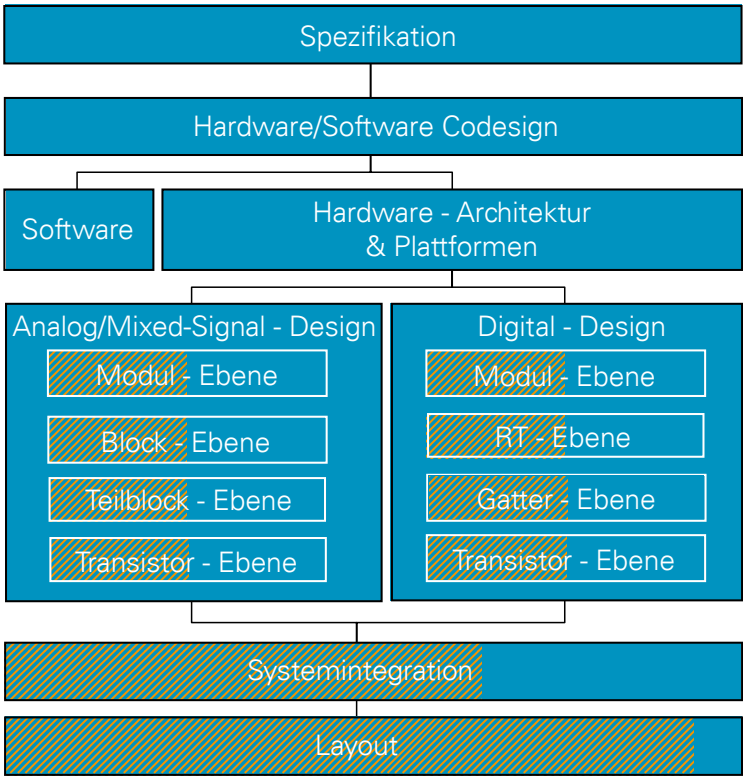

Abbildung 1.02

Abbildung 1.02: Das Bild zeigt verschiedene Entwurfsvorgänge des Schaltungsentwurfs. Dabei sind die Schwerpunkte des Projektes LEONIDAS+ hervorgehoben, weil sich das Projekt LEONIDAS+ in dieser Ausgabe des Newsletters präsentiert.

LEONIDAS+: Leitbahnorientiertes Design

www.edacentrum.de/projekte

Dieser Projektbericht von Markus Olbrich entstand gestützt auf die Mitarbeit von Patrick Birrer, Martin Frerichs, Manfred Henning, Harald Kinzelbach, Klaus Koch, Jürgen Köhne, Eduard Konradi, Irmtraud Rugen-Herzig, Jürgen Schlöffel, Thomas Jambor, Göran Jerke und Patrick Wernicke

Förderkennzeichen:
01 M 3074

Laufzeit des Vorhabens:
01.03.2005 - 28.02.2007

Zusammensetzung des Projektkonsortiums

Partner:
Atmel Germany GmbH «
Cadence Design Systems GmbH «
Infineon Technologies AG «
Philips Semiconductors GmbH «
Robert Bosch GmbH «
Universität Hannover - Institut für Mikroelektronische Systeme (IMS) «

Unterauftragnehmer:
Redemund & Thiede Datentechnik GmbH «
TU Darmstadt - Fachgebiet Mikroelektronische Systeme «
Qimonda AG (Unterauftrag in Vorbereitung) «
TU Dresden - IFTE «
Universität Siegen - IMT «
Universität Ulm - AEM «

Die Entwicklung von nanoelektronischen Systemen führt zu neuen Herausforderungen: Noch vor ein paar Jahren konnten parasitäre Eigenschaften von Leitungen vernachlässigt werden, weil die Schaltzeiten von Transistoren überwogen. Heute hingegen dominieren die Leitungseigenschaften die Verzögerungszeit einer Schaltung. Dies gilt sowohl im ASIC- als auch RAM-Bereich. Im Automotive-Bereich erzwingen die gestiegenen Anforderungen an die Zuverlässigkeit der Steuerungselektronik einen verifizierbaren robusten Entwurf der Verbindungsleitungen. In der Mobilkommunikation stellen HF-Schaltungen in integrierten Mixed-Signal-Systemen erhöhte Anforderungen an die Eigenschaften der Verbindungsleitungen.

In den genannten Bereichen fehlt es zurzeit an vielen Stellen an geeigneten Entwurfssystemen und Entwurfsmethoden. Das kann so weit führen, dass nach bestehenden Regeln korrekt entworfene Schaltungen nicht funktionsfähig sind. So werden Re-Designs nötig, die erhebliche Kosten verursachen und das Erreichen der angestrebten technischen Ziele erschweren. Diese Problematik wird sich in Zukunft weiter verschärfen, so dass die Kompetenz zur Beherrschung der Leitbahneigenschaften eine Schlüsselkomponente beim Entwurf ist.

Allgemeine Lösungen „von der Stange“, wie sie von vielen amerikanischen EDA-Firmen zum Teil entwickelt werden, sind allein keine Lösung für eine leitbahnzentrierte Entwurfsmethodik. Da sich die Anwendungsschwerpunkte in Deutschland von den US-amerikanischen unterscheiden, müssen für deutsche Anwendungen spezifische Tools und Methoden entwickelt werden. Das Konsortium von LEONIDAS+ greift die Herausforderungen auf, die die Verbindungsleitungen stellen.

Abbildung 1.03:
Projektziele von LEONIDAS+

Abbildung 1.04:
Übersicht der Projektstruktur von LEONIDAS+

Ziele

Ziel des Projekts LEONIDAS+ ist es, einen leitbahnzentrierten Entwurf zu ermöglichen. Der große Umfang dieser Problematik erforderte eine Schwerpunktbildung im Projekt. LEONIDAS+ liefert Basisarbeiten, die für andere Ekompass-Projekte eine wichtige Grundlage darstellen. Abbildung 1.03 zeigt die Projektziele im Überblick.

Es werden Forschungsarbeiten durchgeführt, um neue Lösungen für die Extraktion, die Analyse und Modellierung der Leitbahneigenschaften zu finden. Die Vorhersagbarkeit der physikalischen Eigenschaften eines Entwurfs wird damit bereits in einem sehr frühen

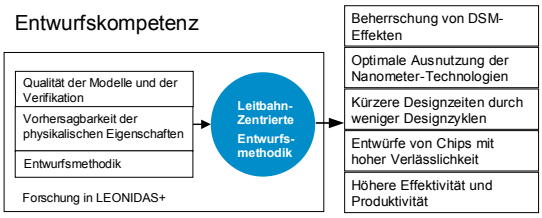

Abbildung 1.03

Stadium mit hoher Genauigkeit gewährleistet werden. Bisher sequentielle Entwurfsschritte sollen mit neuartigen Algorithmen simultan ablaufen, so dass ein fehlerfreier Erstentwurf ermöglicht wird. Durch diese Maßnahmen wird die Qualität der Verifikation und des Entwurfs wesentlich verbessert, es entstehen weniger Zyklen im Designflow und die Anzahl der Re-Designs wird reduziert.

Projektstruktur

Das Projekt ist in 3 Arbeitspakete und diese sind in jeweils zwei Aufgaben gegliedert. Die Aufgaben werden in verschiedenen Beiträgen einzelner Partner in thematisch enger Kooperation bearbeitet. Die Projektstruktur zeigt Abbildung 1.04:

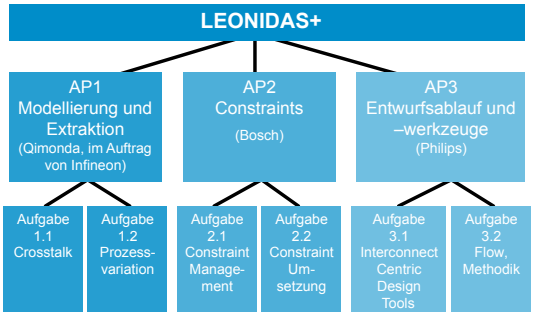

Abbildung 1.04

Anhand einiger ausgewählter Arbeitsfelder werden im Folgenden einige Themen und bisherige Ergebnisse vorgestellt.

Crosstalk

Eines der größten Probleme in der Timingverifikation moderner Chips liegt in der Vorhersage des möglichen Crosstalks, d.h. der unbeabsichtigten kapazitiven oder induktiven Interaktion von benachbarten Leitungen. Diese wird verursacht durch die starke Kopplungen

newsletter edacentrum Probeauszug
Bestellen Sie sich den kompletten Artikel über newsletter@edacentrum.de

edacentrum, Hannover, Juni 2006