

Exploring Static Code Generation and SIMD-Acceleration for Machine Learning on RISC-V by Rafael Stahl, Technical University of Munich @RISC-V Forum on "Developer Tools & Tool Chains" on June 2, 2021 18:05 CEST

2021/05/14

The deployment of machine learning applications on microcontrollers known as TinyML enables new low-power applications and always-on devices. The RISC-V architecture is attractive for such microcontrollers, because it provides easy extensibility, a healthy ecosystem and no license costs. The major challenges with resource-constrained devices are run time and memory usage. Existing machine learning frameworks provide runtime libraries that dynamically load and execute a model, but this entails overheads.

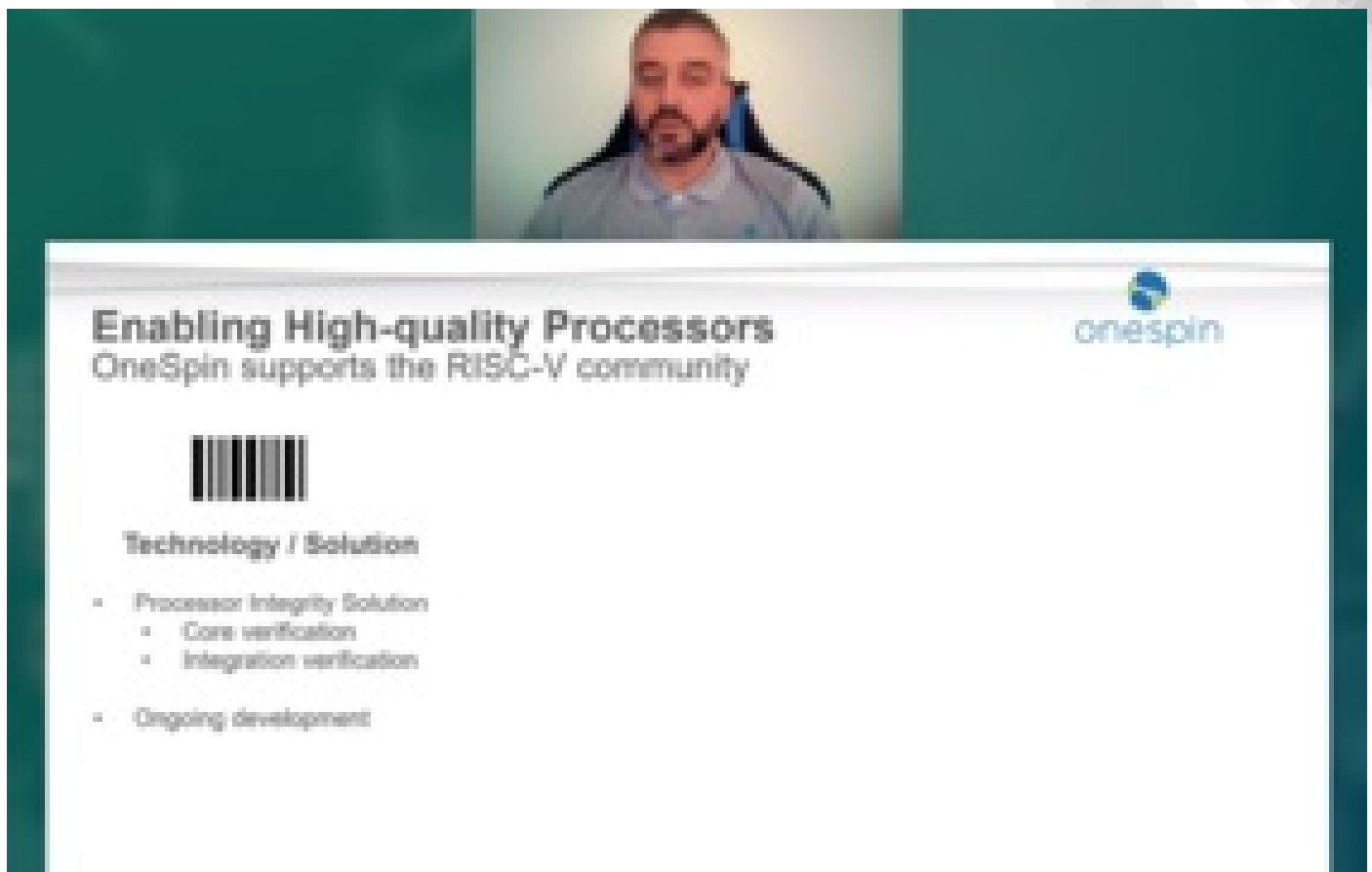
RISC-V Summit 2020: Tutorial with OpenHW and Silicon Labs

2021/05/04

RISC-V Tutorial Video

Tutorial session from RISC-V Summit 2020 with OpenHW and Silicon Labs.

Watch the full video featuring Scale4Edge partner OneSpin's Design Verification Product Manager Sven Beyer & OpenHW's Mike Thompson.



The screenshot shows a video presentation slide with a dark green background. At the top, a man is visible in a video call window. The slide content includes the OneSpin logo in the top right corner. The main title is "Enabling High-quality Processors" with the subtitle "OneSpin supports the RISC-V community". Below the title is a barcode. The slide is divided into sections: "Technology / Solution" and "Processor Integrity Solution". The "Processor Integrity Solution" section lists "Core verification" and "Integration verification". The "Ongoing development" section is also present.

Enabling High-quality Processors
OneSpin supports the RISC-V community

onespin

Technology / Solution

- Processor Integrity Solution
 - Core verification
 - Integration verification
- Ongoing development

Scale4Edge Partner MINRES @ Accellera's SystemC Evolution Fika

2021/03/16

March 17, 2021

16:00 - 18:00 CET

Virtual event

Accellera's SystemC Evolution events are expanding with the addition of SystemC Evolution Fikas! Fika is a tradition of sharing a coffee, slowing down a bit, and talking about things that we care about.

The first SystemC Evolution Fika will take place on March 17 from 16:00 to 18:00 CET. It will be free of charge and virtual. There are two presentations planned: one on SystemC and Python and one about the Intel SystemC Compiler.

Scale4Edge Projektpartner TU Dresden gewinnt den Pilotinnovationswettbewerb "Energieeffizientes KI-System"

2021/03/15

Wir gratulieren unserem Scale4Edge Projektpartner Christian Mayr und sein Team von der TU Dresden zum Gewinn des Pilotinnovationswettbewerb "Energieeffizientes KI-System" in der Gruppe der 22nm Designs. Das Team der TU Dresden hat sich mit einer sehr guten Lösung gegen eine starke Konkurrenz durchgesetzt.

Join Scale4Edge Session on April 28, 2021 20:15 CET

2021/02/25

Embedded IoT World

April 28 - 29, 2021

Virtual Event

Scale4Edge is revolutionizing the way edge computing devices and applications are developed - aiming to increase performance, safety, and security.

Backed by the German Ministry of Education and Research, this research project is building an ecosystem for scalable edge computing based on RISC-V architecture.

On April 28, join **Embedded IoT World Scale4Edge sessions** to learn:

How "virtual prototyping first" speeds up and improves quality for scalable RISC-V based design

How to use the VP-VIBES framework to quickly bring virtual prototypes into your design flows

How to integrate DNN accelerators to bring more processing power and intelligence close to the sensor

CHOOSE MY PASS TO ATTEND

JOIN SCALE4EDGE SESSIONS ON APRIL 28:



Virtual System Prototypes: Enabling an Application-Driven Hardware Design Flow

Vladimir Herdt

Senior Researcher, University of Bremen / DFKI

[VIEW SESSION DETAILS >>](#)



Advanced Virtual Prototyping: Modeling, Simulation and Verification

[VIEW SESSION DETAILS >>](#)



Designing Application-Specific DNN Accelerators for RISC-V Based Edge AI Platforms

Christian Mayr

Professor, Technische Universität Dresden

[VIEW SESSION DETAILS >>](#)

REGISTER TO JOIN THESE SESSIONS

All Access and Premium Passes include access to join these sessions.

Bit-Rauschen: Halbleitertechnik für die EU, x64-Emulator für ARM-Windows

2021/01/27

[... in the Press](#)

Subtitle:

Die EU will Milliardenbeträge in die Halbleiterproduktion stecken. Microsoft veröffentlicht eine Emulationsschicht für x86-64-Software auf ARM-Windows-Laptops.

Publishing Date: Wed, 2021/01/06

Found at: heise online News 01/2021 und ct Heft 2 2021

Found at: heise online News 01/2021

[...] In der EU wurden in den vergangenen Jahren schon zahlreiche Projekte gefördert, um die Abhängigkeit bei der Chipentwicklung zu reduzieren. Einige dieser Projekte, darunter EuroHPC, die European Processor Initiative (EPI) und **Scale4Edge**, setzen auf die offengelegte Befehlssatzarchitektur RISC-V. [...]

Presentation at RISC-V Summit 2020: Scale4Edge project introduction

2020/11/04

Scale4Edge is a project which brings together industrial partners, universities and small and medium-scale companies supported by the German government in order to create a RISC-V based ecosystem. This ecosystem is focused on supporting edge-based projects in a variety of applications like industrial automation, automotive and avionic. The project focuses on connecting innovative academic ideas with industrial partners who can take those ideas into the marketplace. Several industrial partners help in this project to drive the direction and implement prototypes.

Edge-KI wird für RISC-V-Boom sorgen

2020/10/28

[... in the Press](#)

Publishing Date: Fri, 2020/10/16

Found at: Elektronik Praxis

Found at: Edge-KI wird für RISC-V-Boom sorgen

Kommende, günstige Chips für KI-Anwendungen werden für einen Boom der RISC-V-Prozessor-IP sorgen. Das sagte Yann LeCun, Facebooks leitender KI-Wissenschaftler, auf dem Innovationstag des französischen Forschungslabors CEA-Leti. Die vielerorts bereits laufende Umstellung auf RISC-V für den Betrieb neuronaler Netzwerke für KI-Edge-Anwendungen werde zudem durch die vorgeschlagene Übernahme von ARM durch Nvidia beschleunigt.

RISC-V nun auch bei Maxim Integrated

2020/10/09

[... in the Press](#)

Subtitle:

Im Mikrocontroller MAX78000 für IoT-Geräte mit KI-Funktionen wie intelligenten Kameras kombiniert Maxim ARM- und RISC-V-Technik.

Publishing Date: Thu, 2020/10/08
Found at: heise.de
Found at: RISC-V nun auch bei Maxim Integrated

[...]

Skalierbares Ökosystem für Edge-Computing - PROJEKT: RISC-V-PROZESSOREN VERTRAUENSWÜRDIG MACHEN

2020/10/06

Subtitle:

Im Rahmen der Leitinitiative „Vertrauenswürdige Elektronik“ ist das Forschungsprojekt „Scale4Edge“ an den Start gegangen. 22 Partner aus Wissenschaft und Wirtschaft bündeln darin ihre Kompetenzen, um den Einsatz von vertrauenswürdigen Spezialprozessoren rund um die Open-Source-Architektur RISC-V voranzutreiben.

Publishing Date: Mon, 2020/09/28
Found at: E&E Entwicklung & Elektronik
Found at: Skalierbares Ökosystem für Edge-Computing - PROJEKT: RISC-V-PROZESSOREN VERTRAUENSWÜRDIG MACHEN

Laurence Chaperon, BMBF

„Der Bedarf an immer leistungsfähigeren und vertrauenswürdigen Spezialprozessoren ist immens und ich bin der festen Überzeugung, dass wir in Deutschland weltweit Standards setzen können“, sagt Bundesforschungsministerin Anja Karliczek anlässlich des Projektstarts.

1 2 next › last »

The Scale4Edge project (project label 16ME0122K-16ME0140) is supported by the German Federal Ministry of Education and Research (**BMBF**).

Source URL: <https://www.edacentrum.de/scale4edge/en/node>