



## IPQ IP-Qualifikation für effizientes Systemdesign

**Für die Produktivitätssteigerung beim Systementwurf ist der konsequente Einsatz wiederverwendbarer Komponenten (IP: Intellectual Property) unverzichtbar. Das im Rahmen der Förderinitiative Ekompas geförderte Vorhaben IPQ setzt mit dem Schwerpunkt „IP-Qualifikation“ dort an, wo noch erhebliche Probleme bei der Realisierung einer IP-basierten Entwurfsmethodik bestehen: Die in IPQ zu entwickelnden Methoden und Tools sollen es ermöglichen, entscheidende Verbesserungen für die Qualitätssicherung bei der Anwendung und Entwicklung von IP-Modulen zu erzielen. Dies beinhaltet Spezifikationsmethoden, intelligente IP Suche, Eingangsscheck, Verfahren zur IP Anpassung und Beiträge zur Standardisierung.**

Das rasante Innovationstempo in der Fertigungstechnologie mikroelektronischer Schaltungen erlaubt es, immer komplexere Systeme auf einem einzigen Mikrochip (Systems-on-Chip, SoC) zu integrieren. Da sich aber im Vergleich dazu die Produktivität der Entwurfsmethoden für solche SoC nur erheblich langsamer entwickelt, steigen Entwicklungsaufwand und -dauer stark an und das bei zunehmend kürzeren Produkt-Lebenszyklen und -Einführungszeiten.

Für die Lösung dieser Probleme ist der konsequente Einsatz wiederverwendbarer Schaltungsmodule, sogenannter IP-Module unverzichtbar. Das Vorhaben IPQ setzt dort an, wo noch die mit Abstand größten Probleme bei der Realisierung dieser IP-basierten Entwurfsmethodik bestehen: bei der IP-Qualifikation. Die IP-Qualifikation adressiert die beim IP-basierten Entwurf erforderlichen Aktivitäten zur Qualitätssicherung in der kausalen Kette Entwickeln von IPs □ Auswählen/Evaluieren von IPs □ Einsetzen/Anpassen von IPs und zielt damit auf die Qualitätssicherung des IP-basierten Systementwurfs unter den Anforderungen einer hohen Entwurfskomplexität, Entwurfsproduktivität und Entwurfsfehlerfreiheit bei anhaltendem Kosten- und Zeitdruck. Damit wird ein Arbeitsgebiet charakterisiert, zu dem bisher nur in sehr wenigen Teilbereichen geeignete Lösungsansätze vorliegen.

Der erfolgversprechende Lösungsansatz von IPQ besteht in der Erforschung und Entwicklung von industriell anwendbaren EDA-Methoden (EDA - Electronic Design Automation) zur IP-Qualifikation, die marktgerecht, zukunftsicher und kostengünstig auf Anforderungen sowohl der IP-Entwickler als auch der IP-Nutzer abgestimmt sind, auf die Anwendungsklasse

des Produktes zugeschnitten sind, die Realisierungsbasis und die beim Produktentwickler gegebenen Abläufe im Entwurfsprozess sowie dessen spezifische Entwurfs-Constraints berücksichtigen, aber auch relevante Standards einbeziehen bzw. die Entwicklung neuer Ansätze vorantreiben.

Nach dem Grundsatz „make reuse a feasible reality“ untersucht und entwickelt das Projekt IPQ EDA-Methoden zur Qualitätssicherung bei der IP-Entwicklung und -Integration. Dabei zielt IPQ auf die Sicherung der Designfähigkeit und Steigerung der Entwurfsproduktivität beim SoC-Entwurf und erfüllt damit wesentliche Förderkriterien der Initiative Ekompas. Dazu ist ein enges Zusammengehen von IP-Anwendern, IP-Providern, EDA-Anbietern sowie Forschungs- und universitären Einrichtungen notwendig.

In IPQ werden vier Arbeitspakete bearbeitet, die von der IP-Spezifikation über Retrieval und Eingangsscheck bis zum IP-Einsatz im Sinne eines Ablaufs aufeinander aufbauen und eine enge wechselseitige Verzahnung besitzen.

### Ergebnisse

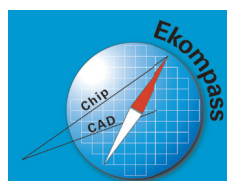
Im Rahmen der IPQ-Projektarbeit entstanden mehr als 50 Ergebnisberichte. Außerdem wurden Ergebnisse des Projektes auf einer Reihe von nationalen und internationalen Tagungen und Workshops sowie in Büchern und Periodika präsentiert. Viele Resultate von IPQ konnten nur durch die enge Kooperation mehrerer Projektpartner und eine enge Verzahnung der Projektarbeit über die Grenzen von Firmen und Arbeitspaketen hinaus erreicht werden. Dazu gehören insbesondere die Entwicklung eines Formates („IPQ-Format“) zur Qualifizierung, Beschreibung und zum Austausch von IP-Modu-

len, der Prototyp eines IP-Retrievalsystems und die Arbeiten zur IPQ Tool Chain mit ihren auf das IPQ-Format abgestimmten Werkzeugen des IP-Entwurfsprozesses, u.a. zur Visualisierung von Daten und Integration von Entwurfsdiensten.

Andere charakteristische Beispiele für die projektinterne Kooperation lassen sich u.a. an Hand der Aktivitäten zu den IPQ-Demonstratoren aufzeigen: So wurde z.B. das IPQ-Werkzeug „IP Design Gate“ durch die Universität Paderborn für andere Partner bereitgestellt, dieses an Hand der Eingabe von Charakterisierungsdaten für mehrere IPs durch sci-worx evaluiert, die gewonnenen Charakterisierungsdaten zur Evaluierung des IPQ-Formates in dieses Format abgespeichert (sci-worx) und der Universität Hildesheim und empolis zur Verfügung gestellt, um dort für die Webservice-Integration des Retrieval Prototypen und zur Repräsentation der entwickelten Retrieval-Technologie verwendet zu werden.

**sci-worx** entwickelte einen Ansatz für die automatisierte Qualitätsbewertung von IPs sowie die Bestimmung entsprechender Metriken und verfeinerte seine Methodik für die Konfiguration parametrisierter IPs. Das werkzeuggestützte Qualifizierungssystem für HDL-Code wurde im firmenspezifischen Designflow verbindlich eingeführt. Gemeinsam mit dem FZI wurde der Prozeß für die Entwicklung und Prüfung strukturierter IP-Spezifikationsdokumente unter Einhaltung der VSIA-Compliance definiert.

**AMD** konzipierte zusammen mit Unterauftragnehmer **Fhg** ein flexibles Framework (afw) für die Generierung von HDL-Code-Analysen, das für verschiedene formale Sprachen und unter-



### Projektinformation

#### Förderkennzeichen

01 M 3048

#### Förderzeitraum

01.12.2001 bis 31.11.2003

#### Kontakt:

Dr. Hans-Jürgen Brand [hans-juergen.brand@amd.com](mailto:hans-juergen.brand@amd.com)  
AMD Saxony LLC&Co.  
KG Dresden Design Center  
Wilschdorfer Landstr. 101  
01109 Dresden

## Zusammensetzung des Projektkonsortiums:

### Partner:

- » AMD Dresden Design Center
- » Deutsche Thomson-Brandt GmbH
- » empolis Knowledge Management
- » FZI Karlsruhe
- » Infineon Technologies AG

### Unterauftragnehmer:

- » Universität Paderborn
- » sci-worx GmbH
- » Siemens AG
- » FhG/IIS
- » TU Chemnitz
- » Universität Hildesheim
- » Universität Kaiserslautern

schiedliche Applikationsanforderungen anwendbar ist und untersuchten Ansätze zur verifikationsgerechten Formalisierung charakteristischer IP-Eigenschaften. Mit Unterauftragnehmer **TU Chemnitz** wurden Ansätze zur automatisierten Interface-Adaption von digitalen IP Cores und zur Verifikation parametrisierter IPs, insbesondere für Aufgaben der funktionalen Abdeckungsanalyse, entwickelt.

Das **FZI** konnte ein Charakterisierungssystem für analog/mixed-signal (AMS) IP-Charakterisierungssystem entwickeln, das auf einer AMS-IP-Taxonomie und einer formalisierten Attributen-Definition basiert.

**Siemens** erstellte das Konzept eines generischen Web-Service Wrappers und entwickelte ein XML-Beschreibungsformat zur Integration von IPQ-Werkzeugen.

Die **Uni Paderborn** entwickelte mehrere IPQ-Werkzeuge und erprobte diese in Testszenarien mit verschiedenen Projektpartnern erfolgreich. Mit diesen, auf das IPQ-Format abgestimmten Werkzeugen, wird die Funktionalität einer Basis-Tool-Box zur Unterstützung des IP-basierten Entwurfs bereitgestellt.

**Infineon** generierte eine Übersicht zur Bewertung der Vollständigkeit von soft, firm und hard IPs, erstellte die zu einem SRI System (Shared Resource Interconnect) gehörige Infrastruktur und generierte eVC basierte Testbench Elemente. Außerdem wurde der im Projekt erstellte IP Entwicklungsprozeß an eigenen und fremden IPs getestet und den Erfordernissen angepasst.

**empolis** und Unterauftragnehmer **Uni Hildesheim/Uni Kaiserslautern** entwickelten einen Zugang zur Definition von auf das IPQ-Format abgestimmten Ähnlichkeitsmaßen für das IP-Retrieval und zur IP-Repräsentation mit Qualitäts- und funktionalen Kriterien.

**Deutsche Thomson-Brandt** entwickelte definierte IP-Entwicklungsphasen und einen generischen Arbeitsablaufplan für die IP-Entwicklung.

Einige Entwicklungsarbeiten sind als Prototypen bzw. Demonstratoren verfügbar. Der IP Retrieval Prototyp (empolis/Uni Hildesheim/Uni Kaiserslautern) konnte bereits zu mehreren Anlässen, u.a. CeBIT 2002 und Ekompas-Workshop, erfolgreich öffentlich demonstriert werden.

### Verwertung

Insgesamt kann eingeschätzt werden, dass die im Verlauf der ersten Projektjahre gesammelten Erfahrungen bereits konkrete Schritte zur Verwertung der Ergebnisse möglich machen. So entwickelte z.B. empolis konkrete Konzepte für die Integration der semantikorientierten IP-Retrieval-Technologie in neue Produkte und sieht damit in IPQ einen konkreten Beitrag, mit Innovationen zum Markterfolg zu kommen. Bei sci-worx werden bereitgestellte IPs auf den Stand der in IPQ definierten Standards und Richtlinien gebracht und im Qualifizierungsablauf künftiger IP-Entwicklungen sollen die in IPQ entwickelten Werkzeuge für Eingangsscheck, IP-Adaption und IP-Parametrisierung zum Einsatz kommen. AMD sieht gute Chancen für die Automatisierung bisheriger manueller, fehlerbehafteter Checks von IP-Komponenten durch IPQ-Entwicklungen und erprobte dazu bereits erfolgreich den Einsatz eines im Rahmen der IPQ-Arbeiten zum Eingangsscheck konzipierten Werkzeuges zur Power-Domain Analyse im tape-out Prozeß eines PC-southbridge chips. Siemens erwartet, dass sich die abzeichnenden Markttrends in Richtung Webservices und XML-basierte Formate positiv auf die geplante Vermarktung der Integrationsplattform auswirken werden und hat damit begonnen, das in der Webservice Technologie gewonnene Wissen in Seminarform aufzubereiten.

### Beiträge zur Standardisierung

Mehrere Partner arbeiten in Standardisierungsgremien mit, u.a. sci-worx, FZI und DTB innerhalb der VSIA in der VC Quality Development Working Group, AMD im HyperTransport Technology Konsortium und das FZI nahm an der Gründung der SystemC-Mixed-Signal Extension Development Working Group teil, die den Bereich Mixed-Signal-Wiederverwendung vor-

antreiben möchte. Eine Zielstellung war die Mitwirkung an der Standardisierung des Formates zur IP-Qualifizierung innerhalb der VSIA. Mit einem solchen Format können sowohl IP Anbieter als auch Kunden gleiche Strukturen für die Lieferung und Anwendung von IPs nutzen. Der bisher benötigte Aufwand für die IP-Verwaltung und Konvertierung kann damit deutlich reduziert werden.

### ToolIP und Kooperation

Umfangreiche Kooperationsbeziehungen bestehen zu europäischen Partnern im Rahmen von MEDEA+, wo die Mehrzahl der IPQ-Partner im Projekt ToolIP vertreten ist. Insbesondere zu Philips Semiconductor (Niederlande), IMSE-CNM (Spanien), Bull (Frankreich), DS2 (Spanien), STM (Frankreich), Thales (Frankreich), Design & Reuse (Frankreich) und UPM (Spanien) bestehen enge Kontakte, u.a. zum IP-Austausch (DTB), zu strukturunabhängigen Synthese- und Verifikationsskripten (sci-worx), zu Strukturierungsansätzen von IPQ-Datensätzen (Uni Paderborn) und zu IP-Beschreibungstechniken und IP-Wissensrepräsentationen (empolis/Uni Hildesheim). Das FZI intensivierte den Wissenschaftleraustausch mit spanischen Partnern. Die Universität Paderborn, das FZI, Infineon und sci-worx arbeiten mit D&R, Philips Semiconductors, Thales und TMM an der Spezifikation eines gemeinsamen IP Transferformats.

Bestandteil der Zusammenarbeit mit Partnern der Ekompas-Projekte ANASTASIA, IP2, HG-DAT und SpeAC sind insbesondere Fragen der IP Charakterisierung und des SystemC-Design.

Dem Projektkonsortium gehörten führende System- und Halbleiterhäuser sowie Forschungsinstitute an.

Die Projektlaufzeit beträgt zwei Jahre (1.12.2001 - 30.11.2003). IPQ war im europäischen Rahmen in das MEDEA+ Projekt ToolIP eingebettet.

