



Foto © 2006 Jupiterimages Corporation

EDA: Von der Idee zum Bauplan

Ein Exkurs in die Welt des Chip-Entwurfs

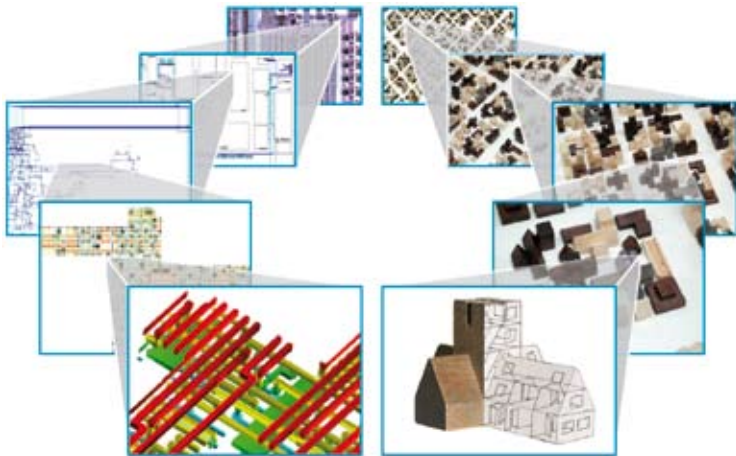
Moderne Chips mit einer Milliarde Transistoren und kilometerlangen Verbindungsleitungen auf wenigen Quadratzentimetern Fläche sind so komplex, dass ihre Entwicklung das Menschenmögliche übersteigt: Ohne Entwurfsautomatisierung geht nichts mehr.

Als in den Pioniertagen der Mikroelektronik für einen Chip nur wenige hundert Elemente zu konzeptionieren, zu gestalten, zu platzieren und miteinander zu verbinden waren, wurden Berechnungen mit Rechenschiebern ausgeführt und Logikdiagramme, Blockschaltbilder, Schaltpläne sowie die Maskenstrukturen von den Entwicklern mit der Hand auf Papier oder Folie gezeichnet. Die Berechnungen und Zeichnungen ließen sich damals nicht auf Fehler testen, sie mussten zur Überprüfung erst auf einer Platine oder gar als Chip realisiert werden, ein kostspieliges Verfahren. Die Zahl der zu zeichnenden Elemente stieg, bald entwarfen, verschalteten und zeichneten Scharen von Designern und die Kosten dafür gingen exponentiell in die Höhe.

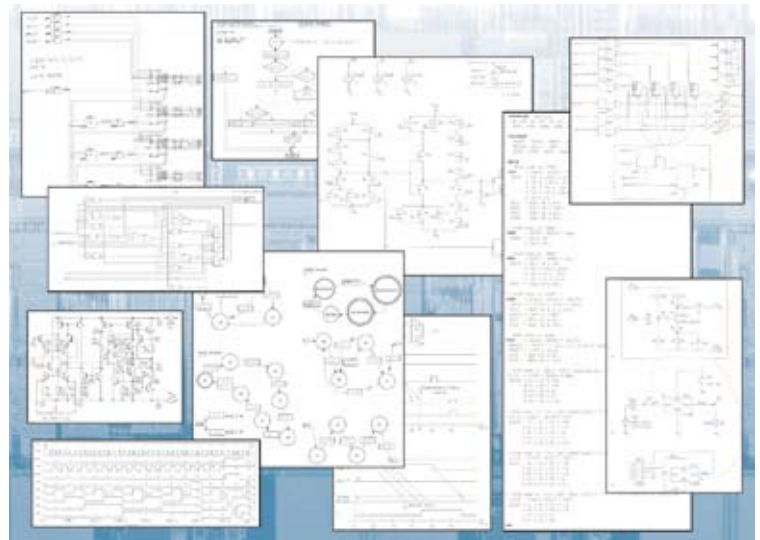
Die Entwicklung wäre früh zum Stillstand gekommen, wären die produzierten Schaltungen nicht schließlich so raffiniert gewesen, dass sie den Bau von Computern gestattet hätten, die wiederum den Entwicklern zuerst die Zeichnerie und weitere Routinearbeiten, dann auch Berechnungen abnahmen. Neben der Hardware begann sich auch die Software zur Chipentwicklung,

das Computer Aided Design (CAD) für Computer zu entwickeln, was zu einer positiven Rückkopplung führte: Bessere Hardware ermöglichte bessere Software, diese wieder bessere Hardware, und so weiter. Auf diese Weise begann die Zahl der Funktionseinheiten pro Chip-Fläche exponentiell zu steigen, wie es im Mooreschen Gesetz beschrieben wird: Gordon Moore stellte im Jahr 1965 die These auf, dass die Leistungsfähigkeit der Logikchips sich alle 18 Monate verdoppelt. Damals konnte er nicht ahnen, dass dieses exponentielle Wachstum bis heute anhalten würde.

Als die Zahl der Transistoren auf einem Chip massiv zu wachsen begann, wurde es möglich und notwendig, nicht nur das Zeichnen und einfache Berechnungen durch CAD zu automatisieren. Auch komplexe Berechnungen und damit Teile des Entwurfs und der Überprüfung wurden automatisiert. Es entstand leistungsfähigere Software, die aufgrund ihrer Möglichkeiten eine Umbenennung verdiente: Aus CAD entwickelte sich EDA, Electronic Design Automation oder zu Deutsch: Entwurfsautomatisierung.



Chipentwurf: So komplex wie eine Großstadt ...



... nur viel weniger Zeit.

Was steckt hinter EDA?

In grober Analogie lässt sich Chipdesign als Stadtplanung denken. An der Spitze stehen die in Spezifikationen gekleideten Wünsche des Kunden: Wie viele Menschen in der Stadt leben sollen, welche Industriezweige welcher Größe sie beherbergen soll, ob sie touristisch attraktiv zu sein hat, ob sie vielleicht einen Regierungssitz, einen Flughafen, einen Messestandort benötigt usw.; Spezifikationen können aber auch an anderen Stellen greifen, z.B. bezüglich der großräumigen Gliederung des Stadtbildes: Wo liegen die besseren Viertel (früher immer windauf), wo wird gewohnt, wo finden die Manufakturen Platz, wo der wie große Wasserspeicher und wo das Elektrizitätswerk welcher Art und mit welcher Dimension und wie kommt es an Brennstoff? Wie arbeiten die verschiedenen Organisationseinheiten zusammen? Welche Verbindungswege werden benötigt? Wie sind die Häuser aufgeteilt, wieviele Zimmer sind mit welcher Technik ausgestattet? Nicht nur örtliche Aspekte sind wichtig, Forderungen wie „Keine Industrie ohne ein Wohngebiet“ und „Welche Freizeitangebote brauchen die Arbeitskräfte“ dürfen nicht außer Acht gelassen werden.

Aber auch beim Chip muss nicht immer das Rad neu erfunden werden. Für ganze Baublöcke – Speicher, Recheneinheiten, auch für den Kern eines Mikroprozessors - stehen fertige Pläne bereit, die vielleicht nur optimiert, aneinander angepasst werden müssen. Bezüglich der Verdrahtung hinkt der Vergleich mit einer Stadt ein wenig, denn in einer Stadt können sich Wege kreuzen, für die elektrische „Verdrahtung“ eines Chips mittels feiner, durch eine Maske aufgedampfter Metallstreifen dagegen sind kreuzungsfreie Wege nötig, anderenfalls wären Kurzschlüsse die Folge. Die Verdrahtung wird deshalb in mehreren Etagen angelegt, die untereinander

durch senkrechte Drahtstücke, Vias, miteinander verbunden sind. Es leuchtet ein, dass sich ein – einer Stadtplanung entsprechender – komplexer Vorgang in zahlreiche Teilaufgaben untergliedert, die nacheinander oder in Schleifen aufeinander folgen.

Elementarer Teil des Chipentwurfs ist die Verifikation, damit möglicherweise bei einem Entwurfsschritt begangene Fehler frühzeitig erkannt und korrigiert werden können. Dazu wird das Ergebnis eines jeden Entwurfsschrittes auf seine Korrektheit überprüft, bevor der nächste Entwurfsschritt ausgeführt wird.

Mit Hilfe von EDA-Software ist es heute automatisiert möglich, aus einer Idee einen „Bauplan“ für einen Chip zu erstellen. Der in Teilaufgaben zerlegte Prozess wird als Chip-Entwurf oder -Design bezeichnet. Die wiederum in vielen Schritten zu lösenden wesentlichen Teilaufgaben beim Chipentwurf sind Spezifikation und Partitionierung, Synthese, Verifikation, Optimierung und Layout und werden nachfolgend erläutert:

Spezifikation und Partitionierung

Zunächst umreißen Systemarchitekten die Eigenschaften und Funktionsweisen des Produktes. Es entsteht eine Spezifikation, die Beschreibung dessen, was der Chip tun soll. Anschließend wird meist auf dem Papier in Worten und Bildern festgehalten, was der Chip leisten muss, z.B. welche Teile des Systems in (HW) und Software (SW) realisiert werden, wie die Implementierung eines bestimmten Bestandteiles aussehen soll, welche Schnittstel- ▶▶

Auf einen Blick

Design oder nicht Sein

Im Jahre 2010 werden 5 Milliarden Transistoren auf einem einzigen Chip integrierbar sein und das Entwurfsteam wird im Zeichen ständig kleiner werdender Produktionszyklen nur wenige Monate Zeit haben, sie zu entwerfen. Wenn dies möglich sein soll, muss sich die Entwurfsproduktivität in jedem Jahr mehr als verdoppeln. Die Automatisierung des Entwurfs wird deshalb zukünftig der Schlüssel zur Mikroelektronik und damit zu den Systemen der Zukunft sein. In diesem Beitrag erläutert Ralf Popp, Leiter des Bereiches Öffentlichkeitsarbeit & Marketing beim edacentrum in Hannover Grundlagen und Herausforderungen der EDA und zeigt auf, warum EDA so wichtig ist.



Designers Desktop:
Die Softwaretools
müssen mit Moores
Law Schritt halten.

► len zwischen internen Strukturen und externen Komponenten vorliegen müssen oder was etwas ist oder bewerkstelligt. Bei einer Ampelsteuerung z.B. wird festgelegt, dass der Längsverkehr Rot hat, wenn dem Querverkehr Grün leuchtet oder auch wie lange die einzelnen Phasen dauern sollen. Ein typischer Chip benötigt in seiner Gesamtheit oft hunderttausende von Anweisungen, um ihn vollständig zu erfassen. Anhand einer guten Spezifikation lässt sich ein detaillierter Vergleich zwischen Soll- und Ist-Zustand vornehmen. Da Chips für Dinge ausgelegt sind, die mit unerbittlicher Präzision auszuführen sind, benötigt man EDA auch an dieser Stelle, in der Gestalt einer formalisierten Sprache. Diese so genannte HDL, Hardwarebeschreibungssprache (von engl.: Hardware-Description-Language) erlaubt es, die Spezifikation so zu erfassen, dass ihre Funktion computergestützt berechnet – simuliert – werden kann. Die Anweisungen in dieser Sprache beschreiben den Verlauf von Spannungen und Strömen bzw. den Fluss der Signale innerhalb der Chips und wie sie gelesen, geschrieben und als Information gespeichert werden. Fehler durch Vergessen von Anforderungsbeschreibungen können so gefunden werden, wodurch die Entwicklungszeiten verkürzt und Entwurfssicherheit und Entwurfsqualität erhöht werden.

Von der Synthese ...

Ausgehend von der Hardware-/Software-Partitionierung teilen die Hardware-Architekten und Software-Entwickler jeweils ihre



Teile und Herrsche: Der Prozess ist nur in Teilaufgaben bewältigbar.

Teile des Systems hierarchisch auf. Bei der Hardware, von der im Folgenden ausschließlich die Rede ist, findet eine Aufteilung in digitale und gemischt analog/digitale (Mixed-Signal) Schaltungsblöcke statt. Die Aufteilung wird solange hierarchisch fortgesetzt, bis ein Block so groß ist, dass er einer Gruppe von Ingenieuren zum Entwurf übertragen werden kann. Danach folgt die eigentliche Schaltungssynthese: Aus der in einer Hardwarebeschreibungssprache formulierten Spezifikation wird mit Hilfe eines weiteren EDA-Programms errechnet, welche hierarchischen Schaltungsteile, Gatter und Transistoren in welcher Weise logisch zusammenzufügen sind. Dazu werden definierte Schaltungselemente, wie z.B.



WIR KÖNNEN LÄNGER!



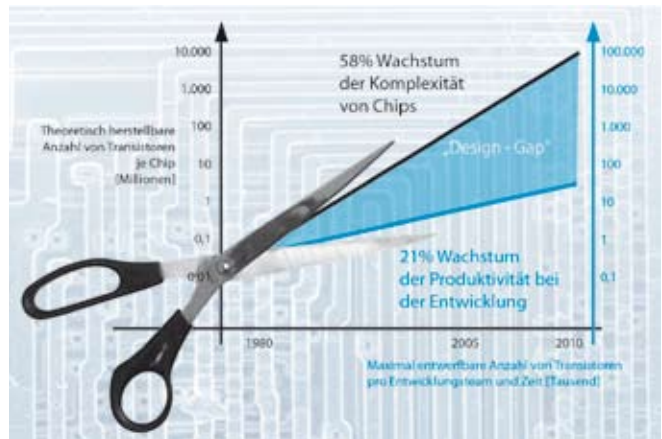
Transistoren – oder auf einer höheren Entwurfsebene Gatter – aus einer Bibliothek entnommen. Es entsteht so aus einer Beschreibung in einer Programmiersprache eine Netzliste aus Elementen und Verbindungsleitungen.

... über die Verifikation und Simulation ...

Ist die Verschaltung der Bauteile festgelegt, muss sichergestellt werden, dass ihr Zusammenspiel auch tatsächlich die gewünschten spezifizierten Funktionen bewirkt. Das geschieht mit Hilfe weiterer EDA-Programme, die die elektrischen und logischen Zusammenhänge des Bauteil-Ensembles durchrechnen, simulieren und über den Vergleich mit der Spezifikation verifizieren. Der Prozess ist zeitraubend, und Zeit ist auch beim Chipentwurf ein kostbares Gut. Dennoch ist es wichtig, möglichst viele Fehler in dieser Phase zu entdecken, da die Kosten für eine Fehlerkorrektur umso höher sind, je weiter der Entwicklungsprozess vorangeschritten ist. Katastrophal teuer wird es dann, wenn ein Fehler erst nach der Fertigung entdeckt wird, was der Firma Intel zum Beispiel 1996 mit ihrem Pentium-Prozessor passiert ist.

... zur Optimierung ...

Ein verifizierter Entwurf ist selten beim ersten Mal optimal, auch wenn er die Spezifikation erfüllt. Meistens lohnt es sich, gezielt vorgenommene Modifikationen einer Schaltung zu untersuchen, um bessere Lösungen zu finden. Jetzt schlägt die Stunde der Optimie-



Kampf gegen die Entwurfsücke: EDA als Nadelöhr der Innovation

rer, derjenigen Programmierer, die Optimierungsprogramme und -regeln schreiben, die bei jedem Entwurfsschritt angewendet werden. Dadurch lässt sich unter Umständen die Signalverarbeitung oder Übertragung beschleunigen, die Chipfläche reduzieren oder der Stromverbrauch reduzieren – wichtige Verkaufsargumente, wie jeder weiß, dessen Notebook zwischen Köln und Hannover mangels Batteriekapazität seinen Geist aufgibt.

... bis zum fertigen Layout.

Die bis hier gefundene optimierte Platzierung und Verschaltung der Bauteile, Logikgatter und Schaltungsblöcke, bis jetzt ein rein ►►

X Pocan® XF
XTREME FLOW

X Durethan® XF
XTREME FLOW

Xtreme flow bringt Sie weiter. Und das in jeder Beziehung. Durch die bis zu 80% bessere Fließfähigkeit gegenüber unseren herkömmlichen Typen konnte eine noch nie da gewesene Verlängerung des Fließwegs erreicht werden; bei nahezu gleichen Produkteigenschaften. Das bedeutet für Sie als Verarbeiter gleich eine ganze Reihe von handfesten Vorteilen. Wie z.B. einen größeren Verarbeitungsspielraum hinsichtlich Temperatur und Fülldruck. Durch kürzere Zykluszeiten, höhere Teilequalität oder den einfacheren Werkzeugbau bei Neuentwicklungen realisieren Sie deutliche Kosteneinsparungen. Auch Anwendungen in Dünwandtechnik sind möglich. Detaillierte Informationen über unser komplettes Xtreme Flow- und Easy Flow-Angebot für Pocan und Durethan erhalten Sie unter: www.pocan.de und www.durethan.de

LANXESS
Energizing Chemistry

Kurzinterview

Gemeinsam forschen im edacentrum

Was tut das edacentrum?

Das edacentrum ist eine unabhängige Institution zur Förderung von Forschung und Entwicklung auf dem Gebiet Electronic Design Automation. Als gemeinsame Initiative von Industrie, Hochschulforschung und BMBF soll es dem Aufbau eines EDA-Netzwerkes dienen. Es initiiert, begutachtet und begleitet industriegeführte und vom BMBF geförderte EDA-F&E-Projekte. Darüber hinaus unterstützt es die Bündelung vorhandener EDA-Kompetenz an deutschen Forschungseinrichtungen durch die Stimulation von speziellen Forschungsprojekten und EDA-Netzwerken. Weiterhin betreibt es Öffentlichkeitsarbeit mit dem Ziel, die Entwurfsautomatisierung als zentralen Lösungsgedanken für das stark wachsende Komplexitätsproblem der Mikroelektronik in der Industrie, in der Politik und in der Öffentlichkeit stärker transparent zu machen.

Wie ist das edacentrum organisiert?

In dem als Verein organisierten edacentrum sind alle EDA-Kompetenzträger, d.h. die System- und Halbleiterindustrie, die Forschungseinrichtungen sowie die EDA-Anbieter vertreten, um Forschungsergebnisse und deren wirtschaftlichen Nutzen auf einer gemeinsamen Plattform zu fördern und zu vermitteln.

Wer sind die Mitglieder im edacentrum?

Die Liste der Mitgliedsunternehmen des edacentrum liest sich wie das „Who-is-Who“ der Mikroelektronikindustrie, darunter sind Atmel, Bosch, Infineon, Nokia, Philips und viele mehr. Darüber hinaus sind aber noch viele andere Firmen in unsrem Netzwerk als Partner in EDA-Forschungsprojekten aktiv. Unterstützt durch das Bundesministerium für Bildung und Forschung (BMBF) koordiniert das edacentrum vom BMBF geförderte Projekte, deren bereits genehmigtes Gesamtvolumen gut 220 Millionen Euro umfasst.



Interview mit Ralf Popp, Leiter des Bereiches Öffentlichkeitsarbeit & Marketing beim edacentrum in Hannover.

Wie kommt man in dieses Netzwerk?

Jeder der sich für EDA interessiert kann mitmachen. Um da ein wenig hineinzuschnuppern kann man zum Beispiel unsere Veranstaltungen nutzen. Mit dem exklusiven Business-orientierten edaForum November und dem aus dem Ekompas-Workshop entstehenden, auf anwendungsnahe EDA-Forschung ausgerichteten edaWorkshop im Juni jeden Jahres bieten wir attraktive Möglichkeiten für „Networking“ auf unterschiedlichen Ebenen.

► rechnerisches Konstrukt, muss in einen konkreten Chip-Bauplan umgesetzt werden, der bestimmt, wo Bauelemente und Gatter platziert werden und wie sie in einem Siliziumchip miteinander verbunden werden. Die Sache ist nicht trivial und erfordert zunächst die – über Bibliotheken realisierte – Umsetzung der einzelnen Bauelemente und Verbindungen in geometrische Entsprechungen. Anschließend sind weitere Simulationen nötig, mit deren Hilfe unter anderem die Längen der Verbindungen zwischen einzelnen Bauteilen optimiert werden können. Denn die Leitungslängen bestimmen, ob die zeitlichen Abläufe korrekt funktionieren und wie schnell der Chip schließlich wird. Auch die Nichtidealität der realen Bauelemente ist (spätestens) hier zu berücksichtigen. Endprodukt dieses Vorgangs ist das Layout, der geometrische Bauplan für die unterschiedlichen Materialschichten eines Chips. Ein solches Layout wird schließlich in einen Maskensatz umgesetzt und an die Chipfabrik geliefert.

Der hier skizzierte Weg des Chipentwurfs ist natürlich nur eine grobe Vereinfachung der wirklichen Verhältnisse. Schon allein die Platzierung der Transistoren stellt an EDA große Anforderungen. Bei einem Chip mit 100 Millionen Transistoren nimmt der Datensatz für die Platzierung 32 Gigabyte in Anspruch. Wenn diese Menge für die Optimierung des Signalflusses auf dem Chip im Computer umgewälzt wird, kommen beachtliche, unter Umständen nicht-praktikable Rechenzeiten zusammen.

Warum ist EDA so wichtig?

Wie wichtig die mit einem weltweiten Umsatz von 300 Mrd. Dollar kleine EDA-Branche ist, betonte die „Technology Roadmap for Electronic Design Automation“ schon 1997: Die Komplexität elektronischer Systeme wächst mit 58 % pro Jahr, während die Design-Produktivität nur eine Steigerung von 21% schafft. Es klappt die sogenannte Entwurfsflücke. Und eine nennenswerte Veränderung dieser Zahlen hat sich bis heute nicht eingestellt. Hinzu kommt, dass die Produktzyklen für Mikroelektronik, besonders

in der Unterhaltungsindustrie, auf mittlerweile 16 bis 18 Monate gesunken sind. Weder die Beherrschung der stetig wachsenden Komplexität noch die Einhaltung der zeitlichen Anforderungen an eine moderne Produktentwicklung sind also ohne Entwicklungssprünge in der Entwurfsautomatisierung möglich. Damit ist EDA zum Nadelöhr der Entwicklung von Innovation geworden, weil nur durch (bessere) EDA die Möglichkeiten der Nanoelektronik optimal ausgenutzt werden können.

Der Aufwand zur Steigerung der Entwurfsproduktivität – Fundament der zukünftigen Informations- und Kommunikationsgesellschaft – ist aber so groß, dass weder die System- und Halbleiterindustrie noch EDA-Software-Anbieter alleine in der Lage sind, diese Entwicklung voran zu treiben. Das gilt insbesondere vor dem Hintergrund, dass die für Deutschland und Europa wichtigen Industriebereiche wie Automobil- und Kommunikation von den zumeist amerikanischen EDA-Anbietern nur ungenügend abgedeckt werden. Aufgrund der enormen Hebelwirkung des Chipentwurfs – Chips beeinflussen ganze Industriezweige – ist hier staatliche Hilfe zur Stärkung des deutschen und europäischen Standortes notwendig und sinnvoll. Ein wichtiges Teilmotiv dabei ist auch die Verbesserung der Produktqualität. Sie kann durch zuverlässige, robuste und fehlerfreie Chips realisiert werden, für deren Entwicklung ein hochwertiger Chipentwurf unabdingbar ist. Aus allen diesen Gründen unterstützt das Bundesministerium für Bildung und Forschung (BMBF) die Entwicklung neuer EDA-Methoden und -Werkzeuge für die Superchips von morgen. Eine der wichtigsten Initiativen hierbei wird durch das 2001 gegründete edacentrum repräsentiert, das sich als zentrale Anlaufstelle für Fragen der Entwurfsautomatisierung in Deutschland versteht.

edacentrum e. V.
Tel. (+49 511) 762-19699
info@edacentrum.de