



SIDRA: Safe IC Design for Robust Applications

Simulation-Guided Design of On-Chip ESD Protection for Mixed Signal ICs

Das Projekt SIDRA verfolgt das technische Ziel, Simulationsmethoden zu entwickeln, die es ermöglichen, präventiv Schwachstellen im Design festzustellen, um integrierte Schaltkreise (ICs) gegen die elektrostatische Zerstörung durch schnelle transiente Pulse zu schützen. Der Schutz gegen solche Belastungen wird für zukünftige Technologien immer wichtiger, da deren Empfindlichkeit stark zunimmt. Gleichzeitig steigen die Anforderungen an die Robustheit der ICs gegen elektrostatische Entladungen (electrostatic discharge, ESD). Dabei sollen hohe Qualitätsanforderungen, insbesondere im sicherheitskritischen Automobilbereich, erfüllt werden unter der Maßgabe, Kosten und die damit verbundenen Entwicklungszeiten zu reduzieren. Das Projekt SIDRA ist eingebettet in ein europäisches Konsortium (Medea+ SIDRA T104).

„State of the art“ zu Beginn des Projektes waren Untersuchungen zu dem Einfluss schneller transienter Pulse nach dem Charged-Device Modell (CDM: Pulse bis zu 10 A bei $t < 2$ ns) auf Einzelbauelemente, die in Schutzstrukturen eingesetzt werden. Hierzu hatte bereits das Vorgängerprojekt ASDESE einen wesentlichen Beitrag geliefert. Die Beiträge von SIDRA gehen weit über diese Arbeiten hinaus. Die Herausforderung von SIDRA besteht vor allem darin, die Simulationsmethodik für CDM-ESD von der Einzelbauelementebene auf wesentliche Teile des gesamten Schaltkreises unter Berücksichtigung aller parasitären Einflüsse seitens Gehäuse, Substrat, Testmodell, etc. zu entwickeln. Die neue Methodik wird auf fortschrittliche Technologien angewandt, die mit deutlich kleiner werdenden Strukturweiten eine ansteigende Integration ermöglichen. Diese weisen jedoch eine höhere Empfindlichkeit gegen Schädigungen durch ESD auf, zum Beispiel aufgrund verringerter Durchbruchspannungen der pn-Übergänge und der deutlich dünneren Gateoxide.

Durch die Entwicklung der CDM-Simulationsmethodik, mit der es möglich ist, präventiv Schwachstellen

des ESD-Schutzes festzustellen, sollen technologieabhängige Entwurfsrichtlinien abgeleitet werden, die die notwendige Robustheit für zukünftige Designs gewährleisten. Diese für eine Technologie gültigen Entwurfsrichtlinien sind entscheidend für eine Zeit- und eine damit eng verbundene Kostenersparnis zukünftiger Produkte.

Projektstruktur

Das Projekt SIDRA ist in drei Arbeitspakete unterteilt (siehe Abbildung 1.03), die thematisch eng miteinander verzahnt sind.

Thematische Schwerpunkte der Arbeitspakete sind „ESD-Charakterisierung und Standardisierung“ (AP 1), „ESD Bauelementesimulation“ (AP 2) und „ESD-Schaltkreissimulation“ (AP 3).

In AP 1 „ESD-Charakterisierung und Standardisierung“ werden die messtechnischen Charakterisierungsmethoden entwickelt, die zur Erzeugung und optischen Messung der schnellen, hohen Stromtransienten benötigt werden (siehe Abbildung 1.04).

Zusammensetzung des Projektkonsortiums:

Projektpartner:

- » Atmel Germany GmbH
- » Robert Bosch GmbH
- » Infineon Technologies AG
- » X-FAB

Unterauftragnehmer:

- » Fraunhofer IZM München
- » FH Osnabrück
- » IMMS gGmbH
- » Melexis GmbH

Europäische Projektpartner:

- » ST Microelectronics (I)
- » Philips (NL)
- » TU Wien (A)
- » ETH Zürich (CH)

Europäische

Unterauftragnehmer:

- » Synopsys (CH)
- » Universität Padua (I)

Förderkennzeichen:

01M3159

Laufzeit:

1.8.2004 – 31.12.2006

Ergebnisse:

- Neue Messmethoden
- Optimierte Bauelemente
- Verifikation auf IC-Ebene
- Standardisierung
- Physikalisches Verstehen
- Entwurfsrichtlinien

newsletter edacentrum Probeauszug

Bestellen Sie sich den kompletten Artikel über newsletter@edacentrum.de

edacentrum, Hannover, Januar 2007