

SPEAK: Spezifikationsbasierte Hardware/Software-Entwurfsmethodik für hochkomplexe Anwendungen der Automobil- und Kommunikationstechnik

Einer der treibenden Faktoren zur Anwendung mikroelektronischer Systeme ist die allgegenwärtige Steigerung der Sicherheit und des Komforts des Menschen durch intelligente Assistenten, insbesondere in der Automobil- und Kommunikationstechnik (z. B. durch Fahrerassistenz-, Fahrzeugsicherheits- und Navigationssysteme). Studien bezüglich der Verminderung der Kollisionshäufigkeit bei einer zeitlich vorverlegten Fahrerreaktion kamen beispielsweise zum Ergebnis, dass ein um eine halbe Sekunde früher einsetzendes Ausweichmanöver rund 60% der Auffahrunfälle, 50% der Kreuzungsunfälle und 30% der Frontalzusammenstöße vermeiden kann, so dass mit einer enormen Steigerung der Sicherheit durch Fahrerassistenzsysteme zu rechnen ist. Derartige intelligente mikroelektronische Anwendungen sind durch eine hohe Komplexität und eine starke Heterogenität der enthaltenen Teilkomponenten gekennzeichnet. Weiterhin zwingen steigende Mobilitätsanforderungen und ein hoher Kostendruck verbunden mit bedeutsamen Steigerungen in der Prozesstechnologie zu einer stetigen Miniaturisierung sowie zu einer Minimierung des Leistungsverbrauchs, und führen somit zu einer Integration kompletter Systeme mit hoher Funktionalität auf einem einzigen Chip (sog. Systems-on-Chip, kurz SoCs). Dabei entwickelt sich die zurückbleibende Produktivität des Entwurfsprozesses zunehmend zum hemmenden Faktor, der sich durch stetig verkürzende Markteinführungs- und Produktlebenszeiten weiter verstärkt.

Während der letzten Dekade hat sich immer wieder bestätigt, dass durch die Erhöhung der Abstraktionsebene, auf der die kreative Entwurfsarbeit durchgeführt wird, sowie unter Ausnutzung eines durchgehenden Entwurfsablaufes, stets die größte Steigerung der Entwurfsproduktivität erzielt werden konnte. Der Entwurf zukünftiger komplexer Systeme wird darüber hinaus nur dann kosteneffizient und zeitgerecht durchführbar sein, wenn nur ein sehr geringer Teil der Hard- und Software neu entworfen werden muss und der weitaus größte Teil auf der Basis einer vorgegebenen Plattform wieder verwendet wird (90/10-Regel). Dieses Entwurfsparadigma ist durch den Begriff plattformbasierter Entwurf gekennzeichnet.

Der plattformbasierte Entwurf unterscheidet sich vom bisherigen Entwurfsvorgehen grundsätzlich: Eine bestimmte Funktionalität wird nicht mehr Top-Down in eine entsprechende Implementierung umgesetzt, sondern bei der Realisierung einer bestimmten Funktion ist die weitgehende Verwendung einer vorgegebenen

Plattform mit zu berücksichtigen. Die Plattform, auf der eine entsprechende Funktionalität zu implementieren ist, richtet sich maßgeblich nach dem betreffenden Anwendungsgebiet. In den letzten Jahren haben sich insbesondere charakteristische applikations- und firmenspezifische Plattformen in den deutschen Schlüsselindustrien der Automobil- und Kommunikationselektronik herausgebildet, die z.B. durch die einzusetzenden Mikrocontroller und Bussysteme aber auch durch technologische Randbedingungen definiert sein können. Im plattformbasierten Entwurf werden Funktion und die Plattform repräsentierende Architektur eines Systems parallel spezifiziert und anschließend Funktionsblöcke auf Architekturkomponenten abgebildet. Während des Entwurfsprozesses wird geprüft, inwieweit die vorgegebene Plattform zur Implementierung der gewünschten Funktionalität geeignet ist. Dabei geht es insbesondere darum, die Plattform hinsichtlich ihrer Eignung zu bewerten und in einem iterativen Prozess die Plattform so zu verändern, dass die gewünschte Funktion sich entsprechend der zeitlichen Eigenschaften, aber auch in Bezug auf Leistungsverbrauch und Realisierungskosten auf der Plattform realisieren lässt.

Nach der Architektur-Bewertung erfolgt dann im Hardware-Software-Co-Design eine detailliertere Simulation und Verifikation der für die Hard- und Software-Implementierung ins Auge gefassten Bestandteile. Nach dem Hardware-Software-Co-Design und dessen Evaluierung erfolgt die eigentliche Software- bzw. Hardware-Implementierung. Im Rahmen der Software-Implementierung müssen noch entsprechende Treiber entwickelt werden sowie eine Integration auf der Basis des in der Regel im Rahmen der Plattform zur Verfügung stehenden Echtzeitbetriebssystems vorgenommen werden. Ebenfalls ist die entsprechende Anwendungssoftware zu entwickeln. Diese sollte bereits in frühen Entwurfsphasen auf einem virtuellen Prototyp simuliert und analysiert werden können. In den Bereich der Hardware-Implementierung fällt vor allen Dingen der Entwurf der Speicherhierarchie, der damit verbundenen Bussysteme und die Integration der Prozessor-Cores und Peripherie-Bausteine, die i.W. auch Bestandteil der verwendeten Plattform sind. Um die zusätzlich erforderliche Hardware-Funktionalität zu implementieren, die durch die vorgegebene Standard-Plattform nicht zur Verfügung gestellt wird, müssen zusätzliche ASICs bzw. anwendungsspezifische Co-Prozessoren entworfen werden. Der zugrunde liegende plattformbasierter Entwurfsablauf wird in **Abbildung 2** anhand des charakteristischen Y-Modells dargestellt.

Zusammensetzung des Projektkonsortiums:

Partner:

- » Cadence Design Systems GmbH
- » FZI Forschungszentrum Informatik
- » Infineon Technologies AG
- » Melexis GmbH
- » Robert Bosch GmbH
- » sci-worx GmbH
- » Synopsys GmbH

Unterauftragnehmer:

- » IMMS GmbH
- » OFFIS
- » Universität Tübingen
- » Universität Leipzig

Projektziele

Ziel des zur BMBF-Förderinitiative EkompasS gehörenden Projekts SPEAK ist die Erforschung einer durchgängigen spezifikationsbasierten Systementwurfsmethodik auf Grundlage des Y-Modells, die sich insbesondere in die spezifischen Entwurfsabläufe der deutschen Schlüsselindustrien Automobil- und Kommunikationselektronik integrieren lässt. Durch den spezifikationsbasierten Projektansatz sollen insbesondere Fehler in frühen Entwurfsphasen gefunden und eliminiert werden, so dass mindestens eine zwei- bis dreifache Steigerung der Produktivität pro Jahr erreicht wird (Halbierung der Entwicklungszeit bei gleichzeitiger Verdopplung der Komplexität alle 18 bis 24 Monate). Die Umsetzung dieses ehrgeizigen Ziels erfolgt durch ein Konsortium aus Halbleiterherstellern der Automobil- und Kommunikationselektronik, etablierten EDA-Firmen, mittelständischen Systemhäusern sowie anerkannten Forschungseinrichtungen. (s. links)

Die erste Förderphase des insgesamt vierjährigen Projekts wurde bereits abgeschlossen, die zweite Phase heißt SPeAC, hat zum 1. Juli 2003 begonnen und endet zum 30.6.2005, zeitgleich mit dem MEDEA+ Projekt SPeAC in welches das EkompasS-Projekt SPEAK/SPeAC eingebettet ist. Das Projektkonsortium wird daher im europäischen Rahmen ergänzt. (Nichtdeutsche Projektpartner s. rechts)

Bislang erzielte Ergebnisse

Im bisherigen Projektverlauf von SPEAK konnten in den beantragten Themenbereichen bereits eine Vielzahl aussichtsreicher Ergebnisse erzielt werden, mit denen sich die Entwicklung einer Hardware/Software-Co-Design-Entwurfsmethodik auf vordefinierten Plattformen, gemäß des in SPEAK formulierten Gesamtziels, verwirklichen lässt. Da das gesamte SPEAK auf vier Jahre angelegt ist, werden im Folgenden die Ergebnisse der einzelnen Arbeitspakete anhand der in der ersten Projektphase definierten Projektstruktur (s. Abbildung 3 Seite 6) aufgezeigt. Dabei ist zu erkennen, dass die Integration dieser Ergebnisse innerhalb eines durchgängigen Entwurfsablaufs bereits jetzt zu einer Entwurfsmethodik mit hoher Flexibilität führt, deren Einsatzbereich ein breites Spektrum von Zielanwendungen abdeckt. Gleichzeitig erlaubt der Ansatz aber auch eine Ausrichtung auf eine konkrete Klasse von Zielsystemen. Auf diese Weise ist eine Anwendungsorientierung der Entwurfsmethodik möglich, wodurch mit hoher Wirksamkeit eine konkrete Applikation unter Einsatz einer minimalen Menge an Ressourcen unterstützt wird. In analoger Weise erlaubt die Entwurfsmethodik eine flexible Integration eigener Ansätze unter Anwendung von Standardtechniken zur Realisierung anderer Entwurfsaktivitäten. Somit ermöglicht der Entwurfsablauf auch mittelständischen Unternehmen eine Verbesserung der Designproduktivität und leistet einen wesentlichen Beitrag zu deren Wettbewerbsfähigkeit.

In der ersten Projektphase bestand die Vorgehensweise im Wesentlichen darin, ausgehend von einer funktionalen Systemspezifikation die Architektur eines Systems abzuleiten und dann sukzessive zu verfeinern und zu bewerten, bis alle Benutzervorgaben und Optimierungsziele erfüllt sind. In der zweiten Projektphase wird diese Vorgehensweise hin zu einer gleichzeitigen Spezifikation von Funktion und Architektur abstrahiert, wodurch eine architekturgenaue Validierung des Gesamtsystems bereits in frühen Entwurfsphasen ermöglicht wird.

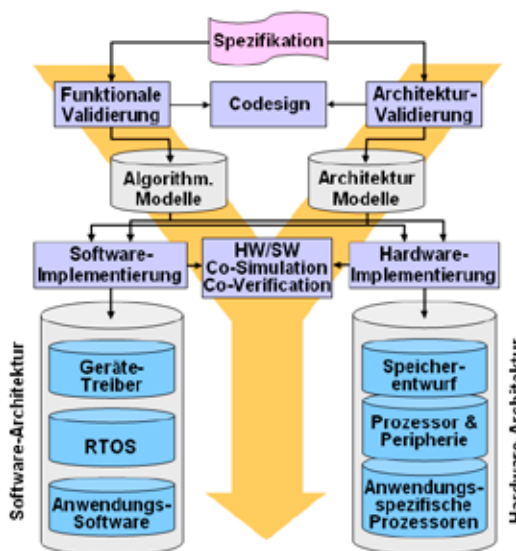


Abbildung 2: Plattformbasierter Entwurfsablauf auf Grundlage des Y-Modells

Arbeitspaket 1 : System-Level-Design-Flow und Anwendungen

In diesem Arbeitspaket ist als wesentlicher Meilenstein die Definition von System-Level-Design-Flows für gegebene Demonstratoren zu nennen, so dass sich der künftige Schwerpunkt auf die Bewertung, Verfeinerung und Vereinheitlichung dieser Design-Flows anhand realer Anwendungen bezieht. Außerdem wurden verschiedene typische Applikationen im Automotive-Bereich identifiziert und für die Anwendung der entwickelten Methoden verfügbar gemacht. Die Applikationen wurden für eine Analyse und Bewertung der in den Arbeitspaketen „Spezifikationssprachen“, „Hardware/Software-Co-Design und System-Level-Synthese“ und „IP-Design“ entwickelten Methoden aufbereitet und die entwickelten Ansätze anhand der Demonstrator-Applikationen einer kontinuierlichen Prüfung unterzogen. Unter Einsatz der Applikationen konnten signifikante Erkenntnisse gewonnen werden, welche die weiteren Arbeiten der zweiten Förderungsperiode definieren. So konnte im Rahmen einer Matlab/Simulink-Implementierung eines Systems zur automatischen Belichtungsregelung die Eignung von Matlab/Simulink zur Beschreibung heterogener Systeme nachgewiesen und wichtige Erkenntnisse bezüglich eines Matlab/Simulink-basierten Refinement-Prozesses gewonnen werden. Dabei wurde gezeigt, dass ein Matlab/Simulink-basiertes Refinement ohne Einbußen der Simulationsperformance durchführbar ist, was den intensiven Einsatz Matlab/Simulink-basierter Refinement-Strategien erlaubt. Die bisher erzielten Ergebnisse führten zu optimierten aber dedizierten Design-Flows

Nichtdeutsche Projektpartner:

- » Arexsys S.A., Frankreich
- » Bull S.A., Frankreich
- » Italtel S.p.A., Italien
- » Memscap S.A., Frankreich
- » Netmodule AG, Schweiz
- » Politecnico di Milano, Italien
- » ETH Zürich, Schweiz
- » STMicroelectronics Italien
- » Thales Communications S.A. Frankreich
- » UJF/TIMA, Frankreich

für gegebene Anwendungsgebiete. Die künftigen Arbeiten werden sich auf die Vereinheitlichung der Design-Flows für eine breit gefächerte Anwendungspalette konzentrieren.

Arbeitspaket 2 : Spezifikationssprachen

Der Schwerpunkt der Arbeiten in diesem Arbeitspaket lag in der Definition von Anforderungen an Spezifikationssprachen, der Bewertung der unterschiedlichen existierenden Spezifikationssprachen hinsichtlich ihrer Eignung im Systementwurf und der Definition einer Spezifikationsmethodik für Hardware/Software-Systeme. Basierend auf diesen Anforderungen wurden verschiedene Spezifikationssprachen hinsichtlich ihrer Eignung zur Systemspezifikation anhand realer Applikationen untersucht, darunter SystemC und verschiedene andere C/C++ Derivate, Matlab/Simulink, VHDL, UML, SDL, e und Vera. Ebenso wurden die hierzu verfügbaren Spezifikationsumgebungen (COSSAP, SPW, VCC, MLDesigner/Ptolemy, CoCentric SystemStudio, Specman und TestBuilder) untersucht. Die Analyse erfolgte unter spezieller Berücksichtigung der durch die Spezifikationssprachen unterstützten Ansätze zur Systemvalidierung. Als wichtiges Ergebnis konnten dabei die Sprachen SystemC und Matlab/Simulink als leistungsfähige Ansätze zur Systemspezifikation sowie e zur Beschreibung von Testumgebungen identifiziert werden, deren Zusammenspiel (in Kombination mit einer effektiven Unterstützung von Wiederverwendungskonzepten) einen Großteil der Anforderungen des Automotive-Bereichs erfüllt. Im Rahmen der ersten Förderperiode wurden grundlegende Untersuchungen in den Bereichen Anwendungsmethodik, Refinement-Prozesse und Validierungsmethoden für die genannten Sprachansätze erarbeitet, die es im Rahmen der zweiten Förderperiode zu fokussieren, auszubauen und an realen Applikationen zu prüfen gilt. Wie bereits erwähnt, ist die Erhöhung der Abstraktion einer der stärksten Produktivitätsfaktoren, so dass adäquate Spezifikationssprachen die Voraussetzung zur Produktivitätserhöhung darstellen. Weiterführende Arbeiten betreffen die optimierte Kombination und Integration der ausgewählten Spezifikationssprachen sowie die weitere Erhöhung der Abstraktion durch Verwendung von UML, um die Design-Fähigkeit zu verbessern. Weitere offene Fragestellungen beziehen sich auf eine Methodik zur Schaffung von weitestgehender Toolunabhängigkeit bei Modellierung und Auslieferung der ausführbaren Spezifikation, die Gewährleistung von Datenkonsistenz und die Anbindung an ein Fast-Prototyping-System.

Arbeitspaket 3 : Architekturbewertung

Zukunftsweisende Co-Design-Spezifikationsmethoden unterscheiden zwischen dem Verhaltensmodell, das die Funktionalität des Zielsystems beschreibt, und dem Architekturmodell der zugrunde liegenden Plattform, das die Performanz und die Kosten eines Zielsystems bestimmt. Unter Zugrundelegung der beiden Modelle erweist es sich für Entwicklungen aus der Industrie als

wichtig, die Auswirkung auf das Gesamtsystem beim Verändern der Modelle zu kennen, um eine möglichst optimale Systemperformanz unter gegebenen Randbedingungen zu erreichen. Zur Architekturbewertung wurden dazu Kosten- und Performanz-Abschätzverfahren sowohl für Hardware- als auch für Software-Module entwickelt und anhand von Demonstratoren validiert. Die Abschätzverfahren basieren auf realistischen Architekturmodellen für Hardware- und Software-Komponenten. Im Fall von Hardware-Komponenten erfolgt eine Abschätzung von Latenz, maximaler Taktfrequenz und Fläche, wobei durch Floorplanschätzung auch der Einfluss der Verdrahtung in der Laufzeitabschätzung berücksichtigt wird. Die Abschätzung der Laufzeit von Software-Komponenten erfolgt auf Basis von abstrakten Cache-, Pipelining- und Sprungvorhersage-Modellen, die eine weit genauere Abschätzung ermöglichen als die ausschließliche Betrachtung des Befehlsatzes des zugrunde liegenden Mikroprozessors bzw. Mikrocontrollers. Da die manuelle Architekturbewertung ein sehr zeitintensiver Prozess ist, konnte durch Anwendung von automatischen Bewertungsverfahren in ersten firmeninternen Anwendungen bereits eine hohe Zeitersparnis erzielt werden. Eine breite applikationsübergreifende Akzeptanz ist allerdings erst dann zu erwarten, wenn die Architekturbewertung nicht separat für jeden Funktionsblock, sondern im globalen Kontext erfolgt, so dass in diesem Themengebiet weitere Arbeiten erforderlich sind. Bisherige Ansätze verwenden Simulations-Verfahren zur globalen Architekturbewertung. Gegebene Zeitbedingungen lassen sich zuverlässig jedoch nur durch analytische Ansätze verifizieren, da damit eine zeitaufwändige Erstellung geeigneter Testumgebungen mit einer vollständigen Überdeckung aller zeitkritischen Fälle entfällt und somit eine schnelle Bewertung unterschiedlicher Architekturalternativen ermöglicht wird. Analytische Ansätze zur globalen Architekturbewertung sind daher ein Thema der zweiten Projektperiode.

Arbeitspaket 4 : Hardware/Software-Co-Design und System-Level-Synthese

Im Arbeitspaket „Hardware/Software-Co-Design und System-Level-Synthese“ haben sich die Arbeiten mit der Integration von Software-Komponenten einschließlich der Generierung der benötigten Schnittstellen sowie der Modellierung und Bereitstellung von Standard-Hardware-Komponenten befasst. Auf Basis der im Arbeitspaket „Spezifikationssprachen“ betrachteten Spezifikationsmethoden wurde eine Untersuchung der verfügbaren Werkzeugunterstützung vorgenommen und einzelne Vertreter konkreter Applikationen einer genaueren Untersuchung unterzogen. Dabei konnte Entwicklungsbedarf identifiziert und mit den Werkzeugh Herstellern diskutiert werden. Diesen Entwicklungsprozess gilt es in der zweiten Förderungsphase weiter zu begleiten und durch kontinuierliche Zuarbeit dafür Sorge zu tragen, dass Bedürfnisse des deutschen und europäischen Marktes in die (derzeit stark durch die amerikanischen Marktanforderungen dominierte) Werkzeugweiterentwicklung

einfließen. Im Hinblick auf die beiden identifizierten Spezifikationsansätze SystemC und Matlab/Simulink gilt festzuhalten, dass insbesondere für Matlab/Simulink kaum System-Level-Entwurfsmethoden zur Verfügung stehen. Hier gilt es im Rahmen der zweiten Förderphase geeignete Synthese-Methoden, Refinement-Prozesse und Validierungsansätze zu definieren. Außerdem konnte die entwickelte strukturierte Vorgehensweise zur Integration von Software-Komponenten bereits in den internen Design-Flow einiger Firmen umgesetzt werden. Eine signifikante weitere Kostenersparnis ist durch die in den weiteren Arbeiten adressierte automatische Integration von Software-Komponenten zu erwarten.

aufgrund der geringeren Komplexität direkt zu einer Verkürzung der Validierungszeit. Hierzu bietet SystemC eine ideale Grundlage, da durch Einsatz von Vererbungstechniken und damit ohne aufwändige Änderung der Spezifikation eine sukzessive Verfeinerung bzw. Abstraktion der ausführbaren Spezifikation erlaubt wird. Eine weitere Zeitersparnis kann durch Anwendung einer automatisierten Abstraktionserhöhung erzielt werden, die Gegenstand zukünftiger Arbeiten ist. Außerdem werden Synchronisationsalgorithmen für unterschiedlich abstrakte Modelle näher beleuchtet und eine Standardisierung angestrebt. Ebenso sollten allgemeingültige Maßzahlen für den Validierungsstatus erarbeitet und

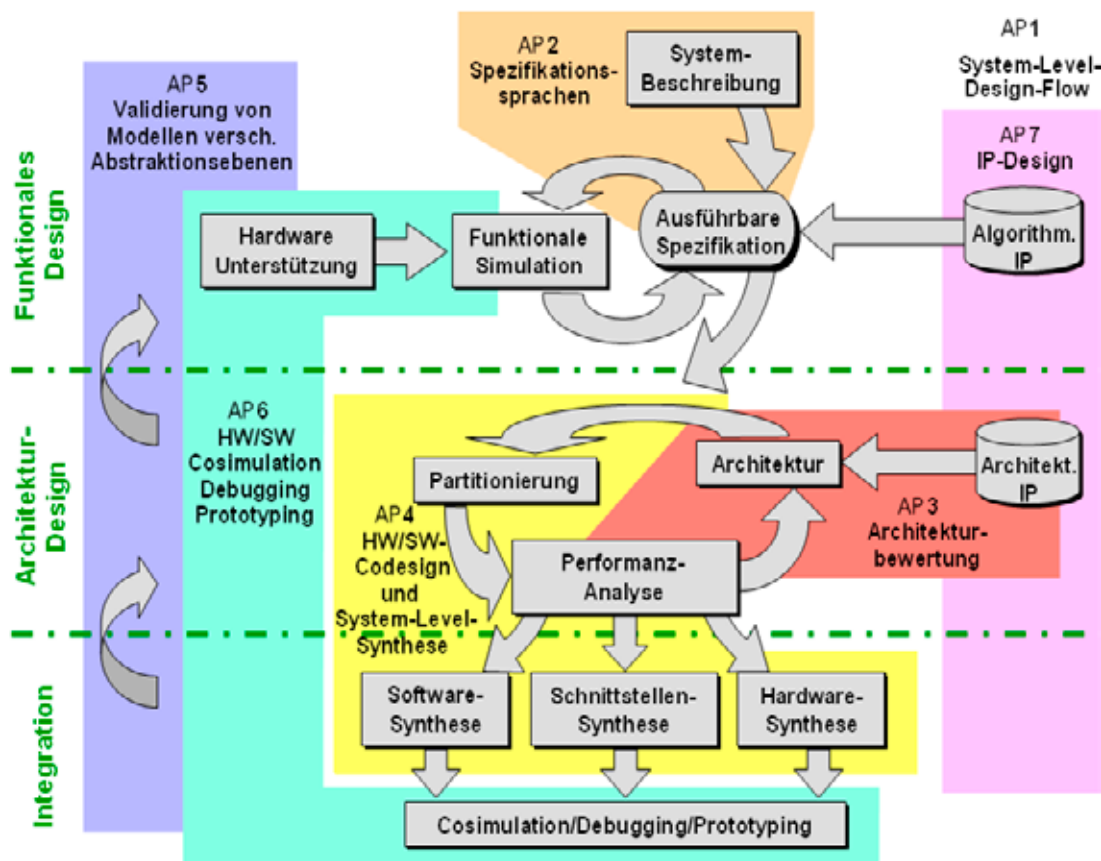


Abbildung 3:
Projektstruktur und
Abhängigkeiten zwischen den
Arbeitspaketen

Arbeitspaket 5 : Validierung von Modellen verschiedener Abstraktionsebenen

Der Schwerpunkt im Arbeitspaket „Validierung von Modellen verschiedener Abstraktionsebenen“ lag in der Definition von Abstraktionsformen sowie deren Schnittstellen, die eine Validierung von Systemen, die auf unterschiedlichen Abstraktionsebenen definiert sind, unter Berücksichtigung der jeweiligen Zeitmodelle ermöglichen. Hierzu wurde eine gemeinsame Validierungsumgebung für Modelle auf unterschiedlichen Abstraktionsebenen über und inklusive Register-Transfer-Level implementiert. Die Umgebung ist C++-basiert, damit unabhängig von einer bestimmten Hardware-Beschreibungsform und gleichzeitig hervorragend vorbereitet für eine zukünftige Integration von Software-gesteuerten Systemanteilen, da die meisten Software-Entwicklungs-Flows im Bereich Embedded Software C/C++ nutzen. Eine Validierung auf höheren Abstraktionsebenen führt

deren Messung durch Simulation aufgebaut werden. Nach der Implementierung in den Design-Flow in der ersten Projektphase wird in der zweiten Phase anhand eines umfangreichen Beispielprojektes die Validierungsumgebung und das Tooling verbessert.

Arbeitspaket 6 : Hardware/Software-Co-Simulation/-Debugging/-Prototyping

Die heute zu entwickelnden integrierten Schaltungen werden zunehmend geprägt durch die Verbindung von analoger und digitaler Hardware sowie Software und Schnittstellen zur Umwelt wie etwa Sensoren und Aktoren (Embedded Systems on Chip – ESOC). Bei derartigen komplexen Strukturen kommt Verfahren zur frühzeitigen Bewertung und Fehlererkennung eine entscheidende Bedeutung zu. Auf diese Weise können langwierige, kostenintensive Entwurfsiterationen vermieden werden, wodurch sich die Entwicklungszeit verkürzt und

eine marktgerechte Verfügbarkeit des Endprodukts begünstigt wird. Thema dieses Arbeitspaketes ist daher die Entwicklung eines architekturgenauen Prototyping-systems, welches aus Hardware-Emulations- und Software-Simulations-Werkzeugen besteht. Da einer SEMATECH-Studie zufolge die Validierung mikroelektronischer Systeme einen Anteil von bis zu 50% an der gesamten Entwicklungszeit aufweist, sind integrierte Simulations-, Emulations- und Debugging-Umgebungen zur Produktivitätssteigerung zwingend erforderlich. In der ersten Projektphase ist ein zyklengenaueres Emulationssystem in Zusammenarbeit mit mehreren Projektpartnern entstanden, welches in der zweiten Projektphase hinsichtlich unterschiedlicher Architekturkomponenten erweitert wird. Erste Ergebnisse zeigen, dass ein erheblicher Performanzgewinn gegenüber simulationsbasierten Ansätzen erzielt werden konnte. Als weiterer Vorteil ist die Möglichkeit der Integration des Emulators in der Systemumgebung zu nennen, wodurch die aufwändige Erstellung von Testbenches entfällt und der Einfluss realer Umgebungseigenschaften untersucht werden kann. Neue Kombinationsmöglichkeiten von Emulations- und Simulationstechniken sowie die Berücksichtigung einer gegebenen Plattform war bislang nicht Gegenstand der Arbeiten und soll in weiteren Arbeiten behandelt werden.

Arbeitspaket 7 : IP-Design

Eine nahe liegende Möglichkeit zur Verringerung der Entwicklungszeit stellt die Wiederverwendung von IP-Blöcken dar. Die Arbeiten im Arbeitspaket „IP-Design“ befassen sich daher mit der Entwicklung einer IP-Designmethodik zur Vereinfachung der Integration von IP-Modulen in ein Gesamtsystem auf Systemebene, die einen strukturierten Schnittstellenentwurf für wiederverwendbare Module umfasst. In diesem Arbeitspaket sind die langjährigen Erfahrungen von sci-worx als IP-Provider mit Soft-IP auf RT-Level zur Beschreibung digitaler Hardware eingeflossen. Vergleichbare Probleme, wie z.B. die Standardisierung von Schnittstellen, Co-dierrichtlinien und der Dokumentation werden ergänzt durch Standardisierungsnotwendigkeiten im Bereich Modulkommunikation und bei abstraktionsebenenübergreifenden IP-Reuse. In der ersten Phase orientiert sich das Konzept für die Erstellung von System-IP maßgeblich an den Vorgaben aus dem digitalen Hardware- und Software-Design. Auf Basis einer C++-Klassenbibliothek wurde eine neue Methodik für IP-Schnittstellen-Design und zur automatischen Abstraktionsanpassung erforscht. In der zweiten Förderphase werden die Aspekte bei der Modellierung von Analog/Mixed-Signal-Modulen untersucht und die gewonnen Erkenntnisse in Form von Modellierungsvorgaben in den SoC-Entwicklungs-Flow übernommen. Ziel ist dabei die Entwicklung von allgemeingültigen Modell-Templates sowie die Erarbeitung von Codierungsregeln zur abstrakten Modellierung.

Berichte von den Partnern

Cadence Design Systems GmbH

Durch SPEAK konnte Cadence die experimentelle Verifikation neuer System-Level-Entwurfslösungen und -methodiken unter Berücksichtigung applikationsspezifischer Anforderungen in der Kommunikationstechnik und der Automobilelektronik erforschen. In enger Kooperation mit den Projektpartnern war es möglich, rechtzeitig neu entstehende Anforderungen und Trends zu erkennen, um dann basierend auf den bestehenden Standardfunktionalitäten neue prototypische Lösungen zu entwickeln. Das Risiko hoher Investitionen für einen neuen Markt wurde somit kontrollierbar, da über das Forschungsprojekt SPEAK die neuen Verfahren direkt bei den Projektpartnern erprobt werden konnten. Cadence war maßgeblich an der Entwicklung einer neuen plattformbasierten Entwurfsmethodik beteiligt, wobei die Schwerpunkte auf Abschätztechnologien für funktionale Beschreibungen basierend auf Architekturmodellen sowie auf der Integration unterschiedlicher Entwurfsdomänen in eine einheitliche Entwurfsumgebung lagen.

FZI Karlsruhe

SPEAK ermöglichte dem FZI die Erforschung neuer System-Level-Entwurfsmethodiken unter Berücksichtigung der projektintern ermittelten Anforderungen sowie eine umfassende Bewertung verwandter Ansätze, um die entwickelten Entwurfsmethoden anschließend in Industrie und KMUs transferieren zu können. Die Arbeiten des FZI befassten sich dabei im Bereich Systemspezifikation mit der Integration von objekt-orientierten Spezifikationsansätzen in den plattformbasierten Entwurf sowie der Synthese objekt-orientiert spezifizierter Funktionsblöcke. Ein weiteres wichtiges Thema betraf die Analyse nebenläufiger Systemspezifikationen unter Berücksichtigung der vorhandenen Inter-Prozess-Kommunikationen, so dass eine zeitaufwändige Simulation mit einer aufwändigen Generierung der Testvektoren entfällt und globale Zeitverletzungen analytisch erkannt werden können. Das FZI hat hierzu Verfahren erforscht, die eine analytische Systemevaluation nebenläufiger Hardware-Systeme mit Propagierung von Zeitbedingungen erlauben und damit eine automatisierte Auswahl geeigneter Entwurfsalternativen sowie eine statische Auflösung von Speicher- und Kommunikationskanalzugriffskonflikten ermöglichen. Der dritte vom FZI innerhalb der SPEAK-Projekts behandelte Themenkomplex betraf die Entwicklung eines architekturgenauen Instruction-Set-Emulators zur Unterstützung einer HW-nahen Software-Entwicklung, der innerhalb der Zielumgebung bereits in einem sehr frühen Entwurfsstadium eingesetzt werden kann. Dieser führt gegenüber der Simulation zu einer starken Geschwindigkeitssteigerung bis um einen Faktor von 1000, so dass eine echtzeitfähige Emulation des Gesamtsystems innerhalb der realen Umgebung ermöglicht wurde.

Infineon Technologies AG

Die Märkte, die Infineon mit SPEAK adressiert, umfassen Kommunikationsprodukte und Automobillösungen, einschließlich Breitband- und Zugangstechnologie, Wireless und Security. Infineons Ziel zum Nummer 1 Halbleiterunternehmen im Lösungsgeschäft zu werden wird durch SPEAK von der Methodikseite unterstützt, indem eine auf dem Y-Modell basierende Entwurfsmethodik entwickelt wurde, welche die in den einzelnen Arbeitspaketen gewonnenen Erkenntnisse zu einem wirksamen und durchgängigen Gesamtablauf integriert. Die Systemspezifikation wurde von Infineon durch neue Ansätze zur automatischen Generierung einer Dokumentation aus VHDL-Quelldateien vorangetrieben. Ferner wurden neue Abschätzungsmethoden erforscht, die eine flexible Berücksichtigung unterschiedlicher Standard-Architekturkomponenten (zum Beispiel ASICs, FPGAs, DSPs, Mikroprozessoren) in der Systempartitionierung ermöglichen. Sowohl die Partitionierung als auch das zugrunde gelegte Architekturmodell wurden durch die Methoden des Arbeitspakets „Hardware/Software-Co-Design“ aufgegriffen und im Rahmen einer Verfeinerung in eine reale Implementierung überführt. Zur anschließenden Validierung wurde eine Methodik (bestehend aus Testvektoren, Zeitangaben, Referenzergebnissen, etc.) geschaffen, die sich auf die Simulation durch Ausführung (Stichwort „Executable Specification“) auf und oberhalb der Register-Transfer-Ebene konzentriert. Insbesondere soll die mehrfache Erstellung von Validierungsumgebungen auf algorithmischer Ebene und Register-Transfer-Ebene durch automatische Abstraktion vermieden werden. Um außerdem reale Umgebungseinflüsse während der Validierung berücksichtigen zu können, wurden Ansätze zur effektiven Kopplung von Instruction-Set-Simulatoren mit Hardware-Emulatoren untersucht.

Melexis GmbH

Die Aktivitäten von Melexis zielten im Wesentlichen auf die Realisierung eines Entwurfsablaufs der die Integration von Mikroprozessor-Simulatoren in graphische Systembeschreibungswerkzeuge umfasst, wobei zu Beginn konzeptionelle und später auch implementierungs- sowie andere anwendungsbezogene Aspekte betrachtet wurden. Auf Basis einer Studie wurde die Matlab/Simulink-Umgebung zur graphischen Spezifikation ausgewählt, da sie für die Modellierung Melexis-typischer Aufgabenstellungen des Entwurfes intelligenter Sensor-Aktor-Systeme aus dem Automobilbereich am besten geeignet erschien. Die verbesserte Kommunikation der Hard- und Softwareentwickler wurde dadurch erreicht, dass die jeweiligen Werkzeuge in die Sichtweise des anderen Partners eingebunden wurden und dadurch ein komplexeres, vollständigeres Modell des zu entwerfenden Systems entstand. Als Beispielapplikation wurde eine komplexe, mehrdimensionale Pumpenregelung definiert und im Verlaufe des Forschungsprojektes schrittweise verfeinert. Im Laufe der ersten Förderphase konnten dabei die folgenden Ziele erreicht

werden: Einsparung an Entwicklungszeit um ca. 20-40 % bei gleicher Komplexität sowie die Erhöhung der Designsicherheit (weniger immanente Systemfehler) so dass eine drastische Verkürzung des gesamten Entwicklungszyklus um 30-50 % von Start bis Serienreife erreicht werden konnte.

Robert Bosch GmbH

Ziel der Arbeiten der Robert Bosch GmbH war die Bereitstellung und Erprobung eines durchgängigen System-Level-Design-Flows unter spezieller Berücksichtigung der spezifischen Anforderungen der deutschen Schlüsselbranche Automobil. Hierzu wurden für eine Erprobung und Bewertung der entwickelten Methoden zwei typische Applikationen aus den Bosch Produktbereichen Fahrerassistenzsysteme und Fahrzeugnavigation bereitgestellt und für eine Anwendung der Methoden aufbereitet. Dabei konnte durch den Einsatz von Systementwurfverfahren eine Reduktion der Gesamtentwicklungszeit um ca. 30% bei gleichzeitig verbessertem Entwurfsergebnis nachgewiesen werden. Diese Ergebnisse resultieren unmittelbar aus den Aktivitäten der Robert Bosch GmbH in den Arbeitspaketen „Spezifikationssprachen“, „IP-Design“, „Hardware/Software-Co-Design“ und „System-Level-Synthese“. Aufgrund der Heterogenität der Systeme im Automobilbereich wurde eine domänenübergreifende Spezifikationsmethodik entwickelt, die eine Beschreibung von digitalen, analogen und Mixed-Signal-Systemen sowie von Sensor- und Aktorelementen unterstützt. Basierend auf einer eingehenden Analyse und Bewertung bestehender Beschreibungssprachen unter den spezifischen Systemanforderungen der Automobilbranche wurden die Spezifikationsansätze SystemC und Matlab/Simulink (in Kombination mit konventionellen Hardware-Beschreibungssprachen) als geeignete Kandidaten zur Systemspezifikation im Automobilbereich identifiziert und zu einer einheitlichen Methodik mit der Möglichkeit zur Co-Simulation kombiniert. Basierend auf diesen Ergebnissen wurden geeignete Systemsynthese-Werkzeuge evaluiert und entwickelt. So war es aus Mangel an geeigneten Alternativen erforderlich, einen Ansatz zur VHDL-Codegenerierung aus Simulink-Modellen zu konzipieren und prototypisch zu implementieren. Der entwickelte Ansatz erlaubt die Integration von Matlab/Simulink-Modellen in den bestehenden (VHDL-basierten) Hardware-Design-Flow und vermeidet damit den bisherigen aufwändigen und fehleranfälligen Prozess einer manuellen Umsetzung von Matlab/Simulink-Beschreibungen in eine Hardware-Beschreibungssprache. Schließlich wurde noch eine Software-IP&Reuse-Methodik entwickelt, die eine flexible Adaption von Software an variierende Hardware-Plattformen und an variierende funktionale Anforderungen des Systems unterstützt.

sci-worx GmbH

Die Aktivitäten der sci-worx GmbH zielten auf die Entwicklung eines ausführbaren Hardware/Software-Spezifikationskonzepts unter durchgängiger Verwen-

derung einer Systembeschreibungssprache. Ausgehend von einer dokumentbasierten Spezifikation wurde ein Spezifikationsablauf erforscht, der eine Transformation in Simulationsmodelle ermöglicht und Makroarchitekturmodelle, auch virtuelle Prototypen genannt, in den ausführbaren Spezifikationsablauf integriert. Dieses Konzept wurde durch Werkzeuge der am projektbeteiligten Partner unterstützt (CoCentric® System Studio, TestBuilder, SCV), welche die größte Abdeckung der im Projekt definierten Anforderungen aufwiesen.

Ferner wurde die Verifikationsumgebung sciPROVE entwickelt, die als zentrale Einheit zur Steuerung des Verifikationsablaufs fungiert. Durch die durchgängige Anwendung des Baukastenprinzips und die Verwendung von einheitlichen Modulschnittstellen kann eine einzige Verifikationsumgebung in unterschiedlichen Entwicklungsschritten und für ähnliche Projekte wiederverwendet werden. Die Umgebung kann damit projektbegleitend von der Modul-Konzeptphase bis hin zur System-Hardware-/Software-Co-Simulation eingesetzt

werden und unterstützt unterschiedliche Verifikations-Aktivitäten, wie z.B. eine Referenzmodell-Simulation, eine Mixed-Modell-Simulation, eine HDL-Modell-Simulation auf System- und Modul-Ebene sowie eine Hardware-/Software-Co-Verifikation des Gesamtsystems.

Weitere Aktivitäten befassten sich mit der Entwicklung von standardisierten Schnittstellen zu IP-Modulen. Hierzu wurden bestehende Hardware- und Software Kommunikationskanäle klassifiziert und für jede Klasse geeignete Hardware- und Software-Schnittstellen beschrieben, die eine stark vereinfachte IP-Integration ermöglichen. Die erzielten Ergebnisse wurden in einem Leitfaden für den Schnittstellen-Entwurf innerhalb von System-on-Chip-Designs festgehalten und finden bereits in einem ersten Multimedia-Chip-Projekt Anwendung.

Synopsys GmbH

Im Rahmen von SPEAK wurde die Sprachplattform SystemC weiter vervollständigt bzw. vorgeschlagene

2 Neues vom edacentrum



NEU

☀ Mitgliederversammlung 2003

www.edacentrum.de/mitgliederversammlung

Die ordentliche Mitgliederversammlung des edacentrum e.V. wird am 18. September vormittags in Hannover, in den Räumen des edacentrum stattfinden (Raum 045 des Lfl, Schneiderberg 32, 30167 Hannover). Die Tagesordnung wurde folgendermaßen angesetzt:

- 10.30-10.45 Begrüßung, Verabschiedung der Tagesordnung
- 10.45-11.50 Bericht des Vorstands
- 11.50-12.10 Beschluss über Satzungsänderungen
- 12.10-12.30 Verschiedenes, Diskussion
- 12.30-13.30 Imbiss

Ab 13.30 findet eine Führung durch die Räume des edacentrum statt, die auch Gelegenheit zu einem Gespräch mit den Mitarbeitern des edacentrum bietet. Am Nachmittag wird dann die zweite Aufsichtsratssitzung dieses Jahres stattfinden, so dass auch die Gelegenheit besteht, Mitglieder des Aufsichtsrates zu treffen.

Ansprechpartner ist Herr Dr.-Ing. Jürgen Haase, 0511 762-19698, haase@edacentrum.de.

☀ Basisforschungsprojekte

www.edacentrum.de/basisforschung

Die Projektpartner des ersten Basisforschungsprojektes werden eine Podiumsdiskussion dem Thema „Specification and Modeling of Analog Circuits: What are the needs of a synthesis driven approach?“ auf der FDL03 (FORUM on Specification & Design Languages) durchführen. Bei dieser Veranstaltung in Frankfurt a. M. am 25 September 2003 werden Modellierungs-Experten innerhalb eines Zeitraumes von zwei Stunden über Vor- und Nachteile ihrer Lösungsansätze diskutieren. Ziel ist es dabei die Bedeutung der synthesesegerechten Modellierung für analoge und Mixed-Signal Schaltungen hervorzuheben.

Mit Peter Schwarz von der FhG-IIS als Chair, Volker Schöber vom edacentrum für die Organisation und der freundlichen Unterstützung von Christoph Grimm, General Chair der FDL-03, werden Vortragende zu dem Thema eingeladen.

Ansprechpartner für Basisforschungsprojekte ist Herr Dr.-Ing. Volker Schöber, 0511 762-19688, schoeber@edacentrum.de.

Die zur Abstimmung stehende Satzung bzw. die Satzungsänderungen sind auch zum Download unter www.edacentrum.de/mitgliederversammlung verfügbar.

Weiterhin gibt es unter www.edacentrum.de/newsletter eine Internetseite exklusiv für Mitglieder, in der vertiefende Inhalte zu jedem Newsletter dargestellt sind.

Erweiterungen auf deren Nutzbarkeit bewertet, wobei der Betrachtungsschwerpunkt auf höheren Abstraktionsebenen lag. Die neuesten Synopsys Werkzeuge für den Systementwurf (CoCentric™ Tools) tragen diesen Anforderungen Rechnung und basieren auf SystemC als idealer Sprache zur Systemspezifikation von Hardware/Software-Systemen. Diese Werkzeuge wurden und werden ständig mit dem sich erweiternden Sprachumfang von SystemC weiterentwickelt bzw. ergänzt, so dass eine sinnvolle Erweiterung von SystemC direkte Auswirkungen auf die Anwendbarkeit der Werkzeuge hat. Dabei wurde stets das Ziel verfolgt, eine weitere Verbesserung der Werkzeuge zur Unterstützung des gesamten System-Designflusses vom Konzept hin zum Systems-on-Chip zu unterstützen.

Ausblick und Perspektiven

Durch das Projekt SPEAK wird ein spezifikationsbasierter Entwurfsprozess bereitgestellt, der eine gleichzeitige Spezifikation von Funktionalität und Architektur unterstützt und damit eine frühe formalisierte Spezifikation

erlaubt, die zudem eine frühe Systemvalidierung unter Berücksichtigung nicht-funktionaler Aspekte auf Basis eines virtuellen Prototypen ermöglicht. Die erzielte frühzeitige Entwurfsraumexploration unter Berücksichtigung von Funktion und Plattform führt unmittelbar zu einer Verringerung der Entwurfszyklen, da die Architekturspezifikation bereits zu Beginn in den Entwurfsablauf einbezogen wird. Daraus lassen sich direkt die in SPEAK definierten überaus ehrgeizigen Ziele ableiten: weitgehende Vermeidung von Redesigns, Halbierung der Entwurfszeit bei gleichzeitig steigender Komplexität, zwei- bis dreifache Steigerung der Produktivität, Senkung der Entwurfskosten um bis zu 50% sowie eine 33 % - 50 % frühere Markteinführung im weltweiten Wettbewerb.

Kontakt:

Prof. Dr. Wolfgang Rosenstiel
Universität Tübingen
Sand 13
72076 Tübingen
fon: 07071 2975482
rosenstiel@fzi.de

Dr. Oliver Bringmann
FZI
Haid-und-Neu-Str. 10-14
76131 Karlsruhe
fon: 0721 9654-455
bringmann@fzi.de

Internetauftritt

www.edacentrum.de

Als Folge der ständigen Erweiterung und Verbesserung des Internetauftritts des edacentrum gibt es folgende Neuerungen:

Unter der Rubrik EDA-Netzwerke finden Sie jetzt unsere Internetseiten zu Tools und Weiterbildung.

Die Trendberichte zur DAC02 sowie DAC03 können von den mitgliederinternen Seiten heruntergeladen werden.

Ansprechpartner zum Internet ist
Herr Dipl.-Des. Tim Wallmeyer, 0511 762-19687,
wallmeyer@edacentrum.de.

Standardisierung

www.edacentrum.de/standardisierung

Ende Mai und Ende Juli sind zwei weitere Email-Newsletter zur Standardisierung an unsere Mitglieder und die Partner in EkompaSS verschickt worden. Es besteht auch weiterhin die Möglichkeit, sich in den Email-Verteiler aufnehmen zu lassen.

Im November findet der erste technische Workshop Standardisierung zum Thema SystemC statt. Nähere Angaben zu diesem Workshop finden Sie in dieser Ausgabe des Newsletters in der Rubrik Standardisierung auf Seite 16.

Ansprechpartnerin zum Thema ist
Frau Dipl.-Ing. Katrin Meßmer, 0511 762-19686,
messmer@edacentrum.de.

Förderthemenliste

www.edacentrum.de/newsletter

Für die Nachfolge des Förderkomplexes EkompaSS werden vom edacentrum neue Förderthemen ermittelt, die als Vorschlag an DLR/BMBF weitergereicht werden. Dazu wurden zunächst unsere Mitglieder und Projektpartner angeschrieben und gebeten, bis Ende April für Sie interessante Themen einzureichen. Parallel dazu wurden Kriterien für die spätere Aufbereitung der Vorschläge erarbeitet. In der letzten Sitzung des Steuerungsgremiums am 26. Juni 2003 wurden die eingegangenen Vorschläge zusammen mit den Kriterien zur Diskussion gestellt. Ergebnis ist folgendes weitere Vorgehen:

- » bis 4.8.03: Aufbereitung der bereits eingereichten Themen nach bestimmten Kriterien und Einholung fehlender Informationen; weitere Einholung von Vorschlägen: Suche nach „Themen mit einer Vision“
- » Bearbeitung der aufbereiteten Themen in der nächsten SG-Sitzung am 11.9.03.
- » ab 12.9.03: Diskussion und Zusammenfassung zu einem möglichen Förderkomplex; Einbindung der Einreichenden über die Mitgliederseiten des edacentrum.

Falls Sie oder jemand in Ihrer Firma/Ihrem Projekt/Ihrer Forschungseinrichtung dazu einen weiteren Beitrag hat, wenden Sie sich bitte an
Frau Dr. rer. nat. Cordula Hansen, 0711 230768,
hansen@edacentrum.de.