

**Kont@kt RapidMPSoC:**  
 Dr. Andreas Vörg  
 (Projektmanagement)  
 edacentrum GmbH  
 Schneiderberg 32  
 30167 Hannover  
 fon: (05 11) 7 62 – 1 96 86  
 voerg@edacentrum.de

RapidMPSoC die Simulationsgeschwindigkeit bei vergleichbarer Genauigkeit um mindestens den Faktor 10 gesteigert werden.

### Systemverifikation

Der Fokus bei der Systemverifikation liegt auf den Analog/Mixed-Signal-Teilsystemen mit Betrachtung der Schnittstellen zum Gesamtsystem. Ausgehend von der schnellen Simulation werden Assertion-basierte Simulationsverfahren zur schnellen Systemverifikation entwickelt. Das Ziel ist, ein Mixed-Signal-Mehrprozessorsystem mit allen Teilkomponenten verifizieren zu

können. Verifikation wird dabei bereits ab der hohen algorithmischen Abstraktionsebene bis zum Systementwurf mit der analog/digitalen und Hardware-/Software-Partitionierung betrachtet. Ziel ist es, die Entwurfssicherheit signifikant zu erhöhen, die Vielzahl der zu unterstützenden Standards im Entwurfprozess beherrschbar zu machen und den Verifikationsaufwand mindestens zu halbieren.

Projektkoordinator ist Andreas Foglar, Infineon Technologies AG. Das edacentrum unterstützt Infineon beim Projektmanagement. (AV)

# σ65

## Sigma65: Technologiebasierte Modellierung und Analyseverfahren unter Berücksichtigung von Streuungen im 65nm-Knoten

von Manfred Dietrich

### Zusammensetzung des Projektkonsortiums:

#### Partner:

Fraunhofer-IIS/EAS  
 Infineon Technologies AG  
 MunEDA GmbH

#### Forschungspartner:

Leibniz-Universität Hannover  
 TU München

#### Förderkennzeichen:

01 M 3080

#### Laufzeit des Vorhabens:

01.10.2006–30.09.2009

### Ziele

In der neuen HighTech-Strategie der Bundesregierung werden klare Forderungen definiert, um die Sicherheit der Bürger zu verbessern, die Gesundheitsvorsorge auszubauen und die Energieversorgung trotz steigender Mobilität zu sichern. Die Elektronik ist eine der wichtigsten Schlüsseltechnologien, um die angestrebten Ziele zu erreichen. Mit ihrem Vordringen in die Nanowelt bietet sie eine große Funktionalität auf kleinstem Raum und mit geringstem Energieeinsatz. Der Einsatz neuester Halbleitertechnologien ist damit ein entscheidender Innovationsfaktor für den wirtschaftlichen Erfolg eines Industriestandortes im Rahmen des globalisierten Wettbewerbs. Fortschritte im Bereich neuer, zukunftsweisender Entwurfsmethoden sind eine wesentliche Voraussetzung dafür, die kommenden Halbleitertechnologiegenerationen erfolgreich für innovative Produkte nutzen zu können. Die aktuellen Technologien mit Strukturbreiten unter 65 nm bewegen sich immer stärker an den technischen und physikalischen Grenzen. Es zeichnet sich ab, dass in den kommenden Technologieknotten unterhalb von 65 nm die mit der Verkleinerung der Strukturgrößen verbundenen technologischen Vorteile, die eine Verkleinerung der Strukturgrößen bringen soll, überhaupt nur nutzbar sind, wenn gleichzeitig eine neue Designmethodik verfügbar wird. Diese muss es erlauben, den Einfluss der signifikant werdenden fertigungsbedingten Schwankungen der Schaltungsparameter angemessen zu berücksichtigen. Die bisher übliche, auf der Betrachtung von Worst/Best-Case-Szenarien beruhende Designmethodik gerät im sub-100 nm-Bereich an ihre Grenzen.

Ohne eine angemessene statistische Entwurfsmethodik können die neuen Technologien ihre Vorteile nicht

zur vollen Geltung bringen. Die bisher übliche Worst-Case-Analyse liefert für die Bewertung der Fertigungsschwankungen zu pessimistische Aussagen, aufgrund derer in erheblichem Maße Fläche und Performance verschwendet werden.

Das Projekt Sigma65 wird wichtige Beiträge im Rahmen dieser Gesamtproblemstellung mit der folgenden Zielstellung liefern:

- » Wirklichkeitsnahe Beschreibung und Modellierung der Prozessvariation
- » Innovative Verfahren zur Berechnung und zur Analyse der Performanceschwankungen auf Basis der Fertigungsschwankungen
- » Verbesserung von Schaltkreiseigenschaften
- » Bessere Ausnutzung der Möglichkeiten der Sub65nm-Technologien
- » Schaffung von Voraussetzungen für innovative Produkte mit hochkomplexer Funktionalität und geringem Platz- und Energieverbrauch.

### Aufgaben

Die geplanten Aufgaben konzentrieren sich auf die Analyse und Modellierung von Eigenschaften, die die im Digitaldesign wesentlichen Aspekte „Timing“ und „Leistungsaufnahme“ der Schaltung bestimmen. Das Projekt erforscht die dafür notwendigen mathematischen und physikalischen Grundlagen zur statistischen Analyse von Schaltungseigenschaften. Die dabei untersuchten allgemeinen Analyse- und Modellierungsverfahren orientieren sich an den Bedürfnissen des Gatter- und Blockdesigns und schaffen die Grundlagen für die erwähnte erforderliche Erweiterung der Designmethodik. Das Projekt gliedert sich in drei Arbeitspakete:

**Kont@kt (Sigma65)**  
 Dr.-Ing. Manfred W. Dietrich  
 Fraunhofer Institut für Integrierte Schaltungen (IIS)  
 fon: (03 51) 46 40 – 7 15  
 Manfred.Dietrich@eas.iis.fraunhofer.de

### **AP1: Statistische Modellierung und Optimierung der Grundkomponenten**

Ausgehend von den bereits vorhandenen statistischen Betrachtungsweisen auf Bauelemente- und Transistorebene werden für die relevanten größeren funktionalen Einheiten (Grundkomponenten) Modellierungsmethoden entwickelt. Es gilt insbesondere, den methodischen Rückstand, den die statistische Modellierung größerer Einheiten gegenüber der Standardzellenmodellierung hat, aufzuholen. Gerade bei komplexen Chips, die viele solcher optimierter Makros verwenden, ist das besonders schmerzhaft oder macht ein Design-Vorhaben sogar unmöglich.

Durch die Einbeziehung von statistischen Schwankungen und Korrelationen der Parameter müssen Verhaltens- bzw. Referenzmodelle erstellt werden, die auf höheren Beschreibungsebenen die Simulation und Verifikation der Zelleneigenschaften und ihrer Verteilungen (Schwankungsbreiten) ermöglichen und so eine Gesamtmodellierung der Elemente erlauben. Eine bedeutende Verbesserung der Modellierungsgenauigkeit wird mittels innovativer Ansätze, wie die Erstellung und Verwendung vordefinierter Worst-Case-Modelle bzw. die Nutzung von Empfindlichkeiten höherer Ordnung erzielt.

Schließlich muss schon auf der Ebene der Grundkomponenten, Blöcke und Makros erreicht werden, diese von vornherein möglichst wenig anfällig gegenüber dem Einfluss von Fertigungsschwankungen zu machen.

### **AP2: Statistische Analyse auf höherem Abstraktions- und Hierarchielevel**

Eine erfolgreiche statistische Charakterisierung der Einzelzellen (wie sie in AP1 diskutiert wird) kann nur dann zur (notwendigen) Analyse des Schwankungsverhaltens komplexer Gesamtschaltungen eingesetzt werden, wenn Methoden bereitstehen, die es erlauben, aus diesen Informationen das statistische Schaltungsverhalten auf diesem höheren Hierarchielevel abzuleiten. Dies stellt, unabhängig von der Einzelzellcharakterisierung, eine weitere komplexe mathematische Herausforderung dar. Es sind auf diesem Abstraktions- und Hierarchielevel bisher nur ansatzweise Verfahren und Methoden zur statistischen Betrachtung des Verhaltens elektronischer Schaltungen und Schaltkreise vorhanden. Das Arbeitspaket wird auf diesem Gebiet Neuland im Rahmen mathematischer Verfahren und physikalischer Methoden betreten. Im Bereich der Timing-Analyse finden sich dazu in Literatur und EDA-Industrie erste Ansätze, aber die Forschung im Bereich der statistischen Power-Analyse ist bislang noch in einem sehr frühen Stadium. Das Projekt erforscht sowohl allgemeine statistische Verfahren zu dieser Fragestellung, als auch spezielle Verfahren für die statistische Timing- und Poweranalyse. Darüber hinaus werden neue Verfahren zur Ausbeuteschätzung entwickelt und Einsatzmöglichkeiten und quantitativer

Nutzen der betrachteten statistischen Verfahren im realen Designprozess untersucht.

### **AP3: Spezifikation, Bereitstellung und Auswertung von Teststrukturen**

Als Ergänzung der bis hier diskutierten algorithmenorientierten Entwicklung ist es notwendig, die so entstehenden Modellierungsmethoden auch anhand realer Messungen an in Silizium gefertigten Strukturen zu verifizieren und zu kalibrieren. Die so erzielte Kalibrierung ist eine notwendige Voraussetzung, um die in den anderen Arbeitspaketen verwendeten Modellierungsgrundlagen kritisch überprüfen und optimieren zu können.

In Arbeitspaket 3 werden zu diesem Zweck Konzepte für variationssensitive Testchips entwickelt und andererseits Siliziumergebnisse, die außerhalb des Projektumfangs bereitgestellt werden, in Hinblick auf diese Fragestellung ausgewertet.

Innerhalb des Projektes dienen die Schlussfolgerungen aus dem Vergleich von Messung und Simulation zur Validierung der neu entwickelten Modelle und Verfahren.

### **Erste Ergebnisse**

Das Projekt Sigma65 läuft seit Oktober 2006 und hatte im November 2007 die erste Projektbegutachtung, auf der die im ersten Jahr erzielten Ergebnisse vorgestellt und sehr positiv bewertet wurden:

- » Referenzoptimierungen zeigen deutliches Verbesserungspotenzial bei der statistischen Optimierung von Delay und Leakage bei Standardzellen im Vergleich zu herkömmlichen Methoden.
- » Eine neue analytische Bewertungsmethodik zur Untersuchung des Einflusses lokaler Variationen auf Time-To-Digital-Coverter (TDC) Kenngrößen ermöglicht eine extrapolierbare statistische Bewertung von TDC-Eigenschaften mit signifikant reduziertem Simulationsaufwand.
- » Ein neuer Flow zur Behandlung von Leitungen von Layout bis Analogsimulation mit der Möglichkeit der Berücksichtigung der Parameterschwankungen ermöglicht eine Monte-Carlo Simulation über eine Leitungsanordnung.
- » Ein neues Konzept für eine waveform-basierte pfadbasierte SSTA-Referenz ist verfügbar.
- » Eine neue Software-Umgebung „LEKTOR“ zur Leckstrom-Charakterisierung von Gatter-Bibliotheken auf nominaler Ebene ist einsatzfähig.
- » Eine neue Software-Umgebung für die statistische Digital-Simulation auf Gatter- und RT-Ebene wurde entwickelt.
- » Quantitative Silizium-Aussagen mit statistischer Relevanz zu Intra-Die und Die-To-Die Variationen zur kritischen Überprüfung der Modellierungsannahmen sind vorhanden.