



PARACHUTE – Parasitic Extraction and Optimization for Efficient Microelectronic System Design and Application

von Werner John und Thomas Steinecke

Der Wirtschaftsstandort Deutschland wird u. a. von einer weltweit wettbewerbsfähigen Nano-Industrie geprägt. Integrierte Schaltungen mit Strukturgrößen kleiner als 100 nm halten bereits heute Einzug in die Anwendung. Getrieben vom Erfolg der dynamischen Speicherbausteine, werden noch in diesem Jahrzehnt die ersten Nanometer-IC in der Automobilelektronik eingesetzt werden. Wachsende gesetzliche Anforderungen zum Umweltschutz und zur Sicherheit von Verkehrsteilnehmern zwingen die Automobilindustrie zum Einsatz immer leistungsfähigerer integrierter Schaltungen. Dieser Leistungs-Schub wird ermöglicht durch höhere Integrationsdichten und rasant steigende Taktraten. Zukünftige intelligente Steuergeräte sowohl für komplexe Motorsteuerungen als auch für Sicherheits- und Multimedia-Anwendungen im Fahrzeug erhöhen nicht nur den Komfort für Fahrer und Beifahrer, sondern tragen wesentlich zur Sicherheit aller Verkehrsteilnehmer und auch zum Umweltschutz bei. Andererseits führen diese neuen komplexen Elektroniksysteme jedoch zu einem erheblichen Anstieg der im Gesamtsystem erzeugten und der ins Gesamtsystem eingekoppelten elektromagnetischen Störungen. Der Umfang dieser Störungen wächst proportional zu Transistoranzahl und Taktrate der integrierten Schaltungen sowie zur Anzahl der Steuergeräte pro Fahrzeug.

Ein wichtiges Ziel des Verbundprojekts PARACHUTE ist es, zukünftige vom Automobilmarkt geforderte Nanometer-IC und elektronische Systeme (z. B. Steuergeräte) elektrisch so robust zu machen, dass das Gesamtsystem IC/elektronisches System/Automobil zuverlässig funktioniert, ohne störungsbedingte Schäden für Mensch und Maschine zu verursachen. PARACHUTE erarbeitet dazu die theoretischen Grundlagen und liefert Hardware- und Software-Prototypen ab, welche die Erreichbarkeit dieses Ziels nachweisen und als Grundlage für die nachfolgende Verwertung dienen. Mit den PARACHUTE-Ergebnissen werden die Projektpartner z. B. in die Lage versetzt, zukünftige Fahrzeuge mit zuverlässig funktionierenden, zunehmend intelligenteren und damit komplexeren Fahrer-Assistenzsystemen auszustatten. Diese leisten einen volkswirtschaftlich wertvollen Beitrag zur Unfallsicherheit und zur Schaffung neuer hochqualifizierter Arbeitsplätze und tragen damit auch zu einer verbesserten Positionierung der deutschen Automobilindustrie im internationalen Wettbewerb bei.

Mittlerweile wird eine hohe Zahl von Systemausfällen durch eine nicht ausreichend sichergestellte Störsicherheit gegen elektromagnetische Beeinflussung

hervorgerufen. Während beispielsweise in der Luft- und Raumfahrt der Ausfall von sicherheitsrelevanten Systemen durch den Einsatz redundanter Systeme vermieden werden muß, ist in der Automobilelektronik eine mehrfache Auslegung von z. B. Steuergeräten aus Kostengründen nicht akzeptabel. Damit muss umso mehr Wert auf die funktionale Zuverlässigkeit unter Störeinfluss aller Systemkomponenten gelegt werden, denn jeder Systemausfall während der Fahrt birgt ein Sicherheitsrisiko und bringt Einbußen am Komfort des Fahrzeugs und am Image des Herstellers. Dies ist letztendlich der Berührungspunkt des Endverbrauchers mit der elektromagnetischen Zuverlässigkeit.

Die Elektromagnetische Zuverlässigkeit (EMZ) beschreibt die Fähigkeit eines elektrischen Systems, einerseits seine Umgebung durch elektromagnetische Störungen nicht unzulässig zu beeinflussen (elektromagnetische Emission) und andererseits durch elektromagnetische und Störungen aus seiner Umgebung nicht in seiner Funktion beeinträchtigt zu werden (elektromagnetische Störfestigkeit und Puls-Störfestigkeit).

Um zukünftig im internationalen Halbleiter- und Automobil-Systemmarkt erfolgreich vertreten zu sein, muss die deutsche Industrie große Anstrengungen unternehmen, die geforderte elektromagnetische Zuverlässigkeit von IC und elektronischen Systeme auch beim Einsatz von Nanometerstrukturen zu gewährleisten.

Im FuE-Verbundvorhaben PARACHUTE soll (im Rahmen des MEDEA+-Projekts 2A701) gemeinsam mit den anderen europäischen Projektpartnern ein neuer integrativer EDA-Entwurfsansatz für störsichere elektronische Systeme mit Nano-IC umgesetzt werden. Die Partner des deutschen PARACHUTE-Konsortiums konzentrieren sich dabei auf die Sicherstellung der elektromagnetischen Zuverlässigkeit (EMZ) von nanoelektronischen Komponenten und deren Anwendung in komplexen Systemen der Automobiltechnik. Ausgehend von den Systemanforderungen sollen die Regeln und Simulationsplattformen für einen robusten Entwurf von elektronischen Systemen und integrierten Schaltungen gemäß zukünftiger Anforderungen des Automobilbereichs erarbeitet werden.

Die Tabelle 1 verdeutlicht, dass sich für schnelle Nano-IC die Schwellspannung V_t der Transistoren dem Wert 150 mV nähert. Dies bedeutet, dass bereits Störungen mit Amplituden kleiner als 200 mV Transistoren unbeabsichtigt schalten lassen. Z. B. sind auf typischen heutigen Steuergeräten Störampplituden zwischen 200 und

Zusammensetzung des Projektkonsortiums:

Industriepartner

- » AIRBUS – France
- » AMIS – Belgium
- » Atmel – France
- » Bosch – Germany
- » Bosch Austria
- » Conti – Germany
- » EADS-IW France
- » EADS ASTRIUM Space Transportation – France
- » EADS ASTRIUM Space Transportation – Germany
- » Infineon Technologies AG – Germany
- » iRoC Technologies – France
- » Philips – The Netherlands
- » ST Microelectronics – France
- » Thales Alenia Space – Spain
- » Zuken GmbH – Germany

Akademische Partner und Unterauftragnehmer

- » Friedrich Alexander University – Germany
- » Fraunhofer IZM ASE – Germany
- » Montpellier University II (IES) – France
- » Carlos III Madrid University – Spain
- » KHBO – Belgium
- » KUL – Belgium
- » University of Balearic Islands – Spain
- » University Joseph Fourier/TIMA
- » Laboratory – France
- » Leibniz University of Hannover – Germany
- » University of Paderborn – Germany

Förderkennzeichen

01 M 3169

Laufzeit des Vorhabens:

01.04.2006–31.03.2009

Trends wichtiger elektrischer und mechanischer Parameter für ICs und Leiterplatten									
Jahr	Chip					Gehäuse	Leiterplatte		
	Technologie-knoten [nm]	Transistoren [Mio]	Taktrate [MHz]	Versorgungsspannung [V]	Schwellspannung [V]	Pinanzahl	Lagenanzahl	Leiterbahnbreite [µm]	Bondpads [µm]
2007	90	50	300	1,2	0,2	500	10	90	50
2010	65	100	500	1,1	0,18	700	11	80	40
2013	45	200	800	1	0,15	1000	12	70	30

Tabelle 1.01: Trends wichtiger Parameter für Nano-IC

300 mV zu finden; eine Reduktion dieses Wertes wird durch steigende Leistungs-Anforderungen verhindert. Nano-IC müssen also sehr sorgfältig auf ihre Störanfälligkeit hin untersucht und für entsprechend große Robustheit gegenüber Störungen entworfen werden. Entsprechend wächst mit der Anzahl der Gehäuseanschlüsse und mit der Leiterbahndichte das ungewollte Signalübersprechen und reduziert damit weiter die Zuverlässigkeit elektronischer Systeme.

Elektromagnetische Störungen dringen nicht nur von außen in ein elektronisches System ein, sondern werden zu einem großen Teil im System selbst erzeugt. Enthält z. B. ein Steuergerät viele aktive elektronische Komponenten (z. B. Mikrocontroller, Leitungstreiber), so beeinflussen sich diese Komponenten gegenseitig. Um ein solch komplexes, elektronisches System elektromagnetisch robust zu machen, bedarf es der ganzheitlichen Betrachtung des Steuergeräte- und IC-Entwurfs bezüglich der Signal- und Störpegel (Design-ToNoise – Abbildung 1.04).

Zusammenfassend formuliert bedeutet dies: Es muss mithilfe adäquater Modelle und Simulationswerkzeuge dafür Sorge getragen werden, dass pro elektronischem System (z. B. Steuergerät) weniger Störungen erzeugt und in die Umgebung verbreitet werden und gleichzeitig jedes System durch Entwurfsmaßnahmen robuster gegen elektromagnetische Störungen gemacht wird.

Um kostenaufwendige Entwurfsüberarbeitungen zu vermeiden, verfolgt PARACHUTE einen TopDown-Ansatz, bei dem ausgehend von der externen Stör-

charakteristik die Störübertragungswege im System über die Aufbau- und Verbindungstechnik (AVT) und die eingesetzten IC zunächst modelliert und simuliert und aufgrund der Simulationsergebnisse anschließend auf Entwurfsebene optimiert werden. Die externe Störcharakteristik beschreibt einerseits die durch das System erzeugten Störungen und andererseits die auf das System aus der Umgebung wirkenden Störungen.

Diese Charakteristik muss zunächst physikalisch analysiert und verstanden werden, bevor im zweiten Schritt Modelle und Simulationswerkzeuge entwickelt werden und im dritten Schritt die Störemission der IC minimiert und die Störfestigkeit der IC maximiert wird. Für die Störcharakteristik spielen die Störquellen bzw. sensitiven Elemente im IC und die Störausbreitungspfade in IC-Gehäusen und auf Schaltungsträgern eine wichtige Rolle.

Die Beurteilung der EMZ, z.B. eines automobilen Steuergerätes, kann heute bereits durch Messungen an einem bereits produzierten System erfolgen. PARACHUTE erarbeitet sowohl durchgängige Simulationsmodelle für die Systemkomponenten IC und Schaltungsträger zur Beschreibung des Störverhaltens, als auch durchgängige Messverfahren zur Erfassung der Störungen an beliebigen Stellen des Gesamtsystems. Nur dann ist es möglich, die Kostenvorteile der modellbasierten Entwicklung in frühen Entwurfsphasen zu nutzen.

Als Voraussetzung für die erfolgreiche Implementierung von Modellen und Messtechnik muss ein vollständiges Verständnis der Störcharakteristik und der Störübertragungswege erreicht werden. Dies geschieht in PARACHUTE mithilfe von grundlegenden Untersuchungen der physikalischen Effekte und dem Erarbeiten von Modellierungsmethoden.

In PARACHUTE wurden die folgenden Arbeitspakete eingeführt (Abbildung 1.05):

Arbeitspaket 1 bearbeitet die elektromagnetische Emission infolge dynamischer Schaltströme in Nano-IC und deren Ausbreitung durch IC-Gehäuse und AVT auf den Schaltungsträgern der elektronischen Systeme. Der Fokus liegt hierbei auf der Systembetrachtung (Top-Down) und der daraus resultierenden sich ergänzenden Optimierung der Einzelkomponenten. Die EMZ-Modellierung zur Nutzung für die Systemsimulation

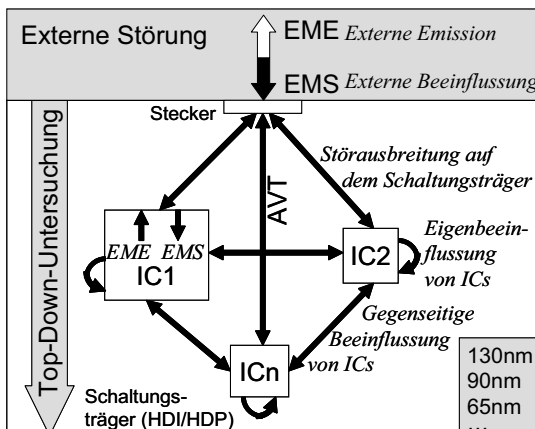


Abbildung 1.04: DesignToNoise-Ansatz in PARACHUTE

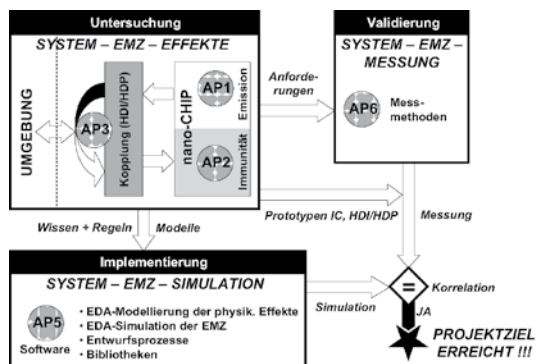


Abbildung 1.05: Zusammenwirken der PARACHUTE-Arbeitspakete

erfolgt durch die Erstellung und Optimierung von IC-Emissionsmodellen (ICEM).

Arbeitspaket 2 untersucht die elektromagnetische Störfestigkeit infolge extern eingespeister Störpulse und Hochfrequenzsignale sowie Störungskopplungen innerhalb von IC und modelliert die physikalischen Effekte zur Nutzung für die Systemsimulation.

Arbeitspaket 3 befasst sich mit Störungskopplungen in der Aufbau- und Verbindungstechnik, beispielsweise auf Steuergeräte-Schaltungsträgern. Dies umfasst die Evaluierung von physikalischen Strukturen und deren Modellierung.

Arbeitspaket 5 entwickelt Softwarelösungen für die EMZ-Simulation von IC und kompletten elektronischen Systemen. Die Simulationsmodelle und Algorithmen decken sowohl die Beschreibung der Störungen selbst als auch die Auswirkung der Störungen auf das Komponentenverhalten ab. Aufgrund der Komplexität des Gesamtsystems und speziell der Nano-ICs kommen zur Beschreibung des Störverhaltens und der Störfestigkeit nur Verhaltensmodelle infrage. Nach Projektabschluss erfolgt die partner-spezifische EDA-Integration in die jeweiligen Entwurfsprozesse bzw. in kommerzielle EDA-Tools.

Arbeitspaket 6 entwickelt neue notwendige Messverfahren zur Beurteilung der EMZ. Die Messmethodik muss ebenso wie die Simulationsmodelle einen durchgängigen Ansatz über alle das System bildenden Komponenten bereitstellen, um unterschiedliche und damit nicht vergleichbare Messergebnisse auf IC- und Schaltungsträgerebene zu vermeiden. In PARACHUTE wird deshalb ein schnelles Nahfeld-Scan-System mit hoher Ortsauflösung entwickelt. Dieses neuartige Mess-System ist zur berührungslosen Erfassung und Einprägung von Störungen an allen Stellen des zu bewertenden elektronischen Systems (IC \emptyset IC-Gehäuse \emptyset Schaltungsträger) geeignet.

Die Arbeitspakete 4 und 7 existieren eigenständig nur im MEDEA+ Teil des PARACHUTE-Projekts. Sie umfassen Entwurf, Fertigung und Auswertung von Testdemonstratoren und Produktpiloten zur praxis-

nahen Validierung der EMZ-Simulationsmodelle, der Schaltungsoptimierung und der EDA-Implementierung. Im deutschen Verbundprojekt wurden die MEDEA+ Arbeitspakete 4 und 7 in die Arbeitspaketen 1, 2, 3 und 5 integriert.

(Infineon Technologies AG)

Emissionsmodelle für komplexe Microcontroller

Simulationsmodelle für die Störaussendung und die Störfestigkeit von integrierten Schaltungen sind zur Vermeidung kostspieliger Entwurfsüberarbeitung auf IC- und Schaltungsträgerebene unumgänglich. Die Infineon Technologies AG konzentriert sich im Rahmen des PARACHUTE-Projekts auf die Spezifikation und Erstellung dieser Simulationsmodelle.

Elektromagnetische Emission (EME) wird durch das nahezu gleichzeitige Schalten einer großen Anzahl von Transistoren hervorgerufen. Ausschlaggebend für die Höhe der Emissionsspitzen und deren Verteilung im Frequenzspektrum sind mehrere Parameter: Schaltflanken, Schaltfrequenz, Schaltstrom und Ausbreitungscharakteristik der Störung durch IC-Gehäuse und Schaltungsträgerebene.

Für komplexe IC wird die Erstellung von Emissionsmodellen (ICEM) sehr kompliziert, da die Ausbreitungspfade durch die örtliche Verteilung der IC-Funktionsblöcke und der damit einhergehenden Vielzahl von Versorgungsanschlüssen äußerst verzweigt sind und unterschiedliche Impedanzen aufweisen. Trotzdem sollen die IC-Modelle möglichst einfach sein, da sie in heute verfügbaren Simulatoren zusammen mit dem Leiterplattenmodell simuliert werden sollen. Transistormodelle scheiden daher zugunsten von Verhaltensmodellen aus. Im Rahmen von PARACHUTE hat die Infineon Technologies AG ICEM-Modelle für zwei 32-Bit-Mikrocontroller entwickelt, die zusammen mit Anwendern evaluiert werden. Dabei wurde grundsätzlich auf dem Standardisierungsvorschlag IEC 62433 Part 2: Models of ICs for Conducted EME Simulation aufgesetzt. Das dort beschriebene generische Modell wurde in PARACHUTE zugunsten einer höheren Genauigkeit verfeinert.

Grundsätzlich müssen ICEM-Modelle die Störquellen sowie die Ausbreitungspfade der Störungen auf dem

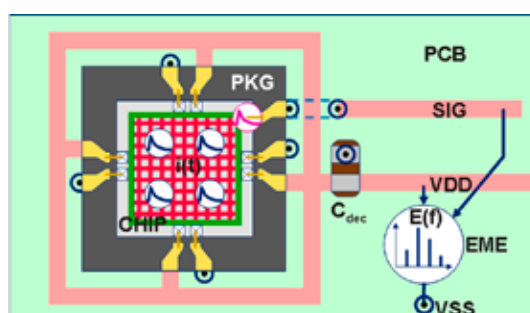


Abbildung 1.06: Bestandteile des IC-Emissionsmodells (ICEM)

IC und durch das IC-Gehäuse bis zu den Gehäuseanschlüssen beschreiben (Abbildung 1.06). Für die Systemsimulation wird dann das ICEM-Modell pingegenau auf dem Schaltungsträger an den IC-Footprint angeschlossen. Während IBIS-Modelle nur die Simulation von IC-Nutzsignalen auf dem Schaltungsträger ermöglichen, beschreibt ICEM die Störsignale, die an allen IC-Anschlüssen, insbesondere auch an den Versorgungsanschlüssen, zu erwarten sind. Dabei sollen verschiedene Betriebszustände des simulierten IC einstellbar sein.

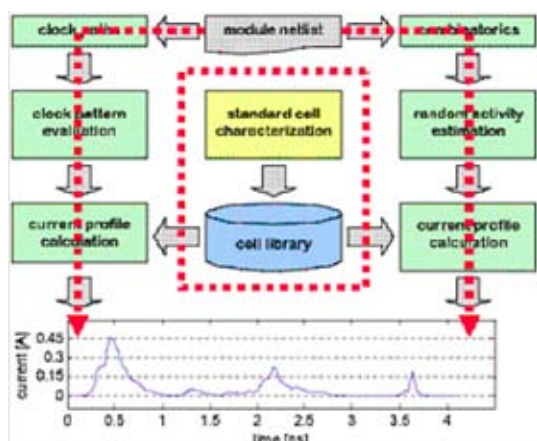


Abbildung 1.07: Stromprofilberechnung für digitale Module mit dem Werkzeug NEMO

Die Qualität der ICEM-Modelle ist unmittelbar abhängig von der Genauigkeit der Stromquellen, welche die OnChip-Schaltaktivität beschreiben. Die Komplexität heutiger und erst recht zukünftiger SystemOnChip-Lösungen (SoC) erfordern verteilte Stromquellen und Kopplungspfade, um die unterschiedlichen Stromaufnahmen der Versorgungsanschlüsse korrekt zu modellieren und somit auch CommonMode-Störungen im System zu erfassen.

Die Kurvenformen der Stromquellen werden entweder – für Analog-Module – durch Transistorsimulationen oder – für Digital-Module – durch Netzlistenanalyse gewonnen. Dazu wurde das Werkzeug NEMO entwickelt, das mithilfe vorcharakterisierter Zellenbibliotheken und Verilog-Netzlisten der zu modellierenden Schaltungsblöcke die Gesamt-Stromprofile der Module berechnet (Abbildung 1.07).

Bei dieser Berechnung fließen die Struktur des Taktbaums, die logischen Verbindungen aller Standardzellen, ihre Ein- und Ausgangslasten sowie die Aktivität der Gesamtschaltung ein. Hierbei werden durchschnittlich lange und breite Verdrahtungen sowie typische lokale Kapazitäten angenommen.

Das solchermaßen gewonnene Stromprofil wird durch das Werkzeug EXPO über die Modulfläche verteilt und stellt somit eine realistische OnChip-Stromverteilung dar.

Während NEMO die aktiven Störquellen berechnet, baut EXPO diese Störquellen in ein On-Chip-Versorgungsnetzwerk für VDD, VSS und Substrat ein (Abbildung 1.08). Somit erzeugt EXPO ein IC-Emissionsmodell, das mit einem der ebenfalls implementierten generischen Gehäusemodelle für Leadframes und Ball-Grid-Arrays verknüpft werden kann. Die Anordnung der OnChip-Funktionsblöcke und deren Versorgungsverdrahtung erfolgt über einen graphisch einzugebenden Floorplan. Hierbei wird die IC-Fläche in kleine Kacheln unterteilt. Jeder Kachel werden folgende Eigenschaften zugewiesen: Schaltungstyp (z. B. digitale Logik, SRAM, Flash-Speicher, Analogmodul), zugehöriges Versorgungssystem (z. B. digital, Flash, analog), und spezielle Versorgungsverbindungen zu Nachbarkacheln, einem globalen Versorgungsgitter oder Versorgungspads. Nach der Eingabe aller dieser Merkmale wird der Padring generiert, der alle Versorgungs- und I/O-Pads enthält. Für die Versorgungspads wird angegeben, mit welcher Logik-Kachel sie verbunden sind. Zusätzlich wird der Padframe-Versorgungsring definiert, an den sie angeschlossen sind. Die I/O-Pads erhalten ein Aktiv/Passiv-SPICE-Makro, das es erlaubt, sowohl Störungen durch Schaltvorgänge zu erzeugen als auch Störungen vom Versorgungssystem nach außen weiterzuleiten.

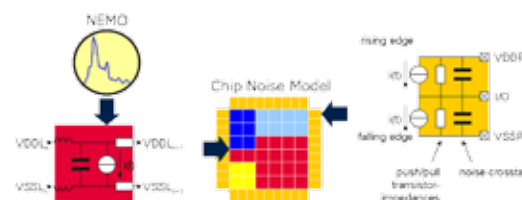


Abbildung 1.08: ICEM-Modellierung für komplexe IC mit dem Werkzeug EXPO

Aus dem kompletten IC-Modell erzeugt EXPO eine hierarchische oder flache SPICE-Netzliste, die als Subcircuit in übergeordnete SPICE-Modelle eingebunden werden kann und somit eine vollständige Systemsimulation der vom IC erzeugten Störungen und deren Auswirkungen an beliebigen Stellen des umgebenden Systems ermöglicht.

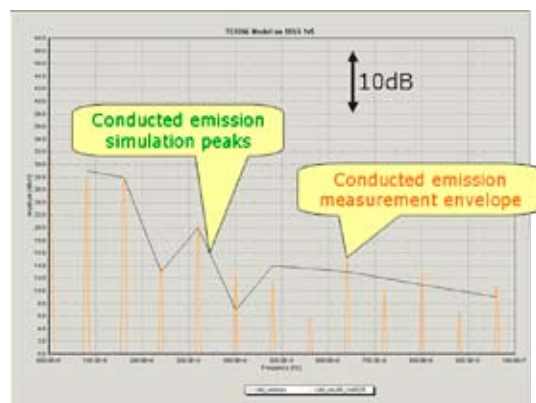


Abbildung 1.09: Korrelation zwischen Emissionsmessung und -simulation für den µCTC1766

Für die Mikrocontroller TriCore TC1766 und TC1796 (Infineon Technologies AG) wurden bereits ICEM-Modelle auf diese Art erzeugt und beeindruckende Simulationsgenauigkeiten von ca. 3 dB erreicht (Abbildung 1.09). Im weiteren Verlauf von PARACHUTE wird die Noise-Kopplung zwischen den verschiedenen Versorgungssystemen verfeinert und somit alle relevanten Emissionsmechanismen bis 1 GHz – entsprechend den heute gültigen Testnormen – abgedeckt.

Da die von EXPO erzeugten SPICE-Modelle sehr komplex werden können, wird in PARACHUTE an Model-Order-Reduction (MOR) Methoden zur Verkleinerung der Netzlisten gearbeitet.

(Infineon Technologies AG/Zuken GmbH/Fraunhofer IZM – ASE Paderborn/Leibniz Universität Hannover – TET/Universität Paderborn – EIM)

Modell-Order-Reduction/Modellierung leitungsgeführter Störeffekte

Mit IC Conducted Emission Modellen können EMZ-Effekte bereits im Entwurfsprozess berücksichtigt werden und die erforderlichen Rechenzeiten reduziert werden. Die hier erzeugten TriCore-Modelle (ICEM) bestehen aus sehr großen Schaltungen, die nur mit sehr hohem Rechenaufwand simuliert werden können. Ein Lösungsansatz für dieses Problem stellt die Modellordnungsreduktion (MOR) dar.

Ein ICEM-Modell besteht aus zwei Teilmodellen: Dem Passive Distribution Network (PDN) und dem Internal Activity (IA) Modell (Abbildung 1.10). Das PDN stellt ein passives RLC-Netzwerk dar, anhand dessen das Störverhalten der Versorgungsleitungen eines IC beschrieben wird. Bei dem IA-Modell handelt es sich um eine Stromquelle, die die aufsummierten Schaltströme der IC-Gatter innerhalb eines Taktzyklus beschreibt.

Mit dem einfachen ICEM Modell nach Abbildung 1.10, das entweder während des Entwurfsprozesses oder direkt durch Messung am IC generiert werden kann, lassen sich Aussagen über die leitungsgeführten Störaussendungen des IC treffen. Außerdem lässt sich durch Simulation des ICEM-Modells unter Einbindung von Entkopplungskapazitäten eine Optimierung des Entkopplungs-Netzwerks auf Schaltungsträgerebene vornehmen. Eine weitere Anwendungsmöglichkeit ist durch die Flächenoptimierung der Versorgungsebenen zur Impedanzminimierung gegeben.

In dem von der Infineon Technologies AG verfolgten Ansatz setzt sich ein einzelner IC-Funktionsblock (z. B.: digital, analog, I/O, memory) aus einer Vielzahl von Modellen ähnlich dem ICEM Modell nach Abbildung 1.10 zusammen. Dieser Ansatz bietet dem Anwender den Vorteil der einfachen Generierung eines solchen IC-Modells durch die Verwendung des EXPO-Werkzeuges. Hierbei findet die Platzierung der einzelnen Funktionsblöcke auf der Die-Fläche des IC Berücksich-

tigung, so dass eine Aussage über das Störverhalten des IC in einer frühen Entwicklungsphase getroffen werden kann.

Ergebnisse

Da die Modellordnungsreduktion im Frequenzbereich durchgeführt wird, müssen die Netzlisten des ICEM-Modells zunächst in eine Systembeschreibung im Frequenzbereich transformiert werden. Ein in MATLAB implementierter SPICE-Parser erzeugt aus der SPICE-Netzliste eine Übertragungsfunktion der Form im Frequenzbereich. Der SPICE-Parser generiert, mit Hilfe der modifizierten Knotenspannungsanalyse, die Systemmatrizen C, G, B und L. Die Ordnungen der Systemmatrizen werden mit einem Modellordnungsalgorithmus, (basierend auf Krylov-Unterräumen) reduziert. Mit diesem MOR-Verfahren werden die Momente des reduzierten Modells an die des Originalmodells angepasst. Durch ein Netzwerksynthese-Verfahren wird ein Netzwerk aus der reduzierten Systembeschreibung erzeugt, welches mit Schaltungssimulatoren im Zeitbereich untersucht werden kann.

Nachfolgend werden die bisher erzielten Ergebnisse anhand einer TriCore-Netzliste betrachtet. Die auf der Basis dieser Netzliste erzeugten Systemmatrizen weisen eine Ordnung von 75 auf. Mit Hilfe des MOR-Verfahrens wird die Ordnung des Systems auf 6 reduziert. Das Verhalten des reduzierten Systems stimmt mit dem des Originalmodells in dem relevanten Frequenzbereich bzgl. Amplituden- und Phasenverlauf gut überein. In Abbildung 1.11 wird der Amplituden- und Phasengang der Impedanz-Übertragungsfunktion eines Versorgungsspannungs-Anschlusses gezeigt. Mit dieser Ordnungsreduktion wird für das hier zugrunde gelegte ICEM-Modell eine Verringerung des Rechenaufwandes im Frequenzbereich um den Faktor vier erreicht.

Nachfolgend wird die SPICE-Netzliste des reduzierten Systems mit HSPICE im Zeitbereich untersucht. Die Simulation im Zeitbereich zeigt eine gute Übereinstimmung mit dem Originalmodell. In Abbildung 1.12 wird beispielhaft das Spannungsverhalten an Pin1 während eines Schaltvorganges im IC dargestellt. Das reduzierte Modell benötigt etwa 50 Prozent weniger Rechen- und Speicheraufwand als das Originalmodell bei weiterhin guter Übereinstimmung.

Für eine höhere Ordnungsreduktion kann als zweite Stufe (nach der auf dem Krylov-Unterraum basierten MOR) eine auf Lyapunov-Balancierung basierte MOR durchgeführt werden. Die Ordnungsreduktion des Systems durch Lyapunov-Balancierung ermöglicht es, den gut steuer- und beobachtbaren Teil des Systems von dem schlecht steuer- oder beobachtbaren zu trennen. Um mit der zweiten Stufe gute Resultate zu erhalten, wird im ersten Schritt das ICEM Modell von der Ordnung 75 nur auf 26 reduziert. Mit der zweiten Stufe ist dann eine Reduktion auf die Ordnung zwei möglich,

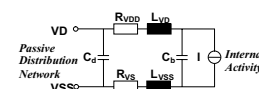


Abbildung 1.10: Integrated Circuit Electromagnetical Modell (ICEM)

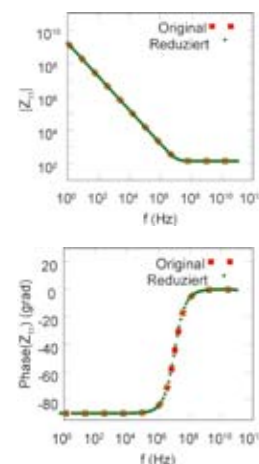


Abbildung 1.11: Übertragungsfunktion Z11 eines Anschlusses (Versorgungsspannung) des Modells – (a): Amplitude – (b): Phase

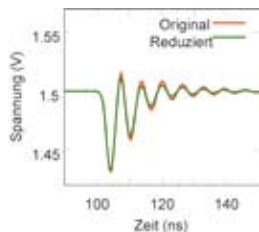


Abbildung 1.12: HSPICE-Simulation im Zeitbereich mit reduziertem Modell (Krylov-Unterraum) – Verlauf der Versorgungsspannung an einem Anschluss während eines Schaltvorganges im IC

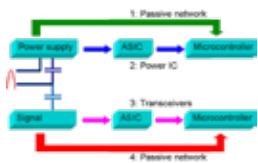


Abbildung 1.13: Koppelpfade für Störungen vom Steuergeräte-stecker zu den IC-Anschlüssen

was eine Verringerung des Rechenaufwandes in Simulationen im Frequenzbereich um einen Faktor größer zehn ermöglicht. Dabei zeigt das in zwei Schritten reduzierte ICEM Modell weiterhin gute Eigenschaften in großen Teilen des relevanten Frequenzbereiches.

(Infineon Technologies AG)

HF- und Puls-Störfestigkeit von Microcontrollern

Äquivalent zur Emissionsmodellierung von Microcontrollern ist auch die Modellierung der Störfestigkeit ein wichtiges Thema in PARACHUTE. Da die Kenntnis der physikalischen Vorgänge zur Störfestigkeit bisher nicht so ausgeprägt ist wie jene zur Störaussendung, wurde zunächst mit der systematischen Messung von drei funktional ähnlichen 16-Bit-Microcontroller in drei verschiedenen CMOS-Technologien begonnen. Die Analysen wurden getrennt zur Pulsfestigkeit und zur HF-Störfestigkeit durchgeführt. Für HF-Immunitätsmessungen existiert ähnlich wie für Emissionsmessungen ein internationaler Teststandard (IEC 62132) – für die Pulsimmunität jedoch nicht. Am Beispiel Steuergerät wurde deshalb untersucht, wie sich typischerweise system-relevante, an den Steuergeräte-Steckern eingespeiste ISO 7637-Störpulse an den IC-Pins bemerkbar machen. Das Ergebnis dieser Untersuchung war zunächst die Definition von vier generischen Stör-Koppelpfaden vom Steuergerätestecker zum IC-Anschluss (Abbildung 1.13 – passive bzw. aktive Kopplung über Versorgungsnetze oder Signalleitungen).

Über diese Koppelpfade wurden ISO-Pulse zu den getesteten Microcontrollern C161, XC161 und XC2267 geleitet und die lokalen Pulse an deren Anschlüssen sowie die Reaktion der Microcontroller mithilfe eines Monitor-Werkzeuges gemessen (Abbildung 1.14). Als Ergebnis entstand eine Referenztable mit typischen lokalen Störpulsformen und deren Einordnung bezüglich ihrer Auswirkung auf die Funktionalität.

Zurzeit wird ein generisches Simulationsmodell entwickelt, das typische Microcontroller-Schaltungsblöcke beschreibt und ein korrektes Ausfallverhalten simuliert. Aufgrund der bisher durchgeführten Messungen wurden I/O-Stufen, Taktsystem und analoge Module als besonders sensibel für Störungen identifiziert. Für diese Module werden Störmodelle im SPICE-Format entwickelt (Abbildung 1.15).

(Infineon Technologies AG/Fraunhofer IZM – ASE Paderborn/Universität Paderborn – EIM)

Validierung integrierter Schaltungen bei ESD-Belastungen

Aufgrund der weiter steigenden IC-Komplexität, der Entwicklungskosten und der immer kürzer werdenden Produktzyklen ist eine Validierung der Funktionalität mittels Schaltungssimulatoren unerlässlich. Dies gilt sowohl für digitale Standard-Zellen als auch für den MixedSignal-Entwurfsablauf. Dazu werden möglichst früh im Entwurfszyklus Verhaltenssimulationen mittels Hardwarebeschreibungssprachen (z. B. VHDL,

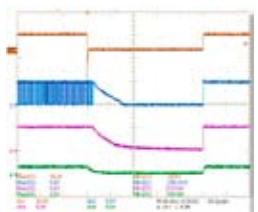


Abbildung 1.14: Beispiel für gemessenes IC-Störverhalten

VHDL-AMS, SystemC) durchgeführt. Um das Verhalten analoger Schaltungsteile oder den Einfluss parasitärer Widerstände, Kapazitäten oder Induktivitäten zu berücksichtigen, ist es notwendig, analoge Simulationen (z. B. SPICE-basiert) in den Entwurfsablauf einzubinden. Aus Gründen der Übersichtlichkeit und Arbeitsteilung werden heutige Entwürfe in Blöcke aufgeteilt und in einem hierarchischen Entwicklungsprozess bearbeitet. Die Funktionalität jedes Blocks wird zunächst einzeln geprüft, die Simulation des vollständigen IC besteht dann aus einer Kombination von Analog-, Digital- und Verhaltensmodellen. Allerdings ist die transiente, analoge Simulation des vollständigen IC aufgrund der hohen Komplexität oft nicht mehr mit vertretbarem zeitlichem Aufwand möglich. Die übliche manuelle Validierung und Vereinfachung des Schaltplans sind extrem zeitaufwändig und fehleranfällig. Außerdem setzen sie ein hohes Expertenwissen voraus – sowohl zur Schaltung in allen Details als auch zu möglichen parasitären Effekten der verwendeten Technologie. Im ESD-Fall ist die Validierung der Gesamtschaltung besonders wichtig, da aufgrund von komplexen Versorgungsnetzen, Schaltungsblöcken verschiedener Spannungsklassen und anwendungsspezifischen I/O- bzw. ESD-Strukturen Kopplungen und transiente Strompfade entstehen können, die durch Einzelsimulationen nicht erfasst werden.

Ein weiteres Problem der Validierung einer Schaltung im Hinblick auf ESD-Impulse liegt darin begründet, dass spezielle Simulationsmodelle erforderlich sind, welche die Modellierung des physikalischen Verhaltens beim Auftreten eines solchen Ereignisses ermöglichen. Diese Modelle sind wesentlich komplexer als Standardmodelle und erhöhen somit die Simulationszeit und die Wahrscheinlichkeit von Konvergenzproblemen.

Im PARACHUTE-Projekt wurden aus diesem Grund vorhandene Simulationsmodelle dahingehend erweitert, dass das Durchbruchverhalten bei Impulsbelastungen außerhalb des nominalen Arbeitsbereiches effizient modelliert werden kann. Einen weiteren Schwerpunkt stellt die Integration der entwickelten Validierungsmethodik in eine Entwurfsumgebung dar. Dabei kommt der zeitoptimierten Verarbeitung großer Datenmenge eine hohe Bedeutung zu.

Durch die Nutzung des hier entwickelten Werkzeuges wird es möglich, die Funktionalität von ESD-Schutzkonzepten bereits in einem frühen Entwicklungsstadium zu beurteilen. Die Anzahl kostenintensiver Entwurfsüberarbeitungen kann damit reduziert werden.

(Robert Bosch GmbH/Fraunhofer IZM – ASE Paderborn)

Modellierung von Störungskopplungen in Mixed-Signal-IC

Für die Erfassung der Störfestigkeit stellt die Direct RF Power Injection (DPI) die wichtigste Methode dar. Basierend auf diesem Verfahren wird das EMV-robuste

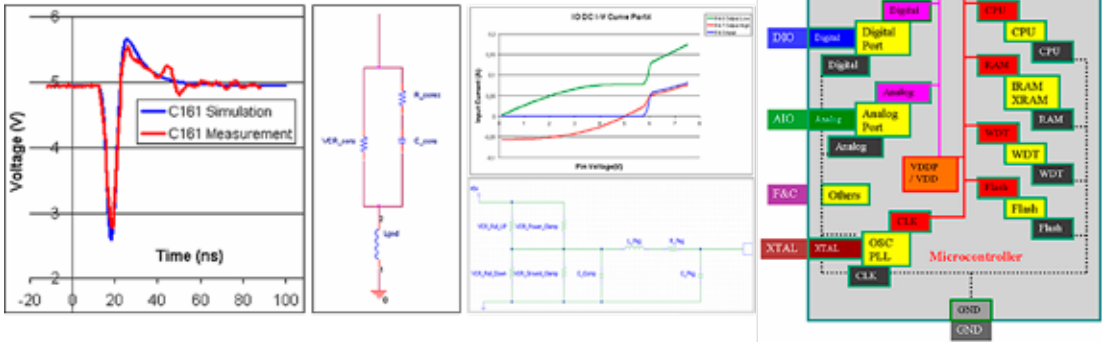


Abbildung 1.15: Einfache modulspezifische Störkopplungsmodelle und Korrelation zur Messung

Verhalten von IC spezifiziert. Eine EMV-robuste Auslegung ist jedoch mit Kosten verbunden, die nur dann von den Anwendern akzeptiert werden, wenn die anwendungsspezifische Funktionsweise detailliert verstanden und dargelegt werden kann. Dies war bisher nur auf der Basis von – streckenweise aufwändigen – Messreihen möglich. Ziel ist es, simulationsgestützte Methoden auch für die störteste Auslegung komplexer integrierter Schaltungen zur Verfügung zu stellen, die bereits in der Entwicklungsphase vor dem ersten Silizium eingesetzt werden können. Bisher fehlen hierfür entsprechend validierte Modelle und hinreichend rechenzeit-effiziente Methoden.

Bei der Störfestigkeitsmessmethode Direct RF Power Injection (DPI) wird ein Störsignal kapazitiv auf einen zu untersuchenden Anschluss eines IC eingekoppelt und die Reaktion des IC auf diese Störung ausgewertet. Eine Simulationsstudie in diesem Teilforschungsbereich des Projektes PARACHUTE untersuchte verschiedene Methoden, um die Rechenzeit für entsprechende DPI-Simulationen von IC-Schaltungsblöcken zu reduzieren (Abbildung 1.16). Diese Simulationsstudie vergleicht die Harmonic Balance und Shooting Method mit der bisher genutzten, langsameren transienten Analyse. Eine Reihe unterschiedlich komplexer Schaltungen in zwei unterschiedlichen Technologien wurden für den Fall einer DPI-Einprägung untersucht. Die Analyse von Rechenzeiten, Konvergenzverhalten und Genauigkeit führt auf die Harmonic Balance als geeignete und sichere Methode, welche die bisherigen

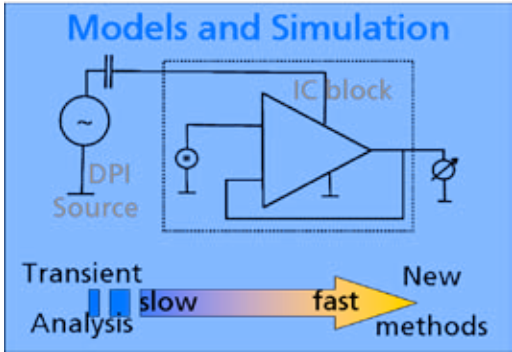


Abbildung 1.16: Untersuchung von IC-Schaltungsblöcken

Rechenzeiten von bis zu einigen Stunden um etwa eine Größenordnung verringert. Für diese Methode wurden entsprechende Anwendungshinweise, z. B. für die Anzahl der zu berücksichtigenden Harmonischen erstellt. Parallel dazu wurden Modelle für einen Direct RF Power Injection Messplatz entwickelt, die zusammen mit den Modellen für IC-Elemente und der Harmonic Balance schnelle Ergebnisse mit einer ausreichenden Genauigkeit liefern. Die für die Validierung der Ergebnisse notwendigen Messungen wurden direkt auf einem Testwafer gemessen (Abbildung 1.17) – dadurch können die Einflüsse des Gehäuses und anderer Anschlussstrukturen in dieser Phase des Projektes ausgeschlossen werden.



Abbildung 1.17: Evaluierung von Simulationsergebnissen direkt auf einem Testwafer

(Universität Paderborn – EIM/Fraunhofer IZM – ASE Paderborn)
Identifikation und Evaluierung kritischer Störpfade auf Schaltungsträger-Ebene bezüglich parasitärer Impulse

Es wird ein effizienter Ansatz zur Identifikation und Bewertung von dominanten Störpfaden bezüglich parasitärer Interferenzen auf der Leiterplattenebene entwickelt. Transiente, schnelle Hochspannungsimpulse enthalten erhebliche Hochfrequenzanteile in deren zugeordnetem Spektrum. Diese werden z. B. durch Schnittstellenkabel in ein elektronisches System eingekoppelt werden. Die gekoppelten Störimpulse breiten sich über alle Verbindungsstrukturen im Systemlayout aus und erreichen so empfindliche digitale, integrierte Schaltungen. Diese können wegen des niedrigen Störabstandes erheblich in deren Nominalverhalten beeinflusst werden. Als Folge können dramatische Fehler in der Funktion des elektronischen Systems entstehen.

Der hier verfolgte Ansatz ermöglicht die Bestimmung der dominanten Ausbreitungswege, die signifikante Störleistung von einer Störquelle zu einem integrierten Schaltungspin übertragen. Um diese zu identifizieren, wurden effiziente Graphensuchalgorithmen auf Schaltungssignalfussgraphen angewendet. Hierbei werden alle Kopplungsarten im gesamten linearen System berücksichtigt. Die dominanten Störpfade werden jeweils durch deren Streuparameterkoeffizienten im Frequenzbereich bewertet. Für die Zeitbereichsanalyse eines vollständigen Störpfades werden hybride

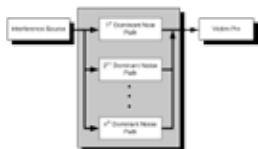


Abbildung 1.18: Prinzip der Störpfad-Extraktion

Schaltungssimulatoren verwendet. Die Kenntnis der dominanten Störpfade kann in frühen Entwurfsphasen dazu verwendet werden um den Entwurf kritischer Strukturen zu verbessern. Auf diese Weise können zuverlässigere Systeme bzgl. des Einflusses parasitärer Impulse entwickelt werden.

(Robert Bosch GmbH/Fraunhofer IZM – ASE Paderborn)

Simulation der Störfestigkeit auf Schaltungsträgern in Anlehnung an typische Messverfahren

Ein weiteres wichtiges Ziel der Robert Bosch GmbH ist es, eine Absicherung der EMV-Störfestigkeitsaspekte für den Bereich Interconnect Technologies zu erarbeiten. Hierzu zählen im Detail die Bereiche Schaltungsträger, IC-Package, Stecker und Gehäuse-Steuergerät.

Die Störfestigkeitscharakterisierung von IC und Steuergeräten erfolgt derzeit in erster Linie auf Basis der genormten Messverfahren. Die Ergebnisse dieser Verfahren erlauben dabei lediglich eine Aussage über Funktion oder Fehlfunktion des gesamten Systems. Eine weitere Differenzierung ist nur indirekt per Analyse der Fehlfunktion von außen möglich.

Ein wichtiges Ziel der Aktivitäten im Projekt PARACHUTE ist es, mittels 3D-Feldberechnung zunächst einen inneren Einblick in die Störmechanismen entsprechend der verwendeten Messverfahren zu erhalten. Das Ergebnis ist dann die Beschreibung des Transmissionspfades ausgehend vom Ort der Hochfrequenzanregung des Prüflings bis zum einzelnen gestörten IC-Pad. Der IC-Pad ist die Schnittstelle des Prüflings, an dem die Störpegel entsprechend der Impedanzverhältnisse des IC beschrieben werden.

Typische Messverfahren und ihre Einsatzbereiche

Aus den nach IEC 62132 und 11452-1 möglichen Verfahren werden die Verfahren μ TEM-Zelle und Direct RF Power Injection Method (DPI) als IC-Messverfahren und die Verfahren Bulk Current Injection (BCI) und Absorber Lined Shielded Enclosure (Antenne) für den Bereich Komponententest ausgewählt. Die Abbildung 1.19 zeigt eine Übersicht der gewählten Verfahren und deren typische Eigenschaften.

	IC μ TEM Zelle	IC Direct RF Power Injection Method (DPI)	Komponententest Bulk Current Injection (BCI)	Komponententest Absorber Lined Shielded Enclosure (Antenne)
Messprinzip				
Simulationsmodell				- noch offen -
Prinzip der Leistungseinkopplung	TEM-Feld	Leistung	Strom	E-Feld
Frequenzbereich	150 kHz - 1 GHz	150 kHz - 1 GHz	1 - 400 MHz	80 MHz - 4 GHz
Einsatzbereich	Chip & IC-Package	Pin & IC-Package	Subsystem/PCB/IC-Package/Schaltungs-umgebung	Subsystem/PCB/IC-Package/Schaltungs-umgebung

Abbildung 1.19: Übersicht der untersuchten Verfahren für Störfestigkeit

Handhabbare Komplexität bei 3D-Simulationen für das DPI-Verfahren

Als Beispiel für die erfolgreiche Umsetzung einer vorhandenen Messanordnung aus dem Bereich der IC-Testverfahren wird im Folgenden ein DPI-Modell vorgestellt. Für dieses Beispiel wurde ein 2-lagiger Aufbau aus dem Laborbetrieb verwendet.

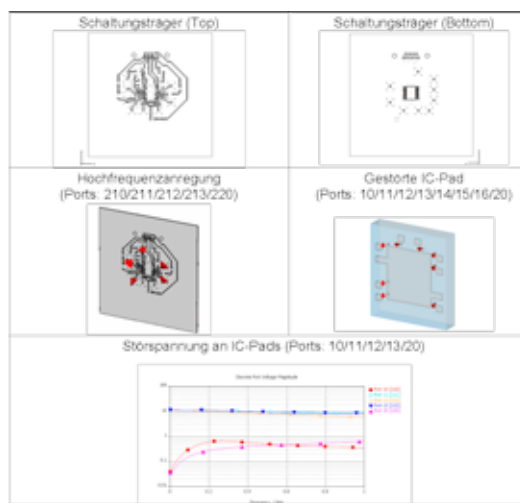


Abbildung 1.20: DPI-Methode und 3D-Feldberechnung

Mit dieser Untersuchung sollte gezeigt werden, dass ein vorhandener DPI-Testaufbau durch 3D-Feldberechnung nachgebildet werden kann. Abbildung 1.20 zeigt die Umsetzung der physikalischen Strukturen in ein 3D-Berechnungsmodell. Eine HF-Anregung von 30 dBm erzeugt an dem jeweiligen IC-Pad Spannungswerte bis zu 10 Volt (die Berechnungen wurden mit CST Micro-Wave-Studio durchgeführt).

Für das Messverfahren μ TEM-Zelle und BCI wurden entsprechende Untersuchungen durchgeführt. Als nächster Schritt bzgl. der zu bearbeitenden F+E-Aufgaben ist die Anwendung der 3D-Simulation auf Fragestellungen aus der Aufbau und Verbindungstechnik im Hinblick auf Störfestigkeit vorgesehen.

(Universität Paderborn – EIM/Fraunhofer IZM – ASE Paderborn)

BlackBox- und EMZ-Modellierung von integrierten Schaltungen

Digitale, nanoelektrische IC – verbunden durch Übertragungsleitungen (AVT) – stellen komplexe Systeme mit nichtlinearen Eigenschaften dar. Um diese Systeme gut und in akzeptabler Rechenzeit zu simulieren und zu charakterisieren, ist es notwendig, geeignete Modelle zu erstellen, welche die Behandlung von Signal-Integrity- und EMZ-Problemen auf Systemebene erlauben. Es werden verschiedene Modellierungsverfahren erforscht, so dass auf die Verwendung der bisherigen rechenzeitintensiven Modelle (numerische Methoden zur Lösung nichtlinearer Differentialgleichungen) verzichtet werden kann. Dazu werden BlackBox-Modelle (BBM) verwendet. Des Weiteren ermöglicht die BlackBox-Modellierung auch die Simulation von unbekannten Systemen oder von Systemen für die kein analytisches Modell erstellt werden kann.

Wesentlich bei der Erstellung von BlackBox-Modellen ist es, dass eine geeignete Modell-Topologie verwendet wird. D. h., es sollte immer berücksichtigt werden, ob das System statische, dynamisch lineare (bzw. als linear betrachtet werden kann) oder nichtlineare Eigenschaften aufweist. Im Falle linearer Systeme können gebrochene rationale Übertragungsfunktionen als Modellansatz verwendet werden. Für die Simulation im Zeitbereich ist es sinnvoll, einen Modellansatz in Form einer Differenzgleichung zu verwenden, da dadurch die Schätzung der Parameter linear erfolgen kann. Im Frequenzbereich bietet sich das VectorFitting-Verfahren an, da dann das eigentlich nichtlineare Optimierungsproblem in ein zweistufiges lineares Verfahren überführt werden kann. Problematisch bei diesen Verfahren ist allerdings die Initialisierung der Pole (Vector Fitting) bzw. die Ordnungsschätzung.

Für den allgemeinen Fall eines nichtlinearen dynamischen Systems haben sich die radialen Basisfunktionen-Netze (RBF-Netze) zur Modellierung und Simulation als adäquate Strukturen herausgestellt. Dabei handelt es sich um spezielle vorwärtsgerichtete neuronale Netze mit drei Schichten (Input Layer, Hidden Layer, Output Layer); diese werden auch als Universalapproximatoren bezeichnet. Für die Schicht Input Layer werden die Eingänge sowie die Dynamik definiert bzw. geschätzt (Dichteverteilungen, BoxCount-Dimension). D. h. mittels globaler Rückkopplungsschleifen werden RBF-Netze verwendet, um ein nichtlineares dynamisches Verhalten nachzubilden. In der verborgenen Schicht (Hidden Layer) findet die Signalverarbeitung statt; zu deren Beschreibung werden multivariante Gaußfunktionen (Basisfunktionen) verwendet. Die Ausgänge der Basisfunktionen führen über gewichtete Transitionen zum Output Layer und werden dort aufsummiert. Ein RBF-Netz besitzt eine große Anzahl von Freiheitsgraden (Parametern), um sich an das zu betrachtende System zu adaptieren.

Ziel ist es, über den Fehler der Ausgangssignale des Systems und des Modells die Parameter optimal zu bestimmen. Dazu werden verschiedene Verfahren verwendet, wie z. B.: Cluster-Algorithmen, Lipschitz-Zahlen, und Extended Kalman Filter. Ergänzend zu den Eingängen, die das zu betrachtende System vorgibt, wird das RBF-Modell dahingehend parametrisiert, dass externe Beeinflussungsfaktoren – wie z. B. die Temperatur – durch einen weiteren Eingang modelliert werden. Damit ein allgemeines Modell des betrachteten Systems generiert werden kann, muss das RBF-Netz bzgl. verschiedener Abschlussimpedanzen (AVT) trainiert werden.

Nachdem das Modell trainiert wurde, ist es erforderlich, dieses zu validieren. Dazu können verschiedene Verfahren verwendet werden, beispielsweise Cross Validation oder Leave-One Out Validation.

(Continental Automotive Systems – Nürnberg/Friedrich-Alexander-Universität – Erlangen)

Einfluss metallischer Flächen auf das elektrische Verhalten von HF-Filtern

In elektronischen Steuergeräten wird eine Vielzahl von Filtern benötigt, um die Störfestigkeit und das Einhalten von Emissionsgrenzen sicherzustellen. Diese Filter werden im Funktionsbereich bis 1 GHz meistens diskret aufgebaut. Metallische Flächen wie z. B. Gehäuse oder Kühlkörper in der unmittelbaren Nähe beeinflussen dabei die Filter-Charakteristik. Die Erweiterung des Funktionsbereiches auf 4 GHz wird den Einfluss dieser Flächen zum einen noch erhöhen und erfordert zum anderen erweiterte Methoden für den Filterentwurf.

Der Einfluss von metallischen Oberflächen wurde bisher messtechnisch untersucht. Eine metallische horizontale Wand (Abbildung 1.21) hat dabei einen deutlichen Einfluss auf die Filter-Charakteristik (Abbildung 1.22). Zum einen wird dabei die magnetische Kopplung der Bauelemente untereinander (siehe Kurve: Filter) beeinflusst, zum anderen auch das Bypassverhalten (siehe Kurve: Leerlauf) bei hoher Dämpfung, hervorgerufen z. B. durch eine Leitungsunterbrechung. Weiterhin wurde ein starker Einfluss der metallischen Oberflächen auf die Leitungen selbst beobachtet. Die bisher durchgeführten Feldberechnungen bestätigen diesen Einfluss und ermöglichen weitere Parameterstudien.

Die diskreten Bauelemente der Filter wurden für die Feldberechnung mit eigenen Makromodellen nachgebildet. Diese Makromodelle sollen das Bauelement wirklichkeitstreu nachbilden, aber durch den einfachen Aufbau Modellierungs- und Rechenzeit sparen. Besonders für die Filteroptimierung ist nicht die genaue Übereinstimmung mit der Messung, wohl aber die relative Verbesserung der Filterdämpfung von Bedeutung. Abbildung 1.23 zeigt die Nachbildung eines Kondensators, der speziell über der Durchgangsleitung angeordnet ist. Momentan sind durch diese Anordnungen Verbesserungen bis zu 20 dB bei 1 GHz in der Filterdämpfung möglich, was durch Messungen bestätigt werden kann.

(Continental Automotive Systems – Nürnberg/Friedrich-Alexander-Universität – Erlangen)

Auslegung impedanzkontrollierter externer µC-Busse im Hinblick auf sicheres Betriebsverhalten und geringere Störaussendung

Microcontroller müssen in Fahrzeuganwendungen häufig an externe Speicher (RAM) angeschlossen werden. Hierzu werden verschiedene Bereiche des Microcontrollers und der RAM-Einheit über Busleitungen verbunden. Die Busstrukturen wurden bisher in erster Linie im Hinblick auf ein optimales Schaltungsträger-Layout ausgelegt, nicht jedoch auf ein optimales Übertragungsverhalten.

Als Folge sind z. B. Reflexionen zu beobachten, die die abgestrahlte Energie erheblich erhöhen können.

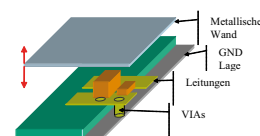


Abbildung 1.21:
3D-Darstellung der Kombination metallische Wand/Filter

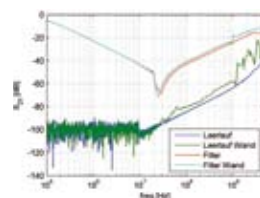


Abbildung 1.22:
Typische S21-Charakteristik für unterschiedliche Wand/Filter-Kombinationen



Abbildung 1.23:
Kondensatornachbildung

Steigende Bus-Taktraten erzeugen zusätzliche hochfrequente Anteile. In den nächsten zwei Jahren werden Datenraten, die einer Bitrate von 50 MHz pro Signalleitung entsprechen, überschritten – die Funktionssicherheit kann dann nicht weiter garantiert werden.

Ziel der hierzu durchgeführten F+E-Arbeiten ist ein neues Auslegungskonzept für Microcontroller-Busse. Dieses neue Konzept wird entwickelt, um die Abstrahlung zu minimieren und die Signalqualität zu verbessern, wodurch sich die Möglichkeit bietet, die Funktionssicherheit zukünftiger Microcontroller-Generierungen mit externen Bussen auch weiterhin sicherzustellen.

Als grundlegender erster Schritt wurde zunächst ein physikalisches Modell der Busstruktur erarbeitet, mit dessen Hilfe die auftretenden elektrischen und magnetischen Felder berechnet werden können. Es kann ein Widerstandsnetzwerk zur optimalen Anpassung der Busstruktur an die Wellenwiderstände von Microcontroller bzw. RAM-Einheit angegeben werden.

Eine Parameterstudie zeigt die Auswirkungen verschiedener Erdungsstrategien für zusätzliche Masseflächen, die Teile der Busstruktur, bzw. den gesamten Bus überdecken können.

Zurzeit wird der Einfluss der gefundenen Maßnahmen auf die Signalqualität und das Abstrahlungsverhalten anhand eines Testobjektes (Steuergerät) messtechnisch validiert, die Möglichkeit einer Integration des Berechnungswerkzeuges in den Layoutprozess wird geprüft.

(Infineon Technologies AG/ Continental Automotive Systems – Nürnberg/Fraunhofer IZM – ASE Paderborn/Leibniz Universität Hannover – TET/Universität Paderborn – EIM/ Friedrich-Alexander-Universität – Erlangen)

Elektromagnetischer Nahfeld-Scan im Zeit- und Frequenzbereich

Komplexe Digitalsysteme emittieren ein breitbandiges Störspektrum. Die Störquellen können mit konventionellen Messmethoden, wie Freifeld-/Absorberaummessung, GTEM-Zelle, Nahfeldmessung mit Handsonde etc. nur unzureichend bzw. nicht eindeutig detektiert werden. Die Behebung von Störproblemen zieht dann in der Regel mehrere Iterationen auf Entwurfsebene nach sich. Mit einem Nahfeld-Scanner können die gesuchten Störquellen sowohl im Frequenzbereich als auch räumlich lokalisiert werden, da die verschiedenen Feldsonden für die einzelnen E- und H-

Feldkomponenten sehr nah und sehr präzise über das Testobjekt geführt werden. Die Messung sollte hierbei im Zeitbereich durchgeführt werden. Pro Scan-Vorgang kann dann ein breites Spektrum abgedeckt werden und der Messablauf gegenüber der Messung im Frequenzbereich erheblich beschleunigt werden kann.

Der hier vorgestellte Nahfeld-Scanner arbeitet in einem Frequenzbereich von DC bis 2.7 GHz. Er kann sowohl komplette Steuergeräte als auch einzelne Chip-Dies vermessen.

Problemdefinition

Die Grundvoraussetzung für Nahfeldmessungen im μm -Bereich ist die örtlich genaue Führung der Feldsonde über der Testanordnung. Dazu muss das Positionierungssystem eine hohe mechanische Präzision aufweisen. Zudem dürfen keine metallischen Körper im Halbraum über der Bezugsebene angeordnet werden, da diese die Felder beeinflussen bzw. abgestrahlte Energie in das Testobjekt einkoppeln können. Beide Anforderungen können dadurch gelöst werden, dass im Gegensatz zu einem Portal-System, das Testobjekt unter der feststehenden Feldsonde bewegt wird. Das Abbildung 1.26 zeigt ein solches Positionier-System, welches eine Schrittweite von $1 \mu\text{m}$ bei einem Verfahrensweg von $50 \text{ cm} \times 80 \text{ cm} \times 50 \text{ cm}$ erreicht.

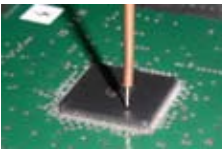
Für die örtliche Auflösung ist es maßgeblich, dass die Feldsonde möglichst kleine Abmessungen aufweist, und andererseits möglichst dicht über dem Testobjekt geführt wird. Die Reduzierung der Sondenabmessungen führt jedoch zu einer Abnahme der Sensitivität. Die Reduktion der Sensitivität kann nur durch den Einsatz von aktiven Feldsonden kompensiert werden, welche die Sondenstruktur und die Verstärkerstufen auf einem gemeinsamen Substrat vereint.

Da ein bestückter Schaltungsträger aus verschiedenen hohen Bauelementen besteht, muss vor dem eigentlichen Scan-Vorgang das 3-dimensionale Höhenprofil der Anordnung erfasst werden. Aus diesem Höhenprofil werden anschließend die Steuerungskordinaten für den Roboter generiert, der die Feldsonde führt. Ermittelt werden die Konturen des Testobjektes durch Linienlaser, deren Abbildung auf dem Testobjekt mit einem CCD-IC erfasst wird. Anhand dieser Messdaten wird ein entsprechendes Höhenprofil berechnet. Dabei muss ein spezieller Algorithmus zur Glättung der erfassten Konturen und zur Kompensation von Fehlstellen entwickelt werden. Auf Basis des so berechneten 3D-Modells können dann die Bahndaten für die Scanner-Steuerung extrahiert werden.

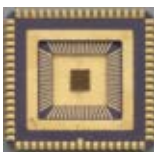
Die Messung im Zeitbereich erfordert eine sehr exakte Kalibrierung der Messanordnung hinsichtlich der absoluten Feldstärke. Zudem ist ein umfangreiches Post-Processing der Messdaten erforderlich, damit die räumliche Auflösung der Feldsonde aufgrund ihrer integrierenden Charakteristik, erhöht werden kann.



PCB



Chip Package



Chip Die

Abbildung 1.25: Verschiedenen Anwendungsbeispiele für die Nahfeld-Messung



Abbildung 1.26: Positionierungssystem (Entwurfsskizze)



Abbildung 1.27: Bildaufbereitung für die erforderliche optische Konturerfassung

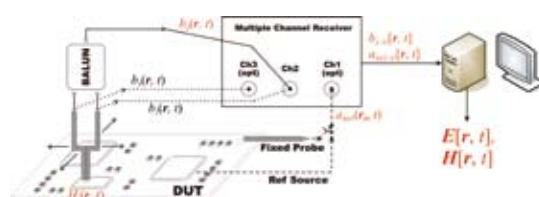


Abbildung 1.24: Prinzip der Nahfeld-Messung



Abbildung 1.28: Ablauf Pre- und Postprocessing

Weiterhin erfordert ein derartig komplexes System ein leistungsfähiges Steuer- und Mess-Werkzeug, das alle Aufgaben, wie z. B. Kalibrierung, optische Konturerfassung, Datenmanagement, Pre- und Postprocessing, automatische Feldmessung, Visualisierung und Auswertung, etc. koordiniert. Aufgrund der Komplexität der Messaufgabe muss dessen Handhabung einfach erlernbar sein und so ausgelegt werden, dass Fehlbedienungen des Systems vermieden werden.

(AIRBUS – Toulouse/ATMEL – Nantes/EADS IW – Suresnes/EADS Astrium – Le Mureau & Bremen/ROC – Grenoble/Thales Alenia Space – Madrid/Montpellier University/Carlos III University – Madrid/University of Balearic Islands/University Joseph Fourier (TIMA))

CosmicRadiation-Effekte als Teil der Zuverlässigkeit mikroelektronischer Systeme

Die so genannten CosmicRadiation-Effekte in elektronischen Systemen werden durch natürliche, in der Atmosphäre vorkommende Teilchen (Neutronen, Protonen, ...), hervorgerufen. Die Anzahl, Art und Energie der Teilchen und die damit verbundenen Beeinflussungen sind abhängig von der Höhe über dem Meeresspiegel. Die auf der Erdoberfläche beobachtbaren Teilchen (hauptsächlich Neutronen) entstehen durch Interaktionen auf nuklearer Ebene zwischen kosmischen und solaren Teilchen mit der Atmosphäre.

Diese Neutronen können innerhalb elektronischer Komponenten mit Siliziumatomen interagieren. Dabei werden verschiedene sekundäre Ionen gebildet; diese können durch Ionisation Elektronen-Löcher-Paare erzeugen (Bild 1.29 und 1.30). Die dadurch erzeugten zusätzlichen Ladungsverteilungen führen zu Fehlerströmen, die wiederum technologieabhängige zeitlich begrenzte Störeffekte (Fehler) in der Schaltung hervorrufen.

Um die Wahrscheinlichkeit eines Fehlers berechnen zu können, müssen die nachfolgenden Faktoren in die Modellbildung eingehen:

- » unterschiedliche Energie und Anzahl der Neutronen in der Atmosphäre
- » Wahrscheinlichkeit für die Interaktion zwischen Neutronen und Siliziumatomen
- » Klassifizierung sekundärer Ionen und Ermittlung der zugehörigen Wahrscheinlichkeiten
- » Eigenschaften der Sekundärlionen und korrespondierende Ladungsverteilung im betreffenden Siliziumbereich
- » Konzentration der erzeugten Ladungen im aktiven Bereich des mikroelektronischen Bauelementes
- » charakteristische Parameter des resultierenden elektrischen transienten Störimpulses

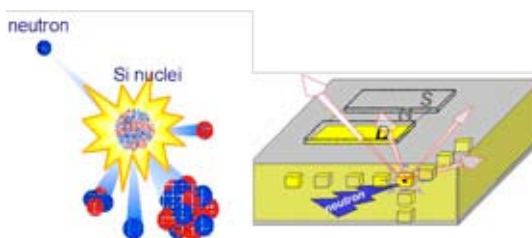


Abbildung 1.29: Erzeugung von Sekundärteilchen durch Wechselwirkungen im Silizium (Quelle: EADS IW – Suresnes)

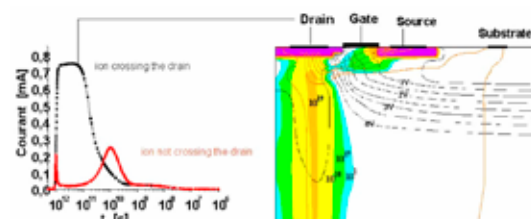


Abbildung 1.30: Fehlerströme durch Sekundärlionen (Quelle: EADS IW – Suresnes)

- » Auswirkungen des transienten elektrischen Störimpulses auf die nominale Bauelementfunktion (Ereignis).

Um diese komplexen Zusammenhänge in Werkzeuge für die frühen Entwurfsphasen integrieren zu können, müssen Modelle auf physikalischer Basis erstellt und z. B. für die Bauelementsimulation aufbereitet werden.

Durch CosmicRadiation-Effekte hervorgerufene Fehlerereignisse in elektronischen Systemen werden seit 1975 mit zunehmender Häufigkeit beobachtet (zunächst in großen Höhen und in erdnahen Umlaufbahnen (Luft- und Raumfahrt) – später auch auf dem Erdboden. Eine Reihe von Faktoren verschärft seitdem das Problem:

- » wachsende Anzahl elektronischer Systemkomponenten (größere Chipfläche bedingt wachsende Wahrscheinlichkeit für Neutronentreffer)
- » höhere Integrationsdichten (Schwellwerte für die kritische Ladung zur Erzeugung eines Fehlerereignisses werden verringert)
- » höhere Datenrate (Fehlerwahrscheinlichkeit steigt mit wachsenden Taktraten an).

Die durch CosmicRadiation-Effekte erzeugten möglichen transienten elektrischen Störimpulse sind von der jeweils zum Einsatz kommenden Bauelementtechnologie (0,18 μm /130 nm/90 nm) abhängig. Die erzeugten Fehlereffekte zusammenfassend als Single Event Effects (SEE) bezeichnet. Diese werden den drei Kategorien Soft Faults, Firm Faults und Hard Faults zugeordnet.

Im CosmicRadiation-Teil des MEDEA+ Projektes PARACHUTE wird daran gearbeitet, das SEE-Wissen bzgl. digitaler Schaltungen zu verbessern. Des



Abbildung 1.31:
Plateau de Bure (ASTEP ist auf dem F+E-Gelände des IRAM untergebracht (Radio-astronomy at Millimeter Wavelengths))

Weiteren wird an Verfahren zur Messung der durch Cosmic Radiation erzeugten Ladungen und der resultierenden transienten Impulse geforscht. Darüber hinaus werden Werkzeuge zur Simulation dieser Effekte erforscht und entwickelt (ASIC/FPGA-Anwendungen). Im Detail wird an einer sog. Nuclear Date Base, an einem Werkzeugsatz zur Bereitstellung der transienten Ströme für Simulation auf elektrischer Ebene und an einem laser-basierten Messverfahren zur Einprägung von Störeffekten auf IC gearbeitet.

Durch die Kombination von Simulation und Lasertests wird eine kosteneffektive Methode zur Untersuchung einer Vielzahl von Komponenten bereitgestellt (component screening).

Als Alternative zum Einsatz von Teilchenbeschleunigern wird zurzeit an einer Studie zur Platzierung von Experimenten in Verbindung mit dem ASTEP-Projekt (Plateau de Bure – Frankreich/2552m, www.l2mp.fr/astep) gearbeitet.

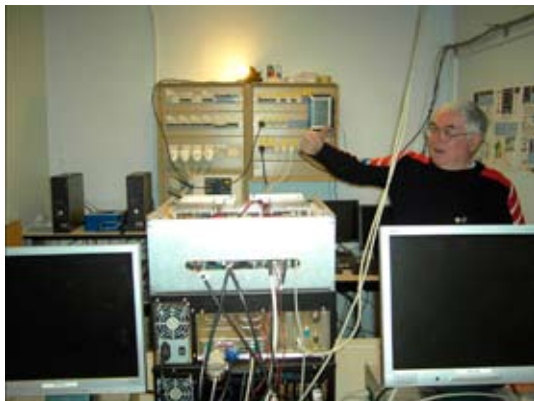


Abbildung 1.32: Erläuterung der aktuellen ASTEP-Experimente durch J. Borel (JB R&D) anlässlich einer PARACHUTE-Begehung der F+E-Station – 24. Mai 2007

(Belgien/Frankreich/Niederlande/Österreich)

F+E-Arbeiten auf dem EMZ-Gebiet im MEDEA+ Rahmen

Nachfolgend werden die PARACHUTE F+e-Arbeiten in Belgien, Frankreich, Niederlande und Österreich kurz aufgelistet (weitere Informationen können beim PARACHUTEoffice eingeholt werden).

AMIS – KUH – KHBO (Belgien)

- » Modellierung (TEM-Zelle/externe Feldkopplung/ SMD- und Package-Modellierung) zur Vorhersage von EME (Abstrahlung) und EMS (Störfähigkeit).

BOSCH (Österreich)

- » Integration von EMC-Simulations-Werkzeugen in den Entwicklungsprozess
- » Identifikation der signifikanten Kopplungspfade bzgl. Abstrahlung
- » Validierung von IC-Modellen.

PHILIPS (Niederlande)

- » Verhaltensmodelle plus Modellierungsmethodik für analog und MixedSignal-Blöcke
- » Standardisierte Abstrahlungsmodelle für SiP-Lösungen
- » Werkzeug zur Vorhersage von IR-Drop Effekten
- » Reduktion der HF-Abstrahlung sowie Verbesserung des PI- und SI-Verhaltens von Busstrukturen
- » ESD-Fehleranalyse (Wegesuche und Immunity-Test)
- » EMZ-Charakterisierung der elektromagnetischen Umgebung von sog. WirelessConnectivity-Technologien
- » Entwicklung und messtechnische Charakterisierung von Testobjekten.

ST Microelektronik (Frankreich)

- » IBIS-Modellerweiterung (Störfähigkeit)
- » BGA-Modelle
- » Entwicklung und messtechnische Charakterisierung von Testobjekten (130 nm/90 nm/65 nm – neuartiges BGA-Package).

Zusammenfassung

Im FuE-Verbundvorhaben PARACHUTE (MEDEA+-Projekt 2A701) wird zusammen mit europäischen Projektpartnern aus Belgien, Frankreich, Deutschland, Spanien und den Niederlanden ein neuer integrativer EDA-Entwurfsansatz für störsichere elektronische Systeme (Automobil, Luft- und Raumfahrt, Telekommunikation) realisiert.

Es wurden die beiden im Vorhaben bearbeiteten Modellierungs- und Simulationsgebiete Electromagnetic Reliability (EMR/EMZ) und Cosmic Radiation (CRE) Effects vorgestellt (ECR).

Das deutsche PARACHUTE-Konsortium konzentriert sich auf die Sicherstellung der elektromagnetischen Zuverlässigkeit (EMZ) von nanoelektronischen Komponenten und deren Anwendung in komplexen Systemen der Automobiltechnik. Ausgehend von den Systemanforderungen werden und Simulationsplattformen für einen robusten Entwurf von elektronischen Systemen und integrierten Schaltungen im Hinblick auf die zukünftigen Anforderungen aus dem Automobilbereich erforscht.

Es wurden sowohl durchgängige Simulationsmodelle für die Systemkomponenten IC und Schaltungsträger zur Beschreibung des Störverhaltens, als auch durchgängige Messverfahren zur Erfassung der Störungen an beliebigen Stellen des Gesamtsystems diskutiert.

Die bisher erzielten F+E-Ergebnisse zeigen, dass die geplanten Projektziele erreicht werden können.

Die im Cosmic Radiation-Teil des Vorhabens erarbeiteten neuen Methoden zur Verbesserung des Fehlerverhaltens integrierter Schaltungen werden zukünftig auch die F+E-Arbeiten auf dem Sektor EMZ positiv beeinflussen.

Kont@kt (PARACHUTE) Projektleiter

Thomas Steinecke
Infineon Technologies AG –
Department AIM MC D DE EMC
fon: +49 (89) 2 34 - 8 49 79
fax: +49 (89) 2 34 - 9 55 58 98

Projektmanagement

Fraunhofer Institute for Reliability
and Microintegration (IZM)
Department Advanced System
Engineering (ASE)
Werner John
fon: +49 (52 51) 54 02 - 1 00
fax: +49 (52 51) 54 02 - 1 05
office@parachute-medea.org