

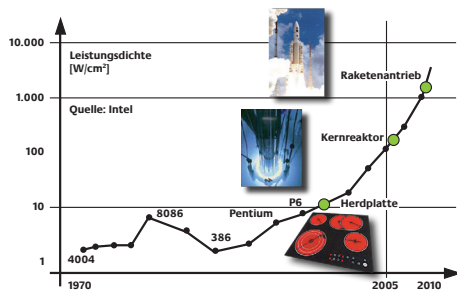


Projektinformation

LEMOS Low-Power-Entwurfsmethoden für mobile Systeme

„Zwölf Tage Standby, 5 Stunden Sprechzeit“: Seit mehr als zehn Jahren ist die Batteriebetriebsdauer eines der wichtigsten Werbeargumente der Handy-Anbieter. Dank neuer Technologien konnte dieses differenzierende Produktmerkmal verbessert werden, trotz gleichzeitig erweiterter Funktionalität. Zukünftige Geräte werden sich durch abermals höhere Leistungsfähigkeit hervorheben. Leider werden jedoch die neuen Halbleitertechnologien nicht mehr im gewohnten Umfang eine gleichzeitige Reduktion des Energieverbrauchs bieten können. Die Gründe liegen in gestiegenen Leckströmen und einer nichtlinearen Skalierung, die zwar eine höhere Transistordichte, jedoch keine entsprechende Reduktion der Versorgungsspannungen erlauben. Das Projekt LEMOS hat sich zum Ziel gesetzt, die Wertschöpfung kommender Halbleitertechnologien durch neuartige Schaltungstechniken und Entwurfsmethoden für innovative, leistungsfähige, mobile Produkte zu ermöglichen.

Der Energieverbrauch elektronischer Geräte bildet heute eine der größten Herausforderung bei der Entwicklung integrierter Schaltungen. Die Integration einer rasant steigenden Anzahl hochkomplexer Aufgaben auf kleinstem Raum wird durch die Verkleinerung der Strukturgröße integrierter Schaltungen ermöglicht. Dabei wird die geforderte enorme Rechenleistung zumeist durch höherfrequenter ausgeführte Schaltvorgänge erbracht. Die physikalisch bedingte Verlustleistung dieser Schaltvorgänge ist heute der begrenzende Faktor zur weiteren Erhöhung der Leistungsfähigkeit integrierter Schaltungen. Die Bedeutung dieser Problematik wird an der Leistungsdichte integrierter Schaltungen, also der entstehenden und abzuführenden Wärme pro Quadratzentimeter besonders anschaulich deutlich. Bereits heute übersteigt sie die Leistungsdichte von glühenden Herdplatten.



Ohne signifikante Verbesserung der Entwurfsvorgänge würde die Leistungsdichte sehr bald die eines Kernreaktors oder gar einer Raketen- duse erreichen. Eine hohe Verlustleistung ist somit problematisch im Hinblick auf die Wärmeabfuhr und die Energiezufuhr. Neben wirtschaftlichen Aspekten oder der Sicherung von Zuverlässigkeit hat die Reduzierung der Verlustleistung integrierter Schaltungen auch eine Bedeutung für die Ökologie. Da sie bereits

beim Entwurf berücksichtigt werden muss, ist die elektronische Entwurfsautomatisierung ein unerlässliches Mittel zur Bewältigung der oben dargelegten Verlustleistungsproblematik.

Projektziele

LEMOS verfolgt die Themenkomplexe „Verschiebung der Grenzen der Entwurfsmethoden im Hinblick auf das bislang aus Verlustleistungsgründen technisch nicht Machbare“ sowie „Verringerung der Zahl der verlustleistungsbedingten Re-Designs“.

Der Verlustleistungsaspekt beim Entwurf integrierter Schaltungen wird damit durchgängig behandelt, wodurch die Entwurfs- lücke bezüglich der Verlustleistungsminimierung methodisch geschlossen wird. Die Anwendung der in LEMOS entwickelten Methoden und Werkzeuge wird es ermöglichen, den Energieverbrauch drastisch zu senken.

Technische Projektinhalte

LEMOS gliedert sich in drei Teilprojekte. Die Teilprojektstruktur spiegelt die Phasen zur Erreichung des wissenschaftlichen Arbeitszieles wieder. Zunächst werden für die jeweiligen Strukturen und Komponenten des Zielsystems in Teilprojekt 1 Algorithmen und Verfahren zur Verlustleistungsanalyse und -minimierung erforscht und bewertet.

Nachdem Algorithmen und Verfahren erforscht wurden, müssen diese Ergebnisse so gesichert werden, dass sie in einer automatisierbaren, werkzeuggestützten Methodik zur Verlustleistungsminimierung eingesetzt werden können (Teilprojekt 2). Hierzu sind Modelle zu entwickeln, anhand derer sich die Auswirkungen

eines Entwurfs- oder Optimierungsschritts qualitativ und quantitativ bewerten lassen. Techniken und Methoden, Modelle und Charakterisierungsdaten können in eine Methodik integriert und an die Bedürfnisse industrieller Designflows angepasst werden. Zum Nachweis werden sie in prototypischen EDA-Werkzeugen implementiert.

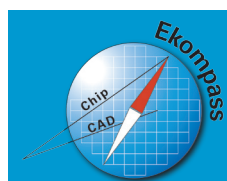
Abschließend werden die Qualität und Effizienz der Ergebnisse durch exemplarische Evaluation anhand von Demonstratoren experimentell nachgewiesen (Teilprojekt 3).

Verlustleistungsanalyse von Schaltungsstrukturen und Komponenten

Infineon erforscht und bewertet in LEMOS neue Konzepte für Strom- und Spannungsverstärker mit niedrigen Versorgungsspannungen in Sensing-Schaltungen, ebenso wie unterschiedliche Vorladekonzepte.

In Zusammenarbeit mit der TU München wird von Infineon der Einfluss von Technologie und Schaltungstechnik auf den Leistungsverbrauch untersucht. Gemeinsam mit dem Partner Nokia wurde von Bosch im Rahmen des ersten Teilprojekts ein Katalog analoger Grundschaltungen für Low-Power-Systemapplikationen mit innovativen Schaltungskonzepten von NF-Schaltungen erstellt.

Zur Verringerung der Verlustleistung von Zustandsautomaten wurde von Bosch zusammen mit der FH-Pforzheim eine neue Methodik entwickelt. Simulationsgestützt wird aus der Zustandsübergangsfolge eine optimale Zustandskodierung berechnet und diese über Attribute in die Logiksynthese eingebunden.



Stand
Q1/2006

Projektinformation

Förderkennzeichen
01 M 3155

Förderzeitraum
01.11.2003 bis 31.12.2006

Schlüsselworte:

Low-Power
Leistungsdichte
Synthese
Verlustleistungsreduktion
<http://lemos.offis.de>

Kontakt:

Ralf Pferdmenges
Infineon Technologies AG
fon: 089 234-28644
ralf.pferdmenges@infineon.de

Prof. Dr. Wolfgang Nebel
OFFIS
fon: 0441 9722-280
wolfgang.nebel@offis.de

Zusammensetzung des Projektkonsortiums:

Partner:

- » Infineon Technologies AG
- » Nokia Research Center
- » Robert Bosch GmbH
- » Catena Software GmbH
- » ChipVision Design Systems AG

Unterauftragnehmer:

- » Fachhochschule Pforzheim
- » OFFIS - Institut für Informatik
- » Ruhr Universität Bochum
- » Technische Universität Cottbus
- » Technische Universität München
- » Universität der Bundeswehr München

Verlustleistungsanalyse gemischt analog/digitaler Schaltungen

Die Forderung nach leistungsarmen Systemlösungen auf der einen Seite und die Notwendigkeit heterogener, insbesondere gemischt analog/digitaler Systeme auf der anderen Seite machen Verfahren zur Analyse des Leistungsverhaltens gemischt-analog/digitaler Schaltungen erforderlich. Im Rahmen von LEMOS wurde in Form einer Konzeptstudie eine Vorgehensweise zur Simulation der Verlustleistung gemischt analog/digitaler Schaltungen aufgezeigt.

Low-Power-Entwurfsmethodik für den Mobilbereich

Die Aktivitäten des Nokia Research Centers befassen sich mit der Einbindung der Leistungsaufnahme als Optimierungsparameter bereits in frühen Phasen der Auswahl und des Entwurfs von analogen und digitalen Komponenten, sowie der Verbindungsstrukturen.

Gemeinsam mit dem Lehrstuhl für Integrierte Systeme an der Ruhr-Universität Bochum untersucht Nokia den Entwurfsablauf von Algorithmen zu digitalen Schaltungskomponenten. Neben der Performanz soll besonders die Leistungsaufnahme verschiedener Algorithmen- und Implementierungsvarianten als zu optimierender Parameter Einzug in den Designflow halten.

Power-Abschätzung und Optimierung von SoCs

Von ChipVision wurde in LEMOS ein Konzept zur Modellierung und Abschätzung der Verlustleistung aufgrund von Kommunikation auf Systems-on-Chip (SoC) entworfen. Das Forschungsinstitut OFFIS hat im Unterauftrag von ChipVision Beiträge zur Modellierung von Busprotokollen und zur Analyse notwendiger Anpassungen der bisherigen Methodik der Software ORINOCO® geleistet. Kommunikation wurde in der Verhaltenssynthese bislang

auf einem sehr niedrigen Grad der Abstraktion beschrieben. Im Rahmen von LEMOS ist ein Konzept entstanden, das eine Modellierung auf höheren Abstraktionsebenen ermöglicht.

Ein weiterer Schritt zur Abschätzung kompletter SoCs besteht in einer Integration von ORINOCO® in eine Hardware-/Software-Codesign-Umgebung. Gemeinsam mit Infineon wurde ein auf dem SPIRIT-Standard basierendes Interface definiert, über das alle zur Abschätzung eines Designs notwendigen Parameter in Form von SPIRIT-Tags an ORINOCO® übergeben sowie die Ergebnisse der Abschätzung an die Codesign-Umgebung zurück gegeben werden können.

System Level Verlustleistungsabschätzung

Die Arbeiten zur Verlustleistungsabschätzung beim Einsatz unterschiedlicher Algorithmen (die auf Hardware abgebildet werden) finden in Zusammenarbeit von Infineon mit ChipVision statt, der mit der Methodik von ORINOCO® bereits eine Lösung für diese Aufgabe anbietet. Hierbei wurde diese Lösung zusammen mit Infineon-Beispielen untersucht, zum anderen wurden Infineon-Anforderungen für das Werkzeug an ChipVision weitergegeben.

Power-Optimierung im Bereich Layoutentwurf

Im Projekt LEMOS werden von Catena in enger Kooperation mit dem Unterauftragnehmer BTU Cottbus, sowie mit dem IHP Frankfurt (Oder), effiziente Algorithmen zum power-optimierten Place-and-Route, neue Verfahren zur Realisierung optimaler Clock-Trees, und die Vervollkommnung der Leitungsmodellierung unter Berücksichtigung von Induktivitäten, Slew-Rates und Signalkopplungen erforscht.

Ein weiterer Beitrag von LEMOS sind Verbesserungen beim Routing, wie die Erweiterung auf bis zu 7 Verdrahtungsebenen, eine feste Zuordnung von globalen Netzen zu einer bestimmten Verdrahtungsebene, Cross-Talk-Reduzierungs-

maßnahmen, Post-Route-Treiberoptimierung, als auch eine netzspezifische Routingstrategie. Es erfolgt ebenfalls eine Analyse für komplette Pfade zwischen getakteten Elementen zur Erkennung von Problemzonen. Diese werden durch einen lokalen Reroutingprozess entschärft. Außerdem werden kritische Kopplungspartner von Leitungen herausgefiltert und als Vorgabe für die Erzeugung dynamischer Tests gekennzeichnet. Es ist zu erwarten, dass der Energieverbrauch für die verwendeten Schaltkreisprototypen dabei um bis zu 30 % gegenüber dem Einsatz der nicht-poweroptimierten Programmversion gesenkt wird.

Ausblick und Perspektiven

Die durch LEMOS in den ersten beiden Projektjahren bereits erzielten Resultate sind ein großer Schritt in Richtung zukünftiger energieeffizienterer Systeme. Die Projektpartner sind zuversichtlich, eine Verringerung der Zahl der verlustleistungsbedingten Re-Designs zukünftig zu erreichen.

Im dritten Projektjahr (1.1-31.12.2006) werden die Arbeiten im Bereich der Verlustleistungsmodellierung und -abschätzung von Strukturen und Komponenten, sowie der Integration der aus LEMOS gewonnenen Methodik zur Verlustleistungsminimierung in prototypische EDA-Werkzeuge abgeschlossen werden. Durch die Beteiligung der EDA-Unternehmen im Konsortium ist eine Verwertung im Sinne der übergeordneten Projektziele gewährleistet.

Das LEMOS-Projekt wurde im November 2003 gestartet und hat eine Laufzeit von 3 Jahren. Das Forschungskonsortium setzt sich aus der Infineon Technologies AG, dem Nokia Research Center, der Robert Bosch GmbH, der Catena Software GmbH sowie der ChipVision Design Systems AG zusammen. Dieser Bericht gibt einen Überblick über die Ziele und die Ergebnisse nach zwei Jahren Projektlaufzeit.

